

BỘ GIÁO DỤC VÀ ĐÀO TẠO  
TRƯỜNG ĐẠI HỌC CÔNG NGHIỆP HÀ NỘI  
KHOA ĐIỆN TỬ

# LUẬN VĂN TỐT NGHIỆP

## LUẬN VĂN TỐT NGHIỆP

**ĐỀ TÀI: “Thiết kế mạch đồng hồ hiển thị ngày, tháng, năm, giờ, phút, giây dùng IC số”**

GVHD : Hà Thị Phương  
SVTH : Nguyễn Mạnh Cường  
Lớp : LT CĐ-ĐH ĐIỆN TỬ 2-K2

## LỜI CAM ĐOAN

Trong suốt quá trình thực hiện đề tài đồ án tốt nghiệp, em xin đảm bảo rằng bài luận văn này do chính cá nhân em thực hiện và không có sự sao chép nguyên văn của bất kì tài liệu nào. Nếu sai em xin chịu mọi hình thức kỉ luật của nhà trường.

Người cam đoan:

**Nguyễn Mạnh Cường**

## MỤC LỤC

<b>LỜI NÓI ĐẦU</b> .....	4
<b>BẢNG CÁC KÍ HIỆU VIẾT TẮT</b> .....	5
<b>DANH MỤC HÌNH VẼ</b> .....	6
<b>DANH MỤC BẢNG BIỂU</b> .....	8
<b>PHẦN I: CƠ SỞ LÝ THUYẾT</b> .....	9
<b>CHƯƠNG 1: KHỐI TẠO DAO ĐỘNG</b> .....	9
1.1. Tìm hiểu IC tạo dao động: IC 555. ....	9
1.2. Sơ đồ chân và chức năng các chân. ....	9
1.3. Nguyên lý hoạt động. ....	10
1.4. Thiết kế và tính toán mạch tạo dao động 1Hz. ....	12
<b>CHƯƠNG 2: KHỐI ĐẾM XUNG</b> .....	13
2.1. Các mạch logic cơ bản. ....	13
2.1.1. Giới thiệu chung.....	13
2.1.2. Các cổng Logic.....	14
2.2. Mạch Flip-Flop (FF).....	19
2.2.1. Định nghĩa.....	19
2.2.2. Phân loại FF. ....	20
2.3. Mạch đếm. ....	24
2.4. Mạch ghi. ....	26
2.5. Tìm hiểu IC 7490. ....	26
2.5.1. Sơ đồ nguyên lý.....	27
2.5.2. Đặc điểm. ....	27
2.5.3. Nguyên lý hoạt động. ....	28

<b>CHƯƠNG 3: KHỐI GIẢI MÃ</b> .....	30
3.1. Giới thiệu chung.....	30
3.2. Tìm hiểu IC giải mã 7 đoạn 74LS47.....	31
3.2.1 Sơ đồ chân và chức năng các chân.....	31
3.2.2. Nguyên lý hoạt động. ....	33
<b>CHƯƠNG 4. KHỐI HIỂN THỊ</b> .....	34
4.1. Tìm hiểu Led 7 thanh. ....	34
4.2. Sơ đồ chân và chức năng các chân. ....	35
4.3 Nguyên lý hoạt động. ....	35
<b>CHƯƠNG 5: KHỐI ĐIỀU CHỈNH THÔNG SỐ THỜI GIAN</b> .....	38
<b>CHƯƠNG 6: KHỐI NGUỒN NUÔI</b> .....	39
6.1. Giới thiệu chung.....	39
6.2. Mạch chỉnh lưu và ổn áp. ....	39
6.2.1. Tìm hiểu IC ổn áp 7805.....	40
6.2.2. Sơ đồ và nguyên lý hoạt động mạch ổn áp một chiều 5V.....	41
<b>PHẦN II: THIẾT KẾ VÀ THI CÔNG</b> .....	42
<b>CHƯƠNG 1: PHÂN TÍCH CÁC KHỐI LÀM VIỆC</b> .....	42
1.1. Khối tạo dao động 1Hz.....	42
1.2. Khối giây.....	43
1.3. Khối phút. ....	44
1.4. Khối giờ. ....	46
1.5. Khối ngày.....	47
1.6. Khối tháng.....	54
1.7. Khối năm.....	55
1.8. Khối nguồn.....	57
1.9. Khởi tạo giá trị hiển thị ban đầu cho khối ngày và tháng. ....	57
1.10. Nguyên lý hoạt động. ....	58
<b>CHƯƠNG 2: SƠ ĐỒ MẠCH NGUYÊN LÝ VÀ MẠCH IN</b> .....	60
2.1. Sơ đồ mạch nguyên lý. ....	60
2.2. Sơ đồ mạch in.....	61
<b>PHẦN III: TỔNG KẾT</b> .....	63

TÀI LIỆU THAM KHẢO.....	64
-------------------------	----

## LỜI NÓI ĐẦU

Ngày nay ngành kỹ thuật điện tử có vai trò rất quan trọng trong cuộc sống của con người. Các hệ thống điện tử ngày nay rất đa dạng và đang thay thế các công việc hàng ngày của con người từ những công việc từ đơn giản đến phức tạp như điều khiển tín hiệu đèn giao thông, đo tốc độ động cơ hay các đồng hồ số. Các hệ thống này có thể thiết kế theo hệ thống tương tự hoặc hệ thống số. Tuy nhiên trong các hệ thống điện tử thông minh hiện nay người ta thường sử dụng hệ thống số hơn là các hệ thống tương tự bởi một số các ưu điểm vượt trội mà hệ thống số mang lại đó là: độ tin cậy cao, giá thành thấp, dễ dàng thiết kế, lắp đặt và vận hành... Để làm được điều đó, chúng ta phải có kiến thức về môn điện tử số, hiểu được cấu trúc và chức năng của một số IC số, mạch giải mã, các cổng logic và một số kiến thức về các linh kiện điện tử.

Sau một thời gian học tập và tìm hiểu các tài liệu về kỹ thuật xung - số, với sự giảng dạy các thầy giáo, cô giáo, cùng với sự dẫn dắt nhiệt tình của giáo viên hướng dẫn cô giáo Hà Thị Phương, em đã chọn đề tài: ” **Thiết kế mạch đồng hồ hiển thị ngày, tháng, năm, giờ, phút, giây dùng IC số.** (Các thông số có thay đổi khi cần điều chỉnh)” để làm đề tài đồ án tốt nghiệp với mong muốn áp dụng những kiến thức đã học vào thực tế phục vụ nhu cầu đời sống mọi người.

Do kiến thức và trình độ năng lực hạn hẹp nên việc thực hiện đề tài này không thể tránh được thiếu sót, kính mong nhận được sự thông cảm và góp ý của thầy giáo, cô giáo và các bạn để đồ án này hoàn chỉnh hơn.

Em xin chân thành cảm ơn.

Người thực hiện:  
**Nguyễn Mạnh Cường**

## BẢNG CÁC KÍ HIỆU VIẾT TẮT

AC	Nguồn xoay chiều
BCD	Bộ mã đếm nhị phân
Ck	Xung kích Ck
CLK	Xung Clock
DC	Nguồn một chiều
FF	Flip – Flop (mạch dây)
FF-D	Flip – Flop loại một đầu vào D
FF-JK	Flip – Flop loại 2 đầu vào J và K
FF-RS	Flip – Flop loại 2 đầu vào R và S
FF-T	Flip – Flop loại một đầu vào T
MS	Flip – Flop loại chủ tớ
MSB	Bit có trọng số lớn nhất
LSB	Bit có trọng số nhỏ nhất
TTL	Mức logic 0 (0V) và 1 (5V)

## DANH MỤC HÌNH VẼ

Hình 1.1: Sơ đồ chân IC 555 .....	9
Hình 1.2: Cấu trúc IC 555 .....	9
Hình 1.3: Sơ đồ nguyên lý tạo dao động.....	10
Hình 1.4: Mạch tạo dao động .....	12
Hình 1.5: Dạng xung ra .....	12
Hình 2.1: Dạng tín hiệu logic dương .....	13
Hình 2.2: Dạng tín hiệu logic âm.....	14
Hình 2.3: Mã hóa xung.....	14
Hình 2.4: Kí hiệu và bảng trạng thái cổng AND.....	15
Hình 2.5: IC 4073 và IC 74LS08.....	15
Hình 2.6: Kí hiệu và bảng trạng thái cổng NOT .....	15
Hình 2.7: IC 7414.....	16
Hình 2.8: Kí hiệu và bảng trạng thái cổng NAND .....	16
Hình 2.9: IC 4011 và IC 74HC20.....	16
Hình 2.10: Kí hiệu và bảng trạng thái cổng OR.....	17
Hình 2.11: IC 74HC32 .....	17
Hình 2.12: Kí hiệu và bảng trạng thái cổng NOR .....	17
Hình 2.13: IC 4001.....	18
Hình 2.14: Kí hiệu và bảng trạng thái cổng EX-OR .....	18
Hình 2.15: 74HC86 .....	18
Hình 2.16: Kí hiệu Flip-Flop .....	19
Hình 2.17: Ký hiệu về tính tích cực trong mạch FF .....	20
Hình 2.18: Sơ đồ phân loại FF.....	20
Hình 2.19: FF chủ - tớ .....	20
Hình 2.20: Kí hiệu và bảng trạng thái FF-RS .....	22
Hình 2.21: Kí hiệu và bảng trạng thái FF-JK.....	22
Hình 2.22: Kí hiệu và bảng trạng thái FF-T.....	23
Hình 2.23: Kí hiệu và bảng trạng thái FF-D .....	23

Hình 2.24: Sơ đồ chung mạch đếm.....	24
Hình 2.25: Sơ đồ chân IC 7490 .....	27
Hình 2.26: Cấu trúc IC 7490 .....	27
Hình 2.27: Dạng xung đầu ra của 2 mạch đếm 2x5 và 2x5 .....	29
Hình 3.1: Led 7 thanh và dạng kí tự hiển thị.....	30
Hình 3.2: Sơ đồ chân IC giải mã 74LS47 .....	31
Hình 3.3: Cấu trúc IC giải mã 74LS47 .....	32
Hình 4.1: Dạng chữ và số hiển thị được trên Led 7 thanh.....	34
Hình 4.2: Sơ đồ cấu trúc Led 7 thanh loại Cathode chung và Anode chung.....	35
Hình 4.3: Led 7 thanh loại Anode chung .....	35
Hình 5.1: Phương pháp tạo xung .....	38
Hình 6.1: Sơ đồ đưa điện áp 6V từ pin về điện áp chuẩn .....	39
Hình 6.2: Sơ đồ mắc mạch chuyển đổi nguồn AC thành DC .....	40
Hình 6.3: IC ổn áp 7805 .....	40
Hình 6.4: Mạch ổn áp 5V DC.....	41
Hình 1.1: Sơ đồ nguyên lý.....	42
Hình 1.2: Dạng xung đầu ra tại chân 3 của IC 555 .....	42
Hình 1.3: Sơ đồ khối giây.....	44
Hình 1.4: Sơ đồ khối phút .....	45
Hình 1.5: Sơ đồ khối giờ .....	47
Hình 1.6: Sơ đồ kết hợp khối ngày với khối tháng và năm .....	53
Hình 1.7: Sơ đồ khối tháng.....	55
Hình 1.8: Sơ đồ khối năm.....	56
Hình 1.9: Sơ đồ khối nguồn.....	57
Hình 1.10: Sơ đồ khởi tạo giá trị đếm ban đầu cho khối ngày và tháng .....	58
Hình 2.1: Sơ đồ mạch nguyên lý đồng hồ số .....	60
Hình 2.2: Sơ đồ mạch in khối Giờ - Phút – Giây .....	61
Hình 2.3: Sơ đồ mạch in khối Ngày – Tháng – Năm .....	61
Hình 2.4: Sơ đồ mạch in khối thông số thời gian.....	62
Hình 2.5: Sơ đồ mạch in nguồn .....	62



## DANH MỤC BẢNG BIỂU

Bảng 2.1: Bảng trạng thái của mạch đếm 2x5 và 2x5 .....	28
Bảng 2.2: Bảng giá trị cho các ngõ vào Reset IC 7490 .....	29
Bảng 3.1: Bảng trạng thái của IC 74LS47 .....	33
Bảng 4.1: Bảng mã cho Led Anode chung (a là MSB, dp là LSB) .....	36
Bảng 4.2: Bảng mã cho Led Anode chung (a là LSB, dp là MSB) .....	36
Bảng 4.3: Bảng mã cho Led Cathode chung (a là MSB, dp là LSB).....	37
Bảng 4.4: Bảng mã cho Led Anode chung (a là LSB, dp là MSB) .....	37
Bảng 1.1: Bảng mã khối giây .....	43
Bảng 1.2: Bảng mã khối phút .....	45
Bảng 1.3: Bảng mã khối giờ.....	46
Bảng 1.4: Bảng mã khối 31 ngày.....	48
Bảng 1.5: Bảng mã khối 30 ngày trong tháng 4, 6, 9 .....	49
Bảng 1.6: Bảng mã khối 30 ngày trong tháng 11 .....	50
Bảng 1.7: Bảng mã khối 29 ngày.....	51
Bảng 1.8: Bảng mã khối 28 ngày.....	52
Bảng 1.9: Bảng mã khối tháng .....	54
Bảng 1.10: Bảng mã khối năm .....	56

# PHẦN I: CƠ SỞ LÝ THUYẾT

## CHƯƠNG 1: KHỞI TẠO DAO ĐỘNG

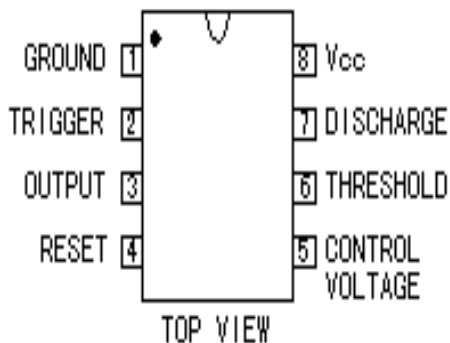
### 1.1. Tìm hiểu IC tạo dao động: IC 555.

Đây là IC loại 8 chân được sử dụng rất phổ biến để làm: mạch đơn ổn, mạch dao động đa hài, bộ chia tần, mạch trễ, ... Nhưng trong mạch này, IC 555 được sử dụng làm bộ phát xung.

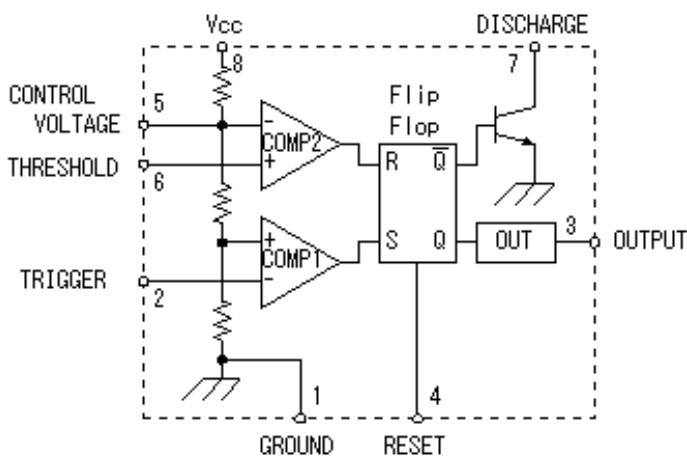
Thời gian được xác lập theo mạch định thời R, C bên ngoài. Dãy thời gian tác động hữu hiệu từ vài micrô giây đến vài giờ.

IC này có thể nối trực tiếp với các loại IC: TTL/ CMOS/ DTL.

### 1.2. Sơ đồ chân và chức năng các chân.



Hình 1.1: Sơ đồ chân IC 555

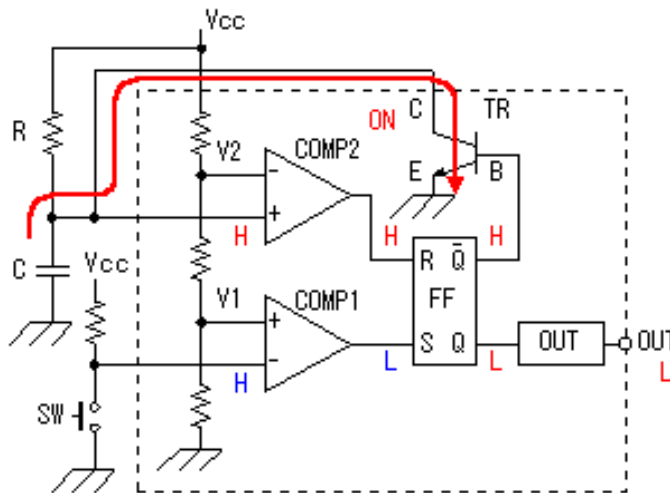


Hình 1.2: Cấu trúc IC 555

**Chức năng các chân:**

- + **Chân 1** : ( GND ) Nối mass.
- + **Chân 2** : ( TRIGGER ) Nhận xung kích để đổi trạng thái.
- + **Chân 3** : ( OUT ) Ngõ ra.
- + **Chân 4** : ( RESET ) Trả về trạng thái đầu.
- + **Chân 5** : ( CONTROL VOLTAGE ) Lấy điện áp điều khiển tần số dao động.
- + **Chân 6** : ( THRESHOLD ) Lập mức ngưỡng cho tầng so sánh.
- + **Chân 7** : ( DISCHARGE ) Đường xả điện cho tụ trong mạch định thời
- + **Chân 8** : ( Vcc ) Nối với nguồn dương.

**1.3. Nguyên lý hoạt động.**



Hình 1.3: Sơ đồ nguyên lý tạo dao động

Ký hiệu 0 là mức thấp bằng 0V, 1 là mức cao gần bằng VCC. Mạch FF là loại RS Flip-flop.

Khi  $S = [1]$  thì  $Q = [1]$  và  $\bar{Q} = [0]$ .

Sau đó, khi  $S = [0]$  thì  $Q = [1]$  và  $\bar{Q} = [0]$ .

Khi  $R = [1]$  thì  $\bar{Q} = [1]$  và  $Q = [0]$ .

Tóm lại: khi  $S = [1]$  thì  $Q = [1]$  và khi  $R = [1]$  thì  $Q = [0]$ ,  $\bar{Q} = [1]$ , transistor mở

dẫn, cực C nối đất. Cho nên điện áp không nạp vào tụ C, điện áp ở chân 6 không vượt quá  $V_2$ . Do lỗi ra của Op-amp 2 ở mức 0, FF không reset.

**- Giai đoạn ngõ ra ở mức 1:**

Khi bấm công tắc khởi động, chân 2 ở mức 0.

Vì điện áp ở chân 2( $V_-$ ) nhỏ hơn  $V_1(V_+)$ , ngõ ra của Op-amp 1 ở mức 1 nên  $S = [1]$ ,  $Q = [1]$  và  $\bar{Q} = [0]$ . Ngõ ra của IC ở mức 1.

Khi  $\bar{Q} = [0]$ , transistor tắt, tụ C tiếp tục nạp qua R, điện áp trên tụ tăng.

Khi nhả công tắc, Op-amp 1 có  $V_- = [1]$  lớn hơn  $V_+$  nên ngõ ra của Op-amp 1 ở mức 0,  $S = [0]$ ,  $Q$  và  $\bar{Q}$  vẫn không đổi. Trong khi điện áp tụ C nhỏ hơn  $V_2$ , FF vẫn giữ nguyên trạng thái đó.

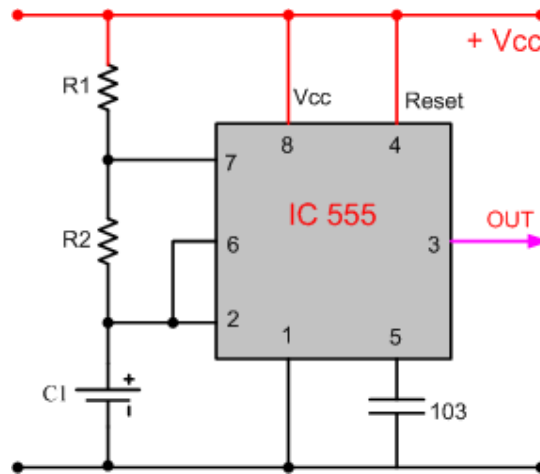
**- Giai đoạn ngõ ra ở mức 0:**

Khi tụ C nạp tiếp, Op-amp 2 có  $V_+$  lớn hơn  $V_- (= 2/3 V_{CC})$ ,  $R = [1]$  nên  $Q = [0]$  và  $\bar{Q} = [1]$ . Ngõ ra của IC ở mức 0.

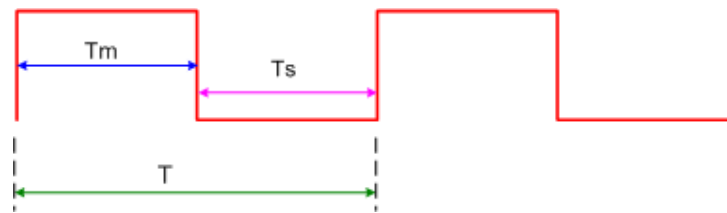
Vì  $\bar{Q} = [1]$ , transistor mở dẫn, Op-amp2 có  $V_+ = [0]$  bé hơn  $V_-$ , ngõ ra của Op-amp 2 ở mức 0. Vì vậy  $Q$  và  $\bar{Q}$  không đổi giá trị, tụ C xả điện thông qua transistor.

Kết quả cuối cùng: Ngõ ra OUT có tín hiệu dao động dạng sóng vuông, có chu kỳ ổn định.

**1.4. Thiết kế và tính toán mạch tạo dao động 1Hz.**



Hình 1.4: Mạch tạo dao động



Hình 1.5: Dạng xung ra

- Công thức tính:

$T_m = \ln(2) \cdot (R_1 + R_2) \cdot C_1$  : thời gian điện áp mức cao.

$T_s = \ln(2) \cdot R_2 \cdot C_1$  : thời gian điện áp mức thấp.

$T = T_m + T_s$  : chu kỳ toàn phần.

Tần số dao động:

$$f = \frac{1}{(\ln(2) \cdot C \cdot (R_1 + 2R_2))}$$

Ta chọn  $C_1=100\mu\text{F}$ ,  $R_1=10\text{K}$ ,  $R_2=2,2\text{K}$ . Vậy ta có xung ra với chu kì:

$$T = \ln(2) \cdot 100 \cdot 10^{-6} \cdot (10 \cdot 10^3 + 2 \cdot 2,2 \cdot 10^3) \sim 1(\text{s}).$$

## CHƯƠNG 2: KHỐI ĐẾM XUNG

### 2.1. Các mạch logic cơ bản.

#### 2.1.1. Giới thiệu chung.

Các cổng logic cơ bản là các phần tử đóng vai trò chủ yếu thực hiện các chức năng logic đơn giản nhất trong các sơ đồ logic (là các sơ đồ thực hiện một hàm logic nào đó).

Các cổng logic cơ bản thường có một hoặc nhiều đầu vào và một đầu ra. Từ các cổng logic cơ bản, ta có thể kết hợp lại để tạo ra nhiều mạch logic thực hiện các hàm logic phức tạp hơn. Những dữ liệu ngõ vào, ra chỉ nhận các giá trị logic là Truse (mức 1) và Fail (mức 0). Vì các cổng logic hoạt động với các số nhị phân (0, 1) nên có đôi khi còn được mang tên là các cổng logic nhị phân.

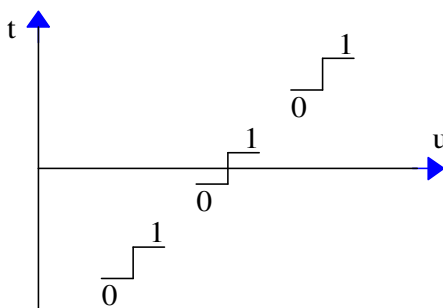
Người ta thường dùng tín hiệu điện để biểu diễn dữ liệu vào ra của các cổng logic nói riêng và các mạch logic nói chung. Chúng có thể là tín hiệu xung và tín hiệu thế.

#### \* Biểu diễn bằng tín hiệu thế:

Dùng hai mức điện thế khác nhau để biểu diễn hai giá trị Truse (mức 1) và Fail (mức 0), có hai phương pháp để biểu diễn hai giá trị này:

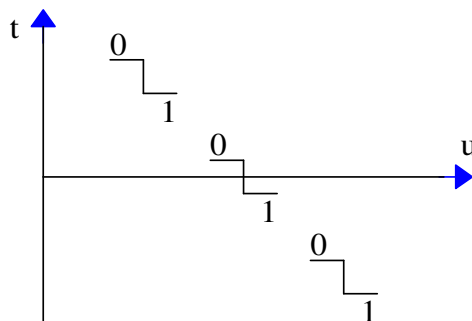
- Phương pháp logic dương:

- + Điện thế dương hơn là mức 1.
- + Điện thế âm hơn là mức 0.



Hình 2.1: Dạng tín hiệu logic dương

- Phương pháp logic âm:
  - + Điện thế dương hơn là mức 0.
  - + Điện thế âm hơn là mức 1.

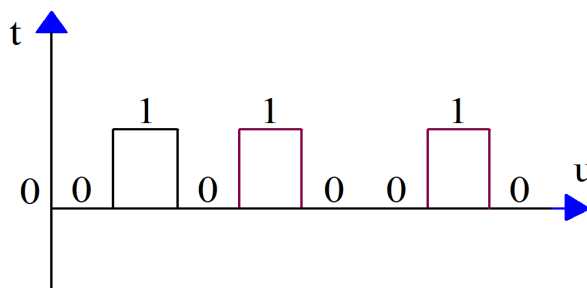


Hình 2.2: Dạng tín hiệu logic âm

**\* Biểu diễn bằng tín hiệu xung:**

Hai giá trị logic 1 và 0 tương ứng với sự xuất hiện hay không xuất hiện của xung trong dãy tín hiệu theo một chu kỳ T nhất định.

Trong các mạch logic sử dụng dữ liệu là tín hiệu xung, các xung thường có độ rộng sườn và biên độ ở trong một mức giới hạn cho phép nào đó tùy từng trường hợp cụ thể.

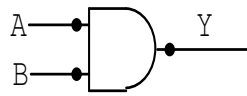


Hình 2.3: Mã hóa xung

**2.1.2. Các cổng Logic.**

**a. Cổng AND.**

Dùng để thực hiện phép nhân logic.



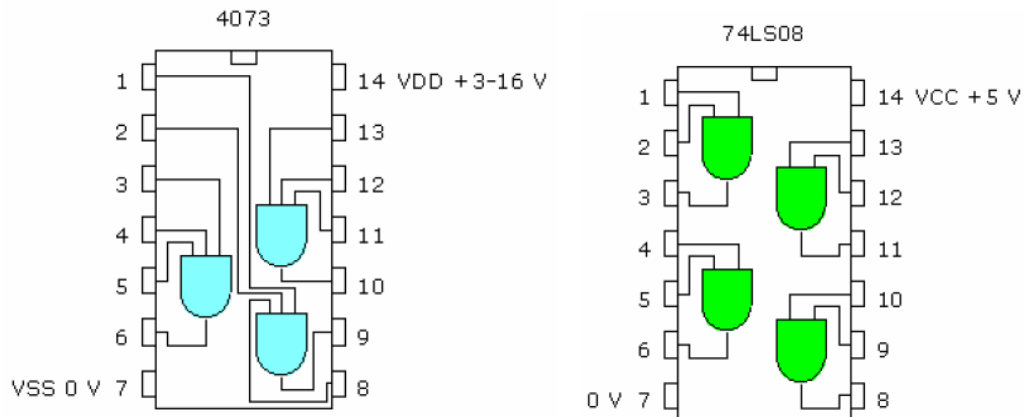
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

Hình 2.4: Kí hiệu và bảng trạng thái cổng AND

**Nhận xét:** Ngõ ra của cổng logic AND chỉ lên mức 1 khi các ngõ vào là mức 1.

- + A,B: ngõ vào tín hiệu logic
- + 0: mức logic thấp
- + 1: mức logic cao
- + Y: đáp ứng ngõ ra

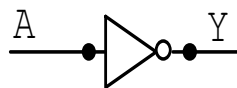
Một số IC chứa cổng AND: 4081, 74LS08, 4073, 74HC11.



Hình 2.5: IC 4073 và IC 74LS08

**b. Cổng NOT.**

Dùng để thực hiện phép đảo logic.

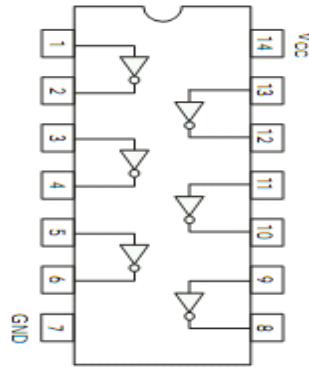


A	Y
0	1
1	0

Hình 2.6: Kí hiệu và bảng trạng thái cổng NOT



Một số IC chứa cổng NOT: 7414, 4069.

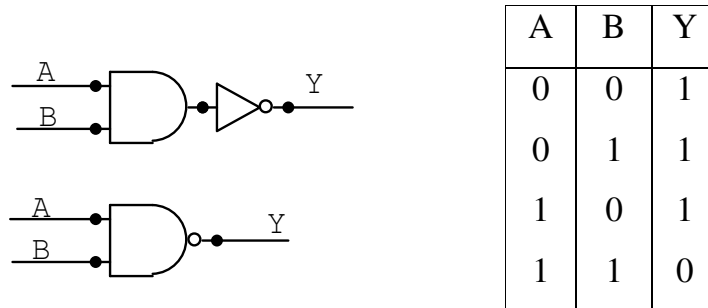


Hình 2.7: IC 7414

**Nhận xét:** Tín hiệu giữa ngõ ra và ngõ vào luôn ngược mức logic nhau.

**c. Cổng NAND.**

Dùng để thực hiện phép đảo của phép nhân logic.



Hình 2.8: Kí hiệu và bảng trạng thái cổng NAND

**Nhận xét:** Ngõ ra của cổng NAND ở mức 1 khi tất cả các ngõ vào là mức 0.

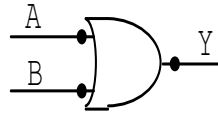
Một số IC chứa cổng NAND: 4011, 74HC00, 74HC10, 74HC20.



Hình 2.9: IC 4011 và IC 74HC20

**d. Cổng OR.**

Dùng để thực hiện chức năng cộng logic.

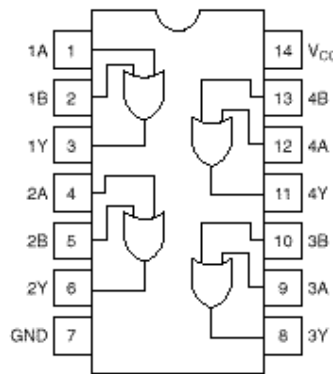


A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

Hình 2.10: Kí hiệu và bảng trạng thái cổng OR

**Nhận xét:** Ngõ ra cổng OR ở mức 1 khi ngõ vào có ít nhất một ngõ ở mức 1.

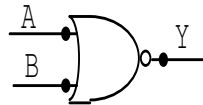
Một số IC chứa cổng OR: 74HC32, 74HC4075.



Hình 2.11: IC 74HC32

**e. Cổng NOR.**

Dùng để thực hiện phép đảo cổng OR.

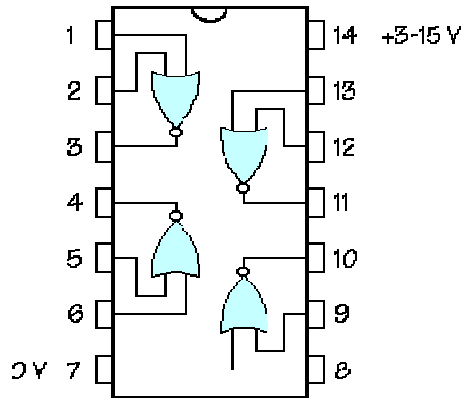


A	B	C
0	0	1
0	1	0
1	0	0
1	1	0

Hình 2.12: Kí hiệu và bảng trạng thái cổng NOR

**Nhận xét:** Ngõ ra cổng NOR sẽ ở mức 1 khi tất cả các ngõ vào ở mức 0.

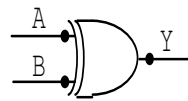
Một số IC chứa cổng NOR: 4001, 4025, 74HC02.



Hình 2.13: IC 4001

**f. Cổng EX-OR.**

Dùng để tạo ra tín hiệu mức 0 khi các đầu vào cùng trạng thái.

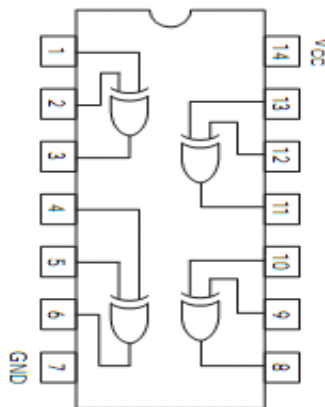


A	B	Y
0	0	0
0	1	1
1	0	1
1	1	0

Hình 2.14: Kí hiệu và bảng trạng thái cổng EX-OR

**Nhận xét:** Ngõ ra cổng EX-OR ở mức 1 khi các đầu vào ngược mức logic.

Một số IC chứa cổng EX-OR: 74HC86, 4070.



Hình 2.15: 74HC86

**Tóm lại:** Trên đây giới thiệu 6 loại cổng logic: AND, NOT, NAND, OR, NOR, EX-OR. Nhưng thực tế chỉ cần 4 cổng AND, OR, EX-OR, NOT thì có thể có được các cổng còn lại. Hiện nay các cổng logic được tích hợp trong các IC. Một số IC thông dụng chứa các cổng thông dụng là:

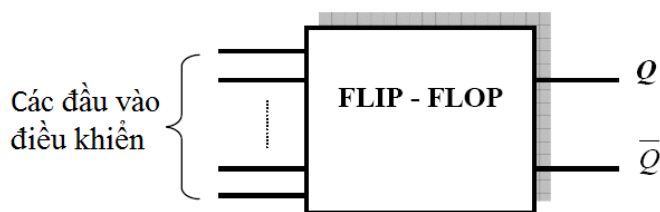
- + 4 AND 2 ngõ vào: 7408, 4081.
- + 6 NOT: 7404, 4051.
- + 4 NAND 2 ngõ vào: 7400, 4071.
- + 4 NOR 2 ngõ vào: 7402, 4001.
- + 4 EX-OR 2 ngõ vào: 74136, 4030.

## 2.2. Mạch Flip-Flop (FF).

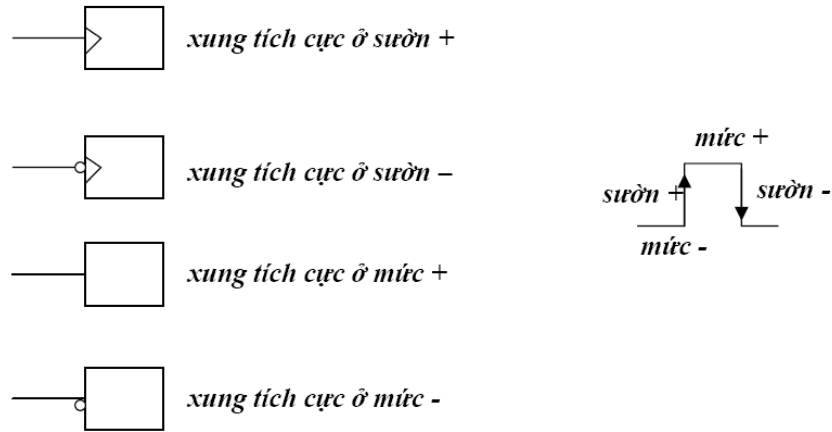
### 2.2.1. Định nghĩa.

Các mạch thực tế được chia thành hai loại là mạch tổ hợp và mạch tuần tự (mạch dãy). Mạch tổ hợp là mạch mà tín hiệu ra chỉ phụ thuộc vào tín hiệu vào. Các phần tử cơ bản để xây dựng nên mạch tổ hợp là mạch logic AND, OR, NOT, ... Mạch dãy là mạch mà tín hiệu ra phụ thuộc không những vào tín hiệu vào mà còn phụ thuộc vào trạng thái trong của mạch nghĩa là có mạch lưu trữ, nhớ các trạng thái. Như vậy, để xây dựng mạch dãy, ngoài các mạch tổ hợp cơ bản còn phải là các mạch phần tử nhớ. Các phần tử nhớ cơ bản tạo nên mạch dãy gọi là Flip – Flop (FF), chúng lưu trữ các tín hiệu nhị phân. Vì bit tín hiệu nhị phân có thể nhận một trong hai giá trị 0,1 nên FF tối thiểu cần 2 chức năng:

- Có hai trạng thái ổn định chức năng.
- Có thể tiếp thu, lưu trữ, đưa tới tín hiệu và FF có từ 1 đến vài đầu vào điều khiển có 2 đầu ra luôn ngược nhau là Q và  $\bar{Q}$ .



Hình 2.16: Kí hiệu Flip-Flop

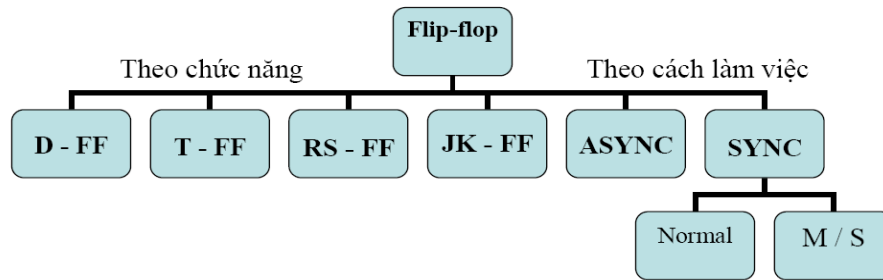


Hình 2.17: Ký hiệu về tính tích cực trong mạch FF

**2.2.2. Phân loại FF.**

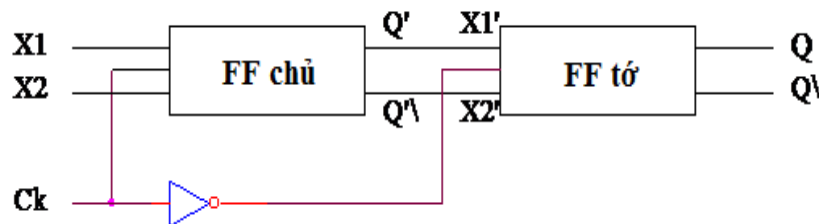
Có nhiều cách phân loại FF:

- Theo chức năng làm việc của các đầu vào điều khiển: FF một đầu vào điều khiển FF-D, FF-T; FF hai đầu vào điều khiển FF-RS, FF-JK.
- Theo cách làm việc ta có loại FF đồng bộ và không đồng bộ. FF đồng bộ lại gồm loại thường và loại chủ - tớ. Đối với loại không đồng bộ, các tín hiệu điều khiển vẫn điều khiển được hoạt động của FF mà không cần tín hiệu đồng bộ.



Hình 2.18: Sơ đồ phân loại FF

**a. FF dạng chủ - tớ (MS).**



Hình 2.19: FF chủ - tớ

FF dạng chủ tớ là FF xung nhịp rất phổ biến đối với các FF chế tạo theo phương pháp mạch tích hợp. Mạch của FF này gồm 2 phân là 2 khối FF có khối điều khiển riêng nhưng lại không có quan hệ với nhau. Một FF gọi là FF chủ (M: master), một FF gọi là FF tớ (S: Slave), FF chủ thực hiện chức năng logic của hệ còn FF tớ dùng để nhớ trạng thái của hệ sau khi hệ đã hoàn thành việc ghi thông tin. Đầu vào của hệ là đầu vào FF chủ, đầu ra của hệ là đầu ra FF tớ.

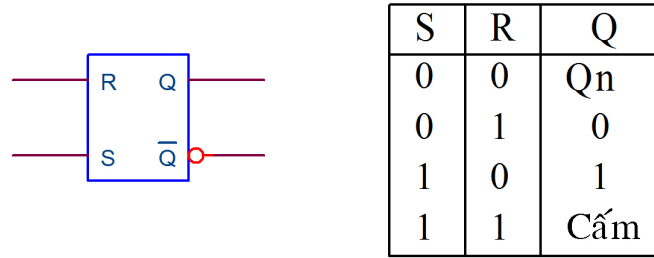
Cả 2 FF đều được điều khiển theo xung nhịp  $C_k$ . Dưới sự điều khiển của xung nhịp, việc ghi thông tin vào FF chủ - tớ được thực hiện qua các bước:

- Bước 1: Cách ly giữa 2 FF chủ - tớ.
- Bước 2: Ghi thông tin vào FF chủ.
- Bước 3: Cách ly giữa đầu vào và FF chủ.
- Bước 4: Chuyển thông tin từ FF chủ sang FF tớ.

Sơ đồ hình 2.21 trên đáp ứng việc ghi thông tin theo 4 bước trên. Vì dưới tác dụng của xung nhịp  $C_k$ , thông tin được đưa vào FF chủ nhưng đồng thời qua cổng NOT đầu vào của khối điều khiển FF tớ không có xung đồng bộ nên tạo sự cách ly giữa FF chủ và tớ. Sau khi kết thúc xung đồng bộ  $C_k$  không còn nên giữa đầu vào và FF chủ được cách ly đồng thời qua cổng NOT đầu vào khối điều khiển FF tớ có xung đồng bộ nên hệ chuyển thông tin từ FF chủ sang FF tớ. Quá trình ghi thông tin vào FF chủ - tớ khá phức tạp và đòi hỏi xung nhịp  $C_k$  chính xác, cấu trúc sơ đồ khá phức tạp nên gây ra trễ khá lớn. Nhưng FF chủ - tớ có ưu điểm là chống nhiễu tốt, khả năng đồng bộ tốt.

#### **b. FF-RS.**

FF-RS là FF đơn giản nhất có hai đầu vào điều khiển R, S. Đầu vào S là đầu đặt, đầu vào R là đầu xóa.



Hình 2.20: Kí hiệu và bảng trạng thái FF-RS

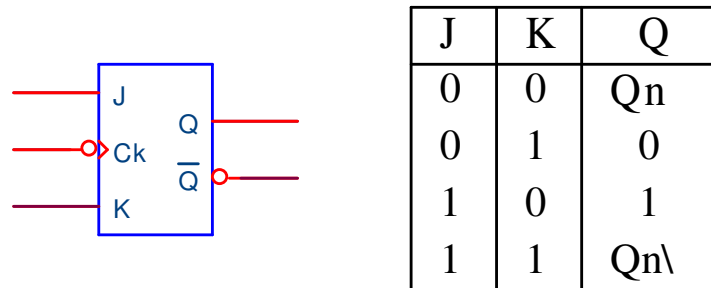
**c. FF- JK.**

FF-JK là loại FF 2 đầu vào điều khiển J và K, 2 đầu kích thích trực tiếp  $S_D$  và  $R_D$ , FF-JK được dùng rất nhiều trong các mạch số.

Về cấu tạo FF-JK phức tạp hơn FF-RS và FF-RST nhưng có khả năng hoạt động rộng lớn vì:

- Vẫn điều khiển trực tiếp qua  $S_D$ ,  $R_D$ .
- Các đầu ra J, K có đặc tính như S, R.

Tuy nhiên khi  $J = K = 1$  thì mạch hoạt động bình thường, không có trạng thái cấm, ngõ ra luôn lật trạng thái.

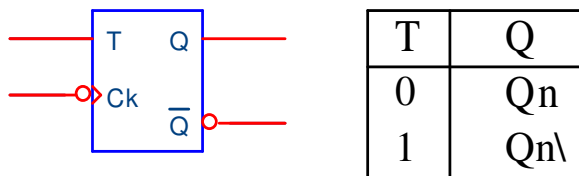


Hình 2.21: Kí hiệu và bảng trạng thái FF-JK

**Chú ý:** khi Flip - Flop kích bằng xung clock ta cần chú ý: Flip - Flop tác động bằng mức điện thế hay bằng cạnh (sườn).

**d. FF-T.**

FF-T là loại FF có đầu vào điều khiển T, FF này thường không có đầu vào đồng bộ.

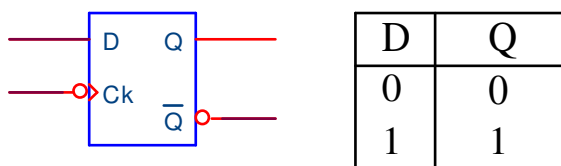


Hình 2.22: Kí hiệu và bảng trạng thái FF-T

Như vậy FF-T tuần tự thay đổi trạng thái đầu ra Q khi mỗi lần thay đổi xung kích Ck. Với kích thích liên tục của Ck thì Q và Q̄ cũng liên tục thay đổi trạng thái.

**e. FF-D.**

FF-D là FF có một đầu vào dữ liệu D.



Hình 2.23: Kí hiệu và bảng trạng thái FF-D

Ta nhận thấy rằng trạng thái đầu ra của FF-D lặp lại trạng thái đầu vào tại thời điểm hiện tại trước đó. Nghĩa là tín hiệu ra bị trễ so với tín hiệu vào một khoảng thời gian nào đó. Đối với FF-D không đồng bộ thì thời gian trễ do thông số của mạch quyết định. Còn đối với FF-D đồng bộ thì thời gian trễ đúng bằng chu kỳ của xung nhịp Ck. Do tính chất này của FF-D mà người ta thường dùng chúng để là trễ tín hiệu logic.

**Tóm lại:** FF là phần tử cơ bản để chế tạo các mạch ứng dụng quan trọng trong hệ thống số như mạch đếm, mạch ghi, bộ nhớ... Nhưng thực tế các FF được chế tạo từ các cổng logic chỉ là lý thuyết cơ bản, thực tế chúng đã được tích hợp trong các IC.

Các IC chứa FF như:

+ FF-JK: 7472, 7473, 7476, 7478, 74301, 74102, 4027.

+ FF-RS: 7471.

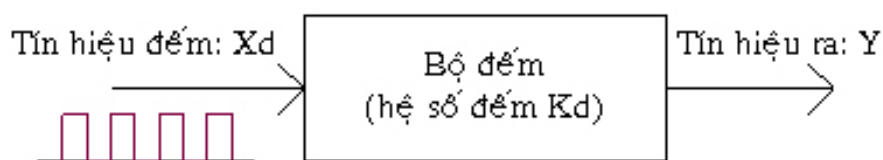
+ FF-D: 7474, 74171, 74175, 4013.



### 2.3. Mạch đếm.

Mạch đếm xung là một hệ logic dãy được tạo thành từ sự kết hợp của các Flip - Flop. Mạch có một đầu vào cho xung đếm và nhiều đầu ra. Các đầu ra này thường là các đầu ra Q cho các FF. Vì Q chỉ có thể có hai trạng thái là 1 và 0 cho nên sự sắp xếp các đầu ra này cho phép ta biểu diễn kết quả dưới dạng một số hệ hai có số bit bằng số FF dùng trong mạch đếm.

Điều kiện cơ bản để một mạch được gọi là mạch đếm là nó có các trạng thái đầu ra khác nhau, tối đa đầu ra của mạch cũng bị giới hạn. Số xung đếm tối đa được gọi là dung lượng của mạch đếm.



Hình 2.24: Sơ đồ chung mạch đếm

Nếu cứ tiếp tục kích thích khi đã tới hạn mạch sẽ trở về trạng thái khởi đầu, tức là mạch có tính chất tuần hoàn.

Có nhiều phương pháp kết hợp các Flip-Flop cho nên có rất nhiều loại mạch đếm. Tuy nhiên, chúng ta có thể sắp chúng vào ba loại chính là: mạch đếm nhị phân, mạch đếm BCD, và mạch đếm modul M.

**Phân loại :**

- Mạch đếm nhị phân:

Là loại mạch đếm trong đó có trạng thái của mạch được trình bày dưới dạng số nhị phân. Một mạch đếm nhị phân sử dụng n Flip-Flop sẽ có dung lượng là  $2^n$ .

- Mạch đếm BCD:

Thường dùng 4 FF nhưng chỉ cho mười trạng thái khác nhau để biểu diễn các số hệ 10 từ 0 đến 9.

- Mạch đếm modul M:

Là mạch đếm có dung lượng là  $M$ , với  $M$  là số nguyên dương bất kỳ. Vì vậy mạch đếm loại này có rất nhiều dạng khác nhau tùy theo sáng kiến của nhà thiết kế nhằm thoả mãn nhu cầu sử dụng.

Mạch đếm modul  $M$  thường dùng cổng logic với Flip-Flop và các kiểu hồi tiếp đặc biệt để có thể trình bày kết quả dưới dạng số hệ hai tự nhiên hay dưới dạng mã nào đó.

***Về chức năng của mạch đếm, người ta phân biệt:***

- Các mạch đếm lên (up counters): hay còn gọi là mạch đếm cộng, mạch đếm thuận.
- Các mạch đếm xuống (down counters): hay còn gọi là mạch đếm trừ, mạch đếm nghịch.
- Các mạch đếm lên - xuống (up - down counters): hay còn gọi là mạch đếm hỗn hợp, mạch đếm thuận nghịch.

***Về phương pháp đưa xung clock vào mạch đếm, người ta phân ra:***

- Phương pháp đồng bộ:

Phương pháp này xung clock được đưa đến các Flip Flop cùng một lúc.

- Phương pháp không đồng bộ:

Phương pháp này xung clock được đưa đến một FF, rồi các FF còn lại kích thích lẫn nhau.

Tốc độ tác động của mạch đếm là tham số quan trọng và được xác định bởi hai tham số khác là:

- Tần số cực đại của dãy xung mà bộ đếm có thể đếm được.
- Khoảng thời gian thiết lập của mạch đếm: tức là khoảng thời gian từ khi đưa xung đếm vào mạch cho tới khi thiết lập song trạng thái trong bộ đếm tương ứng với khung đầu vào.

Các Flip-Flop thường dùng trong mạch đếm là loại RST và JK dưới dạng rời hay tích hợp.

## 2.4. Mạch ghi.

Mỗi Flip-Flop có hai trạng thái ổn định (hai trạng thái bền) và ta có thể kích thích Flip-Flop để có được một trong hai trạng thái như ý muốn. Sau khi kích thích Flip-Flop sẽ giữ hai trạng thái này cho đến khi nó buộc bị thay đổi. Vì có đặc tính như vậy nên ta bảo rằng Flip-Flop là mạch có tính nhớ được hay mạch nhớ.

Như vậy, nếu dùng nhiều Flip-Flop ta có thể ghi vào đó một hay nhiều dữ liệu đã được mã hoá dưới dạng một chuỗi các số nhị phân là 0 và 1. Các FF dùng vào công việc như thế tạo thành một loại mạch là mạch ghi mà trong nhiều trường hợp còn gọi là thanh ghi (register).

Thông thường các FF không nằm cô lập mà chúng được nối lại với nhau theo một cách nào đó để có thể truyền từng phần dữ liệu cho nhau. Dưới hình thức này ta có thanh ghi dịch (shift register).

Thanh ghi dịch là một phần tử quan trọng trong các thiết bị số từ máy đo cho đến máy tính. Ngoài nhiệm vụ ghi nhớ dữ liệu, chúng còn thực hiện một số chức năng khác nhau.

Có hai phương pháp đưa dữ liệu vào mạch là: nối tiếp (serial) và song song (parallel) tạo thành các mạch ghi nối tiếp và mạch ghi song song.

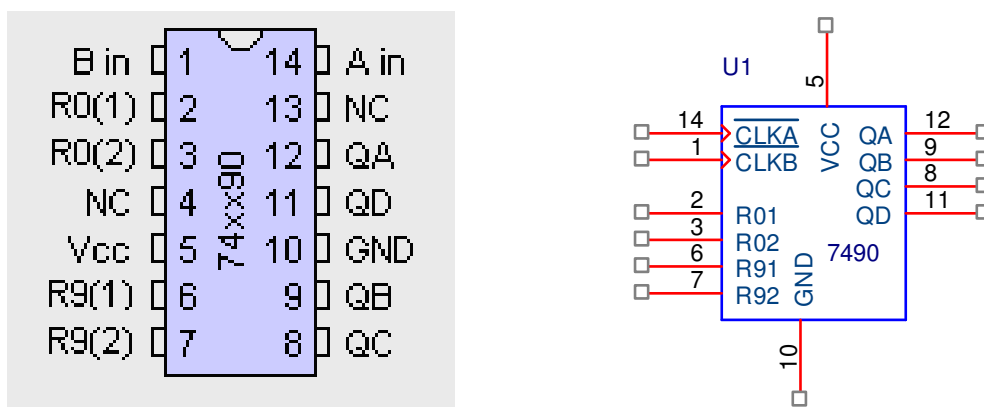
Thanh ghi được tích hợp trong các IC sau:

- 74164 ↔ 4034 : thanh ghi độc lập 8 bit.
- 74165 ↔ 4021 : thanh ghi dịch 8 bit.
- 74166 ↔ 4014 : thanh ghi dịch 8 bit.
- 74194 ↔ 40194 : thanh ghi dịch 4 bit.
- 74195 ↔ 40195 : thanh ghi dịch 4 bit.

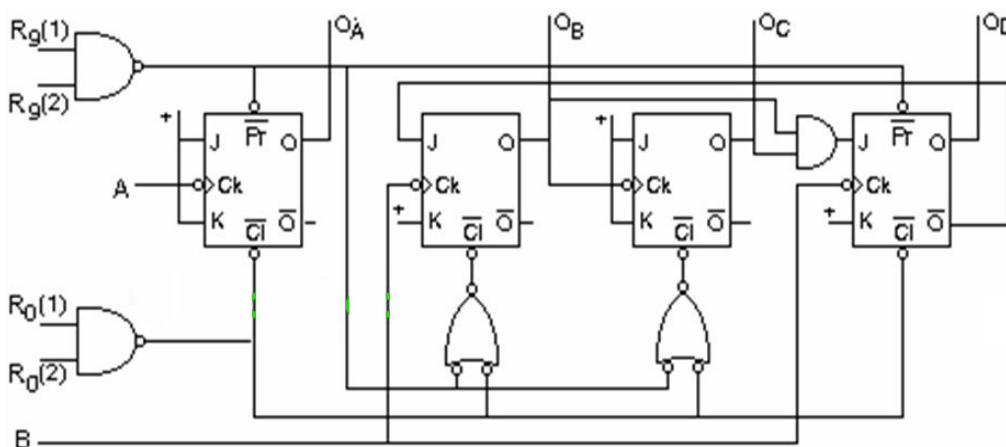
## 2.5. Tìm hiểu IC 7490.

Trong các mạch số ứng dụng, ứng dụng đếm chiếm một phần tương đối lớn. IC 7490 là IC đếm thường được dùng trong các mạch số ứng dụng đếm 10 và trong các mạch chia tần số.

2.5.1. Sơ đồ nguyên lý.



Hình 2.25: Sơ đồ chân IC 7490



Hình 2.26: Cấu trúc IC 7490

2.5.2. Đặc điểm.

- 7490 là bộ đếm thập phân gồm 2 bộ đếm: 1 bộ đếm 2 (bộ đếm A) và 1 bộ đếm 5 (3 bộ đếm B, C, D). Qa, Qb, Qc, Qd là các đầu ra .

- Vì mạch gồm 14 chân, các kí hiệu NC là các chân không dùng đến.

- Bốn chân thiết lập: R0(1), R0(2), R9(1), R9(2) làm việc như sau:

+ Khi R0(1) = R0(2)= '1' thì bộ đếm được xoá về 0 và các đầu ra ở mức thấp. Vì vậy 2 chân này sẽ dùng để Reset bộ đếm về giá trị đếm ban đầu.

+ Khi R9(1) = R9(2)='1' thì bộ đếm sẽ được thiết lập ở trạng thái "9", 2 đầu này phải có 1 đầu ở mức thấp và 2 đầu R0(1) và R0(2) không cùng ở mức cao thì bộ đếm mới hoạt động đếm.

- Các chân QA, QB, QC, QD: là các chân đầu ra của bộ đếm.
- Ain (CLKA): dùng để đưa tín hiệu vào bộ đếm 2.
- Bin (CLKB): dùng để đưa tín hiệu vào bộ đếm 5.
- Khi nối QA vào Bin (CLKB) và đưa tín hiệu vào Ain (CLKA) thì ta có bộ đếm 10.

- Các ngõ ra của bộ đếm thay đổi khi có một sườn âm của xung tín hiệu đưa vào của chân đếm bộ đếm hay bộ đếm này chỉ đếm các sườn âm của xung tín hiệu.

**2.5.3. Nguyên lý hoạt động.**

Dùng IC 7490, có thể thực hiện một trong hai cách mắc:

- Mạch đếm 2x5: Nối  $Q_A$  vào ngõ vào B, xung đếm (Ck) vào ngõ vào A.
- Mạch đếm 5x2: Nối  $Q_D$  vào ngõ vào A, xung đếm (Ck) vào ngõ vào B.

Hai cách mắc cho kết quả số đếm khác nhau nhưng cùng một chu kỳ đếm 10. Tần số tín hiệu ở ngõ ra sau cùng bằng 1/10 tần số xung Ck (nhưng dạng tín hiệu ra khác nhau).

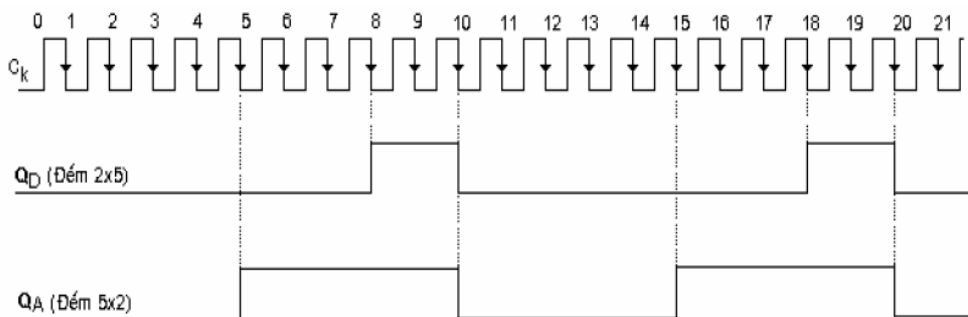
Dưới đây là hai bảng trạng thái cho hai trường hợp nói trên.

Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	0	0	0
0	0	0	1
0	0	1	0
0	0	1	1
0	1	0	0
0	1	0	1
0	1	1	0
0	1	1	1
1	0	0	0
1	0	0	1

Q <sub>D</sub>	Q <sub>C</sub>	Q <sub>B</sub>	Q <sub>A</sub>
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	0
1	0	0	0
0	0	0	1
0	0	1	1
0	1	0	1
0	1	1	1
1	0	0	1

*Bảng 2.1: Bảng trạng thái của mạch đếm 2x5 và 5x2*

Dạng sóng ở các ngõ ra của hai mạch cùng đếm 10 nhưng hai kiểu đếm khác nhau:



Hình 2.27: Dạng xung đầu ra của 2 mạch đếm 2x5 và 2x5

- Kiểu đếm 2x5 cho tín hiệu ra ở  $Q_D$  không đối xứng.
- Kiểu đếm 5x2 cho tín hiệu ra ở  $Q_A$  đối xứng.

Trong cấu tạo của IC 7490, ta thấy có thêm các ngõ vào Reset0 và Reset9.

Bảng giá trị của IC 7490 theo các ngõ vào Reset được nêu trên hình 2.31:

Reset Inputs				Output			
R0(1)	R0(2)	R9(1)	R9(2)	$Q_D$	$Q_C$	$Q_B$	$Q_A$
H	H	L	X	L	L	L	L
H	H	X	L	L	L	L	L
X	X	H	H	H	L	L	H
X	L	X	L	COUNT			
L	X	L	X	COUNT			
L	X	X	L	COUNT			
X	L	L	X	COUNT			

Reset Inputs: Các ngõ vào reset.

COUNT: Đếm.

Output: Ngõ ra.

H: Mức logic cao.

L: Mức logic thấp.

Bảng 2.2: Bảng giá trị cho các ngõ vào Reset IC 7490

## CHƯƠNG 3: KHỐI GIẢI MÃ

### 3.1. Giới thiệu chung.

Khối này có chức năng ngược với bộ mã hoá, nghĩa là từ bộ bit  $n$  bit hệ 2 cần tìm lại được 1 trong  $N$  ký hiệu hoặc lệnh tương ứng.

#### - Bộ giải mã BCD sang thập phân.

Bộ giải mã BCD sang hệ thập phân là một mạch tổ hợp có 4 đầu vào nhị phân và 10 đầu ra thập phân. Đầu vào là mã BCD và sẽ kích hoạt đầu ra tương ứng với đầu vào.

#### - Bộ giải mã BCD sang 7 vạch.

Đèn 7 vạch được sử dụng để hiển thị dữ liệu được xử lý bởi thiết bị điện tử số. Chúng có thể hiển thị các số từ 0 đến 9 và các chữ cái từ A đến F và một vài ký tự khác.

Thiết bị hiển thị này có thể được điều khiển bởi bộ giải mã mà sẽ chiếu sáng các vạch (đoạn - segment) của đèn phụ thuộc vào số BCD tại đầu vào. Các bộ giải mã này cũng chứa các bộ đệm công suất để cấp dòng cho đèn, do vậy, nó còn được gọi là bộ điều khiển - giải mã (Decoder - Driver).

Bộ mã hoá này có 4 đầu vào tương ứng với 4 bit mã BCD và 7 đầu ra, mỗi đầu sẽ điều khiển một vạch của đèn 7 vạch. Đèn hiển thị 7 vạch bao gồm các vạch (đoạn sáng - segment) nhỏ. Chúng có thể biểu diễn tới 16 ký tự trong đó có 10 số và 6 chữ cái được nêu trên hình 3.1.



Hình 3.1: Led 7 thanh và dạng ký tự hiển thị

Các mã đầu vào từ 0 - 9 hiển thị các chữ số của hệ thập phân. Các mã đầu vào từ 9 - 14 ứng với các ký hiệu đặc biệt như đã nêu, còn mã 15 sẽ tắt tất cả các vạch. Đoạn sáng thứ 8 của đèn hiển thị là dấu chấm thập phân (dp). Các thiết bị hiển thị loại này có nhiều kiểu với màu sắc, kích thước khác nhau và có đặc tính phát sáng rất tốt.

Về mặt điện, các LED hoạt động như diode chuẩn, chỉ khác là khi phân cực thuận đòi hỏi điện áp giữa Anode và Cathode cao hơn. Để có cường độ sáng không đổi, thiết bị hiển thị phải được cấp đủ dòng.

Các thiết bị hiển thị 7 vạch có thể có cực tính:

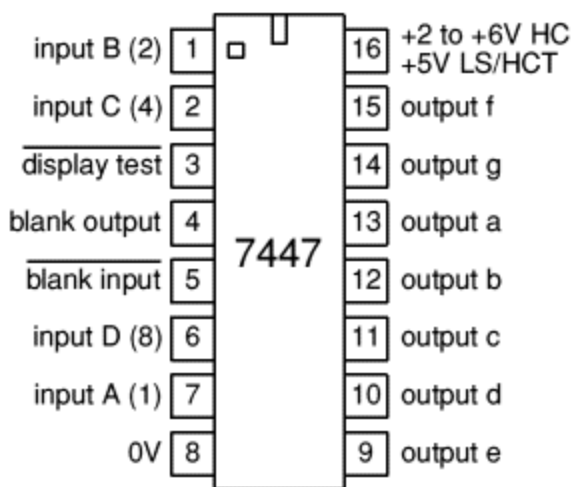
- Với kiểu Cathode chung, điều khiển bởi mức logic dương.
- Với kiểu Anode chung, điều khiển bởi mức logic âm.

### 3.2. Tìm hiểu IC giải mã 7 đoạn 74LS47.

Vi mạch TTL 74LS47 là một bộ điều khiển - hiển thị được dùng phổ biến. Vi mạch này có các đầu ra đảo do đó sử dụng với LED Anode chung.

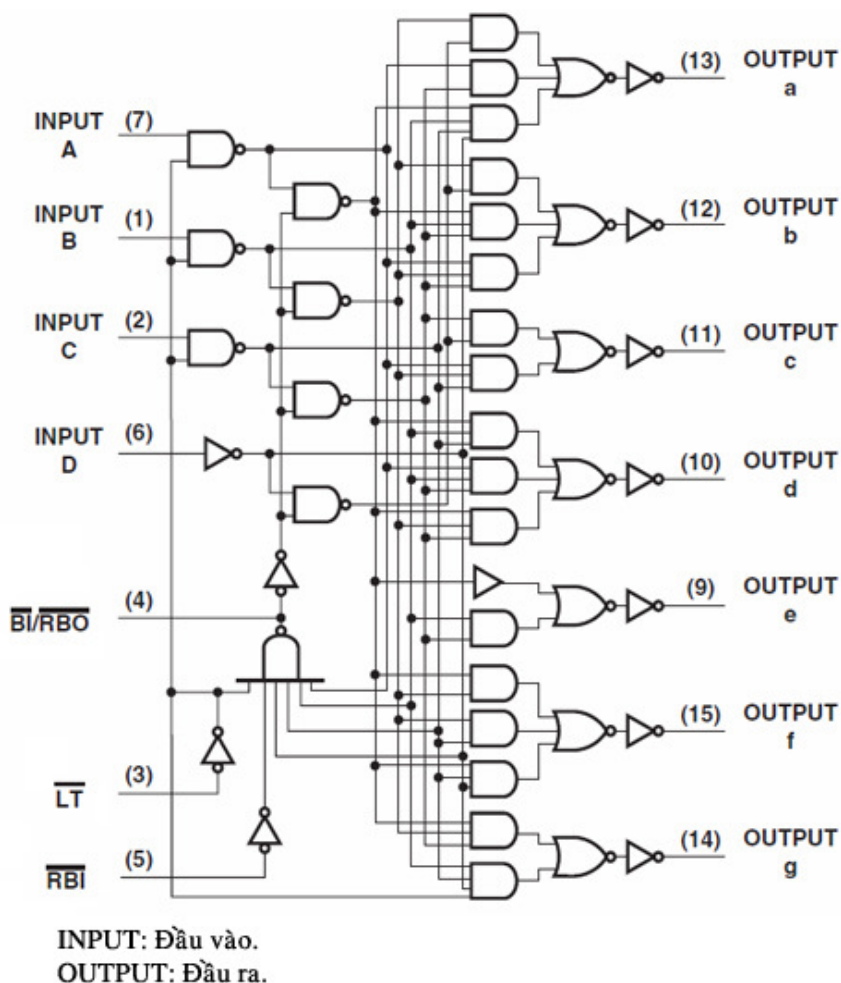
Vi mạch giải mã 7 đoạn 74LS47 là loại IC có 16 chân dùng để giải mã từ mã BCD sang mã 7 đoạn để hiển thị được trên led 7 đoạn.

#### 3.2.1 Sơ đồ chân và chức năng các chân.



Hình 3.2: Sơ đồ chân IC giải mã 74LS47





Hình 3.3: Cấu trúc IC giải mã 74LS47

**Chức năng của các chân IC 74LS47 như sau:**

- + Chân số 8 là chân nối đất (0V).
- + Chân số 16 là chân nguồn cung cấp (VCC).
- + Chân 1, 2, 6, 7 là các chân tín hiệu vào BCD.
- + Chân 9, 10, 11, 12, 13, 14, 15 là các chân đầu ra.
- + Chân 3, 4, 5 là các chân kiểm tra IC.

Chân LT (Lamp Test) được dùng để kiểm tra tình trạng hoạt động (sống hay chết) của các vạch; trong khi chân RB (Ripper Blanking) được dùng để tắt tất cả các vạch khi yêu cầu ở trạng thái không hiển thị số.

3.2.2. Nguyên lý hoạt động.

No.	INPUTS						$\overline{BI/RBO}^\dagger$	OUTPUTS						
	$\overline{LT}$	$\overline{RBI}$	D	C	B	A		a	b	c	d	e	f	g
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	OFF	ON	ON
6	H	X	L	H	H	L	H	OFF	OFF	ON	ON	ON	ON	ON
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	OFF	OFF	OFF
8	H	X	H	L	L	L	H	ON	ON	ON	ON	ON	ON	ON
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON
11	H	X	H	L	H	H	H	OFF	OFF	ON	ON	OFF	OFF	ON
12	H	X	H	H	L	L	H	OFF	ON	OFF	OFF	OFF	ON	ON
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	OFF	ON	ON
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF
BI	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF
$\overline{RBI}$	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF
$\overline{LT}$	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON

INPUTS: Các ngõ vào.  
 OUTPUTS: Các ngõ ra.  
 L: Mức logic thấp.  
 H: Mức logic cao

ON: Mở.  
 OFF: Tắt.

Bảng 3.1: Bảng trạng thái của IC 74LS47

IC 74LS47 là IC tác động mức thấp nên các ngõ ra mức 1 là tắt và mức 0 là sáng tương ứng với các thanh a, b, c, d, e, f, g của led 7 đoạn loại Anode chung, trạng thái ngõ ra tương ứng với các số thập phân (các số từ 10 đến 15 không dùng tới).

Ngõ vào xoá BI được để không hay nối lên mức 1 cho hoạt động giải mã bình thường. Nếu nối lên mức 0 thì các ngõ ra đều tắt bất chấp trạng thái các ngõ ra.

Ngõ vào xoá RBI được để không hay nối lên mức 1 dùng để xoá số 0 (số 0 thừa phía sau dấu thập phân hay số 0 trước số có nghĩa). Khi RBI và các ngõ vào D, C, B, A ở mức 0 nhưng ngõ vào LT ở mức 1 thì các ngõ ra đều tắt và ngõ vào xoá RBO xuống mức thấp.

Khi ngõ vào BI/RBO nối lên mức 1 và LT ở mức 0 thì ngõ ra đều sáng.

## CHƯƠNG 4. KHỞI HIỆN THỊ

### 4.1. Tìm hiểu Led 7 thanh.

Trong các thiết bị, để báo trạng thái hoạt động của thiết bị cho với thông số chỉ là các dãy số đơn thuần, thường người ta sử dụng "Led 7 đoạn". Led 7 đoạn được sử dụng khi các dãy số không đòi hỏi quá phức tạp, chỉ cần hiện thị số là đủ, chẳng hạn Led 7 đoạn được dùng để hiển thị nhiệt độ phòng, trong các đồng hồ treo tường bằng điện tử, hiển thị số lượng sản phẩm được kiểm tra sau một công đoạn nào đó...

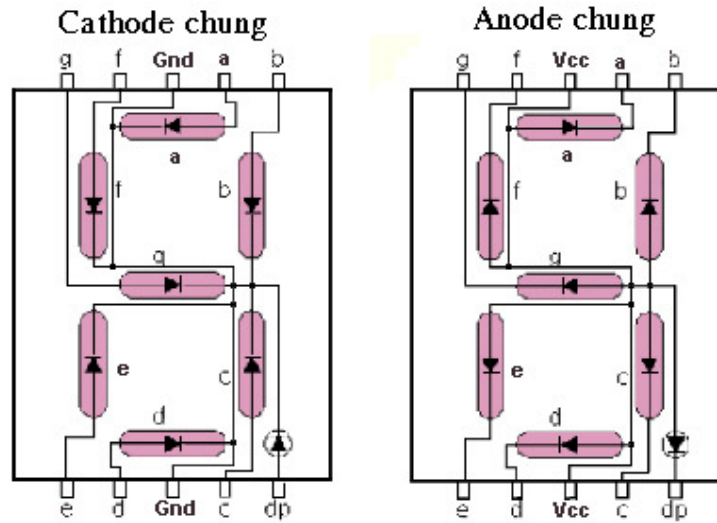
Led 7 đoạn có cấu tạo bao gồm 7 led đơn có dạng thanh xếp theo hình 4.1 và có thêm một led đơn hình tròn nhỏ thể hiện dấu chấm tròn ở góc dưới bên phải của Led 7 đoạn.

8 led đơn trên Led 7 đoạn có Anode (cực dương) hoặc Cathode (cực âm) được nối chung với nhau vào một điểm, và được đưa chân ra ngoài để kết nối với mạch điện. 8 cực còn lại trên mỗi led đơn được đưa thành 8 chân riêng, cũng được đưa ra ngoài để kết nối với mạch điện. Nếu Led 7 đoạn có Anode chung, đầu chung này được nối với +Vcc, các chân còn lại dùng để điều khiển trạng thái sáng tắt của các led đơn, led chỉ sáng khi tín hiệu đặt vào các chân này ở mức 0. Nếu Led 7 đoạn có Cathode chung, đầu chung này được nối xuống Ground (hay Mass), các chân còn lại dùng để điều khiển trạng thái sáng tắt của các led đơn, led chỉ sáng khi tín hiệu đặt vào các chân này ở mức 1.



Hình 4.1: Dạng chữ và số hiển thị được trên Led 7 thanh

**4.2. Sơ đồ chân và chức năng các chân.**



Hình 4.2: Sơ đồ cấu trúc Led 7 thanh loại Cathode chung và Anode chung

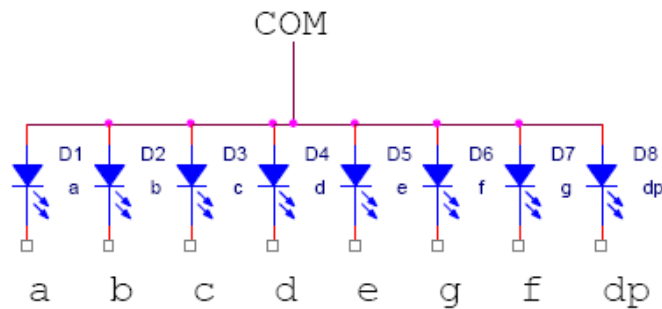
**Chức năng các chân.**

+ Gnd, Vcc là các chân cấp nguồn chung.

+ Các chân a, b, c, d, f, g, dp là các chân cấp nguồn cho các thanh tương ứng a, b, c, d, e, f, g, dp.

**4.3 Nguyên lý hoạt động.**

- Led Anode chung.



Hình 4.3: Led 7 thanh loại Anode chung

Đối với dạng Led Anode chung, chân COM phải có mức logic 1 và muốn sáng Led thì tương ứng các chân a – f, dp sẽ ở mức logic 0.

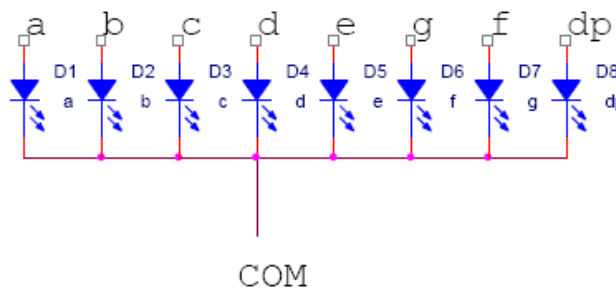
Số	a	b	c	d	e	f	g	dp	Mã hex
0	0	0	0	0	0	0	1	1	03h
1	1	0	0	1	1	1	1	1	9Fh
2	0	0	1	0	0	1	0	1	25h
3	0	0	0	0	1	1	0	1	0Dh
4	1	0	0	1	1	0	0	1	99h
5	0	1	0	0	1	0	0	1	49h
6	0	1	0	0	0	0	0	1	41h
7	0	0	0	1	1	1	1	1	1Fh
8	0	0	0	0	0	0	0	1	01h
9	0	0	0	0	1	0	0	1	09h

Bảng 4.1: Bảng mã cho Led Anode chung (a là MSB, dp là LSB)

Số	dp	g	f	e	d	c	b	a	Mã hex
0	1	1	0	0	0	0	0	0	0C0h
1	1	1	1	1	1	0	0	1	0F9h
2	1	0	1	0	0	1	0	0	0A4h
3	1	0	1	1	0	0	0	0	0B0h
4	1	0	0	1	1	0	0	1	99h
5	1	0	0	1	0	0	1	0	92h
6	1	0	0	0	0	0	1	0	82h
7	1	1	1	1	1	0	0	0	0F8h
8	1	0	0	0	0	0	0	0	80h
9	1	0	0	1	0	0	0	0	90h

Bảng 4.2: Bảng mã cho Led Anode chung (a là LSB, dp là MSB)

**- Led Cathode chung.**



Hình 4.4: Led 7 thanh loại Cathode chung

Đối với dạng Led Cathode chung, chân COM phải có mức logic 0 và muốn sáng Led thì tương ứng các chân a – f, dp sẽ ở mức logic 1.

Số	a	b	c	d	e	f	g	dp	Mã hex
0	1	1	1	1	1	1	0	0	0FCh
1	0	1	1	0	0	0	0	0	60h
2	1	1	0	1	1	0	1	0	0DAh
3	1	1	1	1	0	0	1	0	0F2h
4	0	1	1	0	0	1	1	0	66h
5	1	0	1	1	0	1	1	0	0B6h
6	1	0	1	1	1	1	1	0	0BEh
7	1	1	1	0	0	0	0	0	0E0h
8	1	1	1	1	1	1	1	0	0FEh
9	1	1	1	1	0	1	1	0	0F6h

Bảng 4.3: Bảng mã cho Led Cathode chung (a là MSB, dp là LSB)

Số	dp	g	f	e	d	c	b	a	Mã hex
0	0	0	1	1	1	1	1	1	3Fh
1	0	0	0	0	0	1	1	0	06h
2	0	1	0	1	1	0	1	1	5Bh
3	0	1	0	0	1	1	1	1	4Fh
4	0	1	1	0	0	1	1	0	66h
5	0	1	1	0	1	1	0	1	6Dh
6	0	1	1	1	1	1	0	1	7Dh
7	0	0	0	0	0	1	1	1	07h
8	0	1	1	1	1	1	1	1	7Fh
9	0	1	1	0	1	1	1	1	6Fh

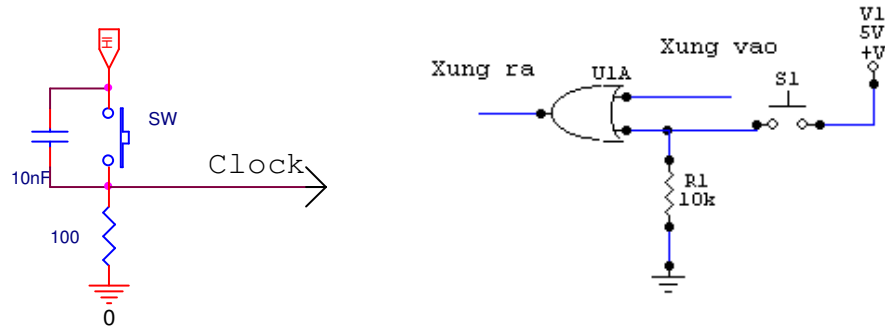
Bảng 4.4: Bảng mã cho Led Anode chung (a là LSB, dp là MSB)

Vì Led 7 đoạn chứa bên trong nó các led đơn, do đó khi kết nối cần đảm bảo dòng qua mỗi led đơn trong khoảng 10mA-20mA để bảo vệ led. Nếu kết nối với nguồn 5V có thể hạn dòng bằng điện trở 330Ω trước các chân nhận tín hiệu điều khiển.

## CHƯƠNG 5: KHỐI ĐIỀU CHỈNH THÔNG SỐ THỜI GIAN

Thực chất của khối điều chỉnh thông số thời gian là tạo ra xung dao động để đưa vào chân đếm của IC đếm làm tăng lên hoặc giảm xuống mã bộ đếm đầu ra của IC đếm, dẫn đến số chỉ thị thời gian cũng tăng hoặc giảm theo.

Khối điều chỉnh thời gian đơn giản là các phím bấm chỉnh phút và chỉnh giờ hay ngày tháng năm.



Hình 5.1: Phương pháp tạo xung

Các phím bấm này kết hợp với các điện trở và tụ hoặc các cổng logic để tạo xung đưa vào các lối vào clock của các IC đếm. Trong mạch không dùng đến nút chỉnh giây bởi đơn vị thời gian của nó nhỏ. Còn nếu muốn chỉnh chính xác đếm đơn vị giây ta chỉ cần khởi động mạch vào thời điểm có giá trị giây là 00.

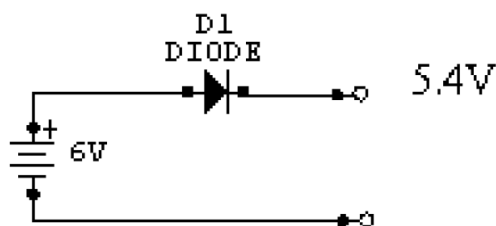
## CHƯƠNG 6: KHỐI NGUỒN NUÔI

### 6.1. Giới thiệu chung.

Trong hầu hết các mạch logic số, nguồn nuôi thường duy trì ổn định ở mức +5V. Do yêu cầu cao của hệ thống các nguồn nuôi thường được chế tạo một cách đặc biệt nhằm đem lại hiệu quả, và tính ổn định cao.

Thông thường có 2 kiểu nguồn chính:

- Dùng pin hoặc ắc quy cho điện áp tương đối ổn định, mặc dù trên thị trường không có loại pin hoặc ắc quy chuẩn 5V cho nên nếu dùng nó thì phải qua một bộ biến đổi điện áp để đưa điện áp về dạng chuẩn hơn nữa trong quá trình sử dụng, năng lượng trong pin, ắc quy hết đi hệ thống sẽ bị gián đoạn.



Hình 6.1: Sơ đồ đưa điện áp 6V từ pin về điện áp chuẩn

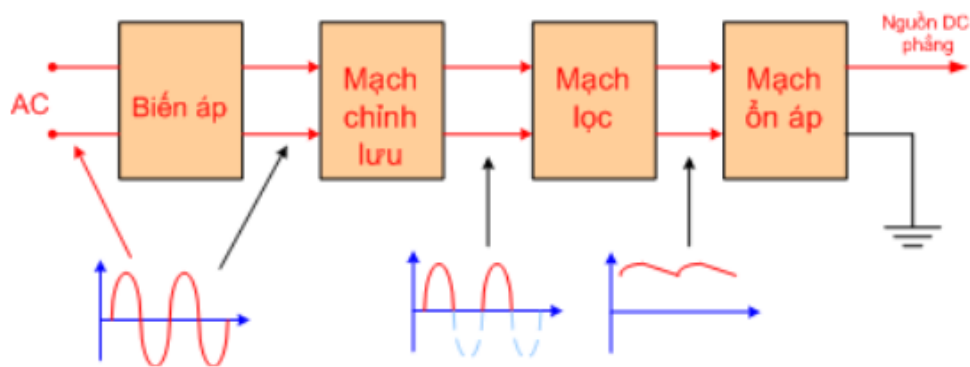
- Trên thực tế để có nguồn điện đáng tin cậy người ta hay dùng phương pháp ổn áp điện áp một chiều từ cuộn sơ cấp của biến áp sau khi đã chỉnh lưu bằng cách sử dụng một số IC ổn áp như 7805 hoặc một số loại khác.

### 6.2. Mạch chỉnh lưu và ổn áp.

Để tạo ra điện áp một chiều sử dụng cho mạch luôn chạy ổn định thì trên thực tế cần phải có bộ chuyển đổi từ nguồn xoay chiều sang nguồn một chiều. Bộ chuyển đổi đó cơ bản bao gồm:

- Biến áp nguồn: Hạ thế từ 220V xuống các điện áp thấp hơn .
- Mạch chỉnh lưu: Chuyển đổi nguồn AC thành DC.
- Mạch lọc: Lọc gợn xoay chiều sau chỉnh lưu cho nguồn DC phẳng hơn
- Mạch ổn áp: Giữ một điện áp ra cố định cung cấp cho tải tiêu thụ.

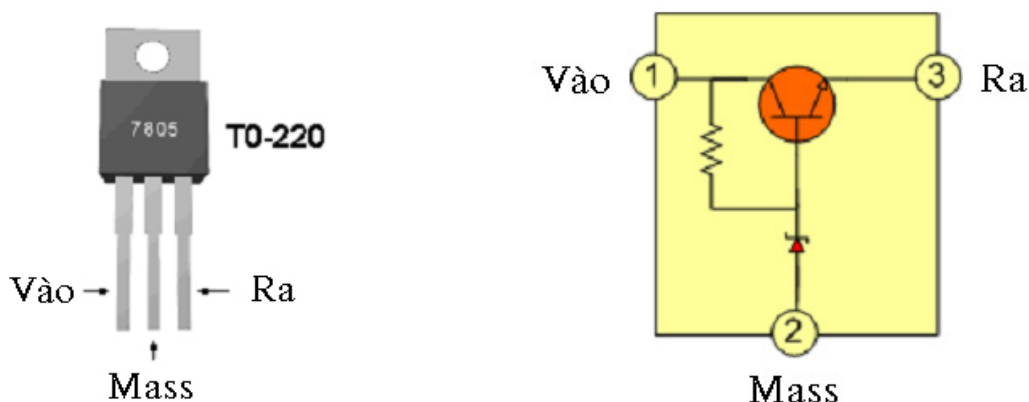




Hình 6.2: Sơ đồ mắc mạch chuyển đổi nguồn AC thành DC

### 6.2.1. Tìm hiểu IC ổn áp 7805.

Với các mạch xung số sử dụng IC ta cần phải có nguồn nuôi một chiều 5V ổn định cho các IC đó hoạt động. Trên thực tế thường dùng IC ổn áp một chiều 7805, là loại ổn áp đầu ra 5V không đổi.



Hình 6.3: IC ổn áp 7805

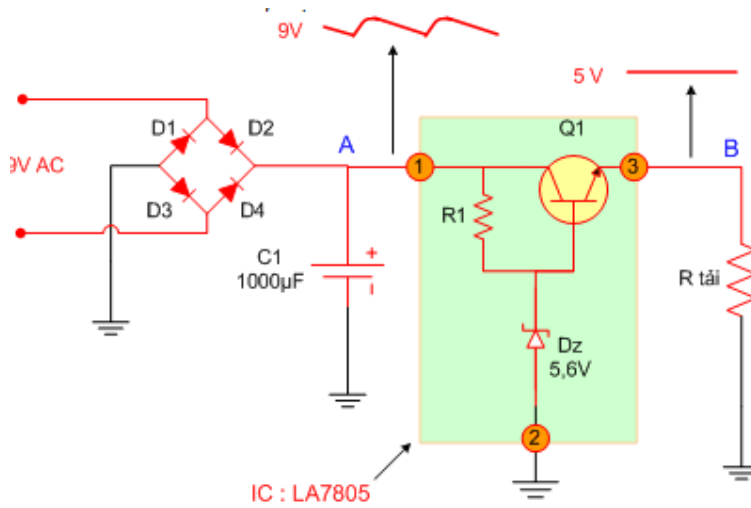
Loại ổn áp này chỉ cho dòng tiêu thụ khoảng 1A trở xuống. Khi lắp ráp trong mạch thì  $V_{in} > V_{out}$  từ 3 đến 5V khi đó IC mới phát huy tác dụng.

#### Nguyên lý ổn áp:

Thông qua điện trở R và diode Zener ghim cố định điện áp chân B của Transistor, giả sử khi điện áp chân E của Transistor giảm thì khi đó điện áp  $U_{be}$  tăng làm cho dòng qua Transistor tăng, qua đó làm điện áp chân E của đèn tăng và ngược lại.

**6.2.2. Sơ đồ và nguyên lý hoạt động mạch ổn áp một chiều 5V.**

**Sơ đồ mạch:**



Hình 6.4: Mạch ổn áp 5V DC

**Nguyên lý hoạt động:**

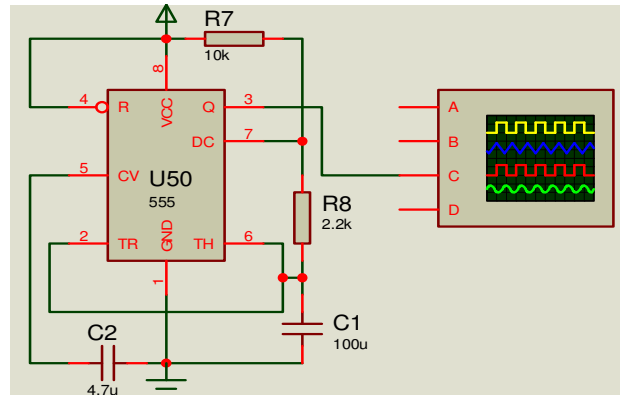
Nguồn 9V AC từ cuộn thứ cấp của biến áp được chỉnh lưu thành DC tại điểm A thông qua mạch chỉnh lưu 2 nửa chu kỳ gồm 4 diode D1, D2, D3, D4. Sau chỉnh lưu, điện áp một chiều vẫn còn gợn sóng nên được đưa qua mạch lọc gồm tụ C1 để giảm thiểu gợn sóng rồi tiếp tục vào mạch ổn áp 7805. Ổn áp 7805 có đầu vào Vin(chân 1) > 5V nên nó thực hiện ổn áp thành đầu ra mức 5V tại Vout(chân 3) để cung cấp cho tải.

## PHẦN II: THIẾT KẾ VÀ THI CÔNG

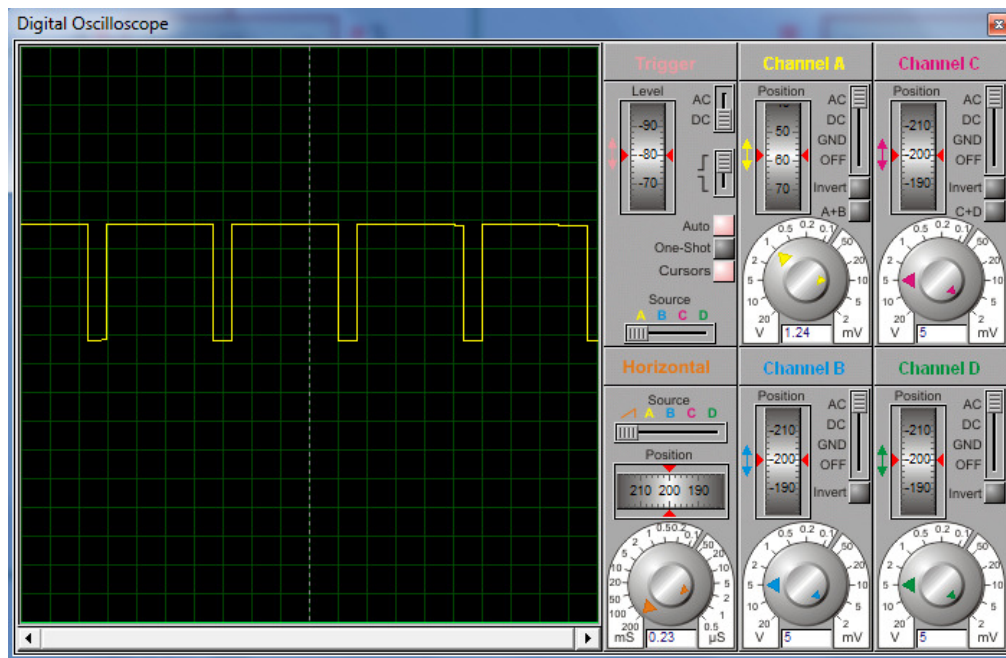
### CHƯƠNG 1: PHÂN TÍCH CÁC KHỐI LÀM VIỆC

#### 1.1. Khối tạo dao động 1Hz.

IC 555 có nhiệm vụ tạo ra tần số 1Hz tại đầu ra (chân 3) để cấp cho khối giây của đồng hồ thời gian thực. Xung đầu ra có dạng xung vuông ổn định và cứ mỗi chu kì xung thì tương ứng với 1 giây.



Hình 1.1: Sơ đồ nguyên lý



Hình 1.2: Dạng xung đầu ra tại chân 3 của IC 555

**1.2. Khối giây.**

Khối giây có nhiệm vụ hiển thị giá trị từ “00” đến “59”. Khi khối giây đếm đến giá trị “59” và sau một chu kì xung tiếp theo thì giá trị đếm tự động reset về “00”, và đồng thời cấp xung cho khối phút đếm phút.

Tần số 1Hz tại đầu ra của IC tạo dao động 555 được cấp cho khối giây để đếm. Hàng đơn vị sẽ đếm giá trị từ “0” đến “9”, còn hàng chục sẽ đếm từ “0” đến “5”. Cứ sau 1 chu kì xung được cấp thì khối giây đếm tăng 1 giá trị. Ở đây ta phải sử dụng bộ đếm 10 cho hàng chục (c) và hàng đơn vị (dv). Các chân Q0, Q1, Q2, Q3 tạo thành một bộ đếm lần lượt tương ứng với bộ đếm A, B, C, D. Khi hàng chục đếm đến giá trị “6” (DCBA = “0110”) thì có mức điện áp logic tương ứng với giá trị “6” (C = D = “1”) được đưa về từng chân R0(1) và R0(2) của IC đếm hàng chục để reset giá trị đếm về “0” và đồng thời cấp xung Clock (Clk) cho khối phút.

*Phương trình đại số logic:*

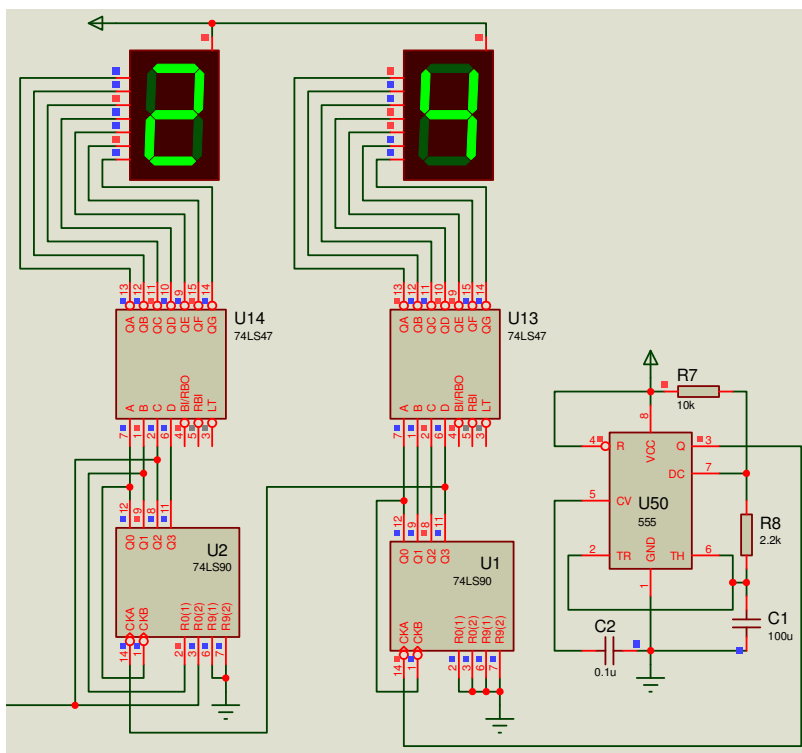
$$Clk_{(khối\ phút)} = C_{(c-khối\ giây)}$$

Hàng chục					Hàng đơn vị				
Số	Bộ đếm				Số	Bộ đếm			
	D	C	B	A		D	C	B	A
0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	1	0	0	0	1
2	0	0	1	0	2	0	0	1	0
3	0	0	1	1	3	0	0	1	1
4	0	1	0	0	4	0	1	0	0
5	0	1	0	1	5	0	1	0	1
6	0	1	1	0	6	0	1	1	0
7	0	1	1	1	7	0	1	1	1
8	1	0	0	0	8	1	0	0	0
9	1	0	0	1	9	1	0	0	1

Clk (Khối phút)    Reset

Clk (Hàng chục)

*Bảng 1.1: Bảng mã khối giây*



Hình 1.3: Sơ đồ khối giây

### 1.3. Khối phút.

Khối phút cũng tương tự như khối giây có nhiệm vụ hiển thị giá trị từ “00” đến “59” và sau khi đếm đến “59”, sau 1 chu kì xung tiếp theo thì giá trị đếm cũng tự động reset về “00” và đồng thời cấp xung cho khối giờ để đếm giờ.

Xung được cấp cho khối phút khi khối giây đếm giá trị “59” về “00”. Vì vậy cứ sau khi khối giây đếm hết 60 giây thì khối phút đếm tăng 1 giá trị. Hàng đơn vị sẽ đếm giá trị từ “0” đến “9”, còn hàng chục sẽ đếm từ “0” đến “5”. Ta cũng sử dụng bộ đếm 10 cho cả hàng chục và hàng đơn vị và quá trình reset cũng tương tự như khối giây.

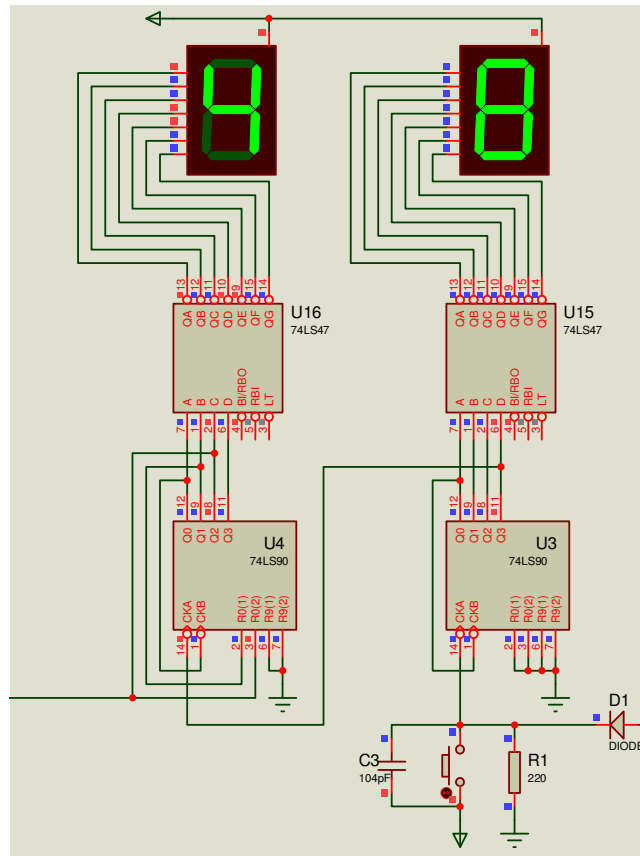
*Phương trình đại số logic:*

$$Clk_{(khối\ giờ)} = C_{(c-khối\ phút)}$$

Hàng chục					Hàng đơn vị				
Số	Bộ đếm				Số	Bộ đếm			
	D	C	B	A		D	C	B	A
0	0	0	0	0	0	0	0	0	0
1	0	0	0	1	1	0	0	0	1
2	0	0	1	0	2	0	0	1	0
3	0	0	1	1	3	0	0	1	1
4	0	1	0	0	4	0	1	0	0
5	0	1	0	1	5	0	1	0	1
6	0	1	1	0	6	0	1	1	0
7	0	1	1	1	7	0	1	1	1
8	1	0	0	0	8	1	0	0	0
9	1	0	0	1	9	1	0	0	1

Clk (Khởi giờ)    Reset
Clk (Hàng chục)

Bảng 1.2: Bảng mã khởi phút



Hình 1.4: Sơ đồ khởi phút

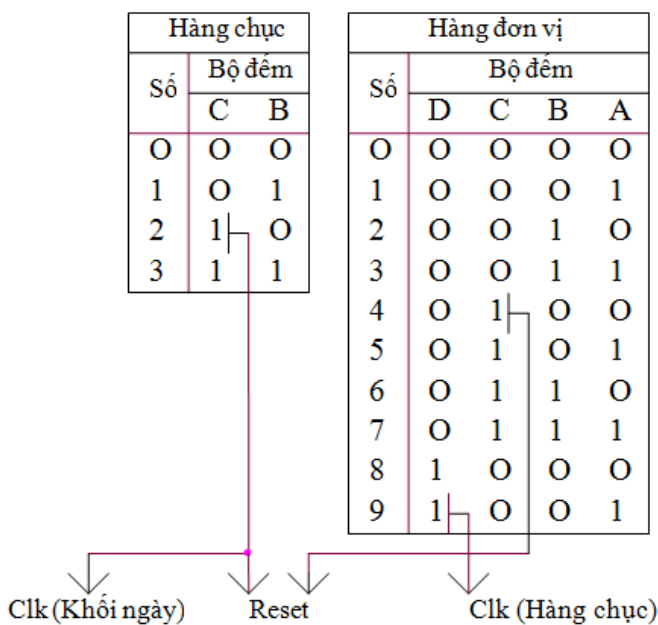
### 1.4. Khôi giờ.

Khôi giờ có nhiệm vụ hiển thị giá trị từ “00” đến “23”. Khi khôi giờ đếm đến giá trị “23” và sau 1 chu kỳ xung tiếp theo thì giá trị đếm tự động reset về “00” và đồng thời cấp xung cho khôi ngày.

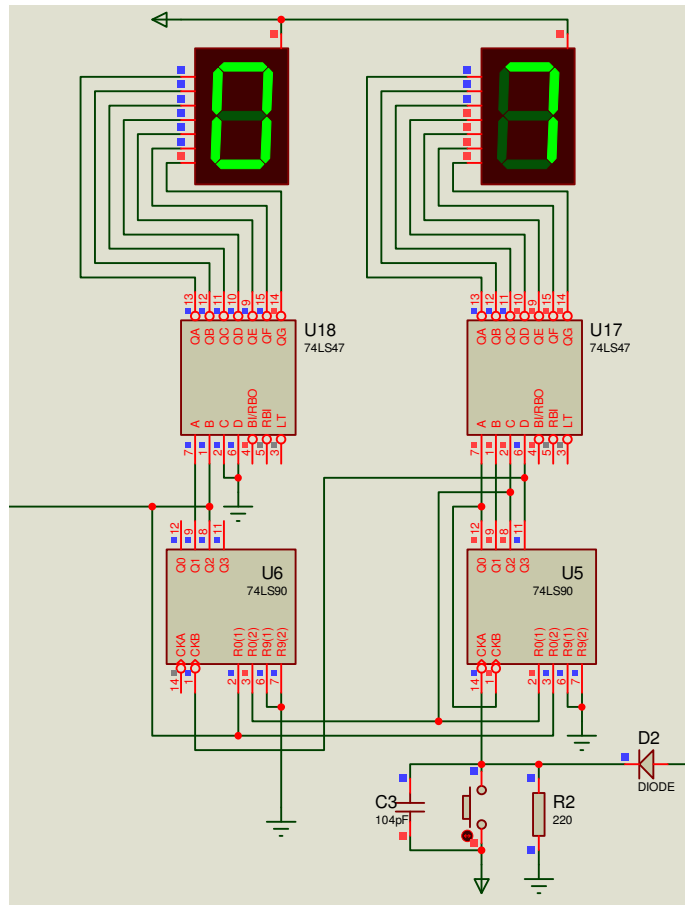
Xung cấp cho khôi giờ được cấp từ khôi phút. Cứ sau khi khôi phút đếm hết 60 phút thì khôi giờ đếm tăng 1 giá trị. Hàng đơn vị sẽ hiển thị giá trị từ “0” đến “9”, còn hàng chục sẽ hiển thị giá trị từ “0” đến “1”. Ta sẽ sử dụng bộ đếm 4 (B và C) cho hàng chục và bộ đếm 10 cho hàng đơn vị. Khi hàng chục đếm được giá trị “2” (CB = “10”) và hàng đơn vị đếm đến giá trị “4” (DCBA = “0100”) thì có mức điện áp logic tương ứng với giá trị “24” được đưa về từng chân R0(1) và R0(2) của IC đếm hàng chục và IC đếm hàng đơn vị để reset giá trị đếm về “00” và đồng thời cấp xung Clock cho khôi ngày.

*Phương trình đại số logic:*

$$Clk_{(khôi\ ngày)} = C_{(c-khôi\ giờ)}$$



Bảng 1.3: Bảng mã khôi giờ



Hình 1.5: Sơ đồ khối giờ

### 1.5. Khởi ngày.

Khởi ngày hiển thị giá trị từ phụ thuộc vào các tháng và cũng phụ thuộc vào năm thường hoặc năm nhuận như sau:

- Tháng 1, 3, 5, 7, 8, 10, 12: Hiển thị giá trị từ “01” đến “31”.
- Tháng 4, 6, 9, 11: Hiển thị giá trị từ “01” đến “30”.
- Tháng 2 thì giá trị hiển thị phụ thuộc vào năm thường và năm nhuận:
  - + Năm thường: Hiển thị giá trị từ “01” đến “28”.
  - + Năm nhuận: Hiển thị giá trị từ “01” đến “29”.

Khi khởi ngày đếm đến giá trị của ngày cuối tháng và sau 1 chu kỳ xung tiếp theo thì giá trị đếm tự động reset và lên “01” và đồng thời cấp xung cho khởi tháng đếm tháng.



Xung cấp cho khối ngày được cấp từ khối giờ. Cứ sau khi khối giờ đếm hết 24 giờ thì khối ngày đếm tăng 1 giá trị. Hàng đơn vị sẽ hiển thị giá trị từ “0” đến “9”, còn hàng chục sẽ hiển thị giá trị từ “0” đến “3”.

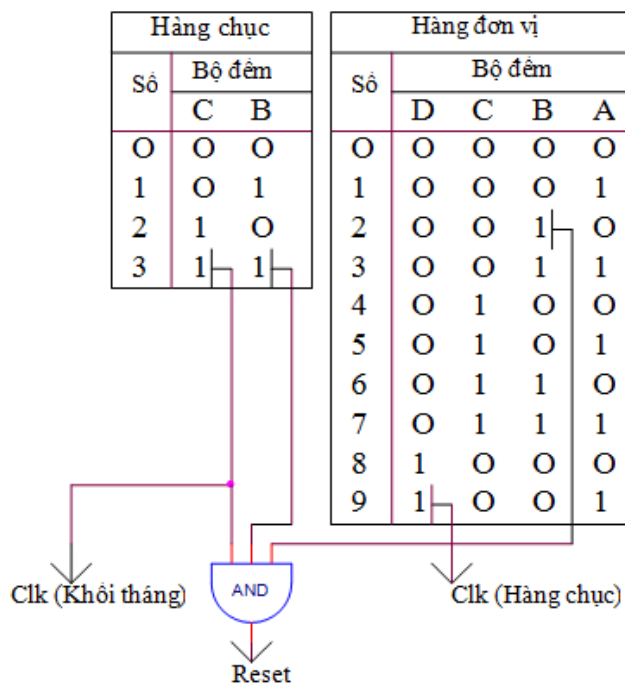
Để hiển thị giá trị ngày trong tháng, ta cần phải kết hợp các tháng có cùng số ngày với nhau và cũng phải kết hợp với các năm thường hay năm nhuận nếu như muốn hiển thị đúng số ngày trong tháng 2. Ta cũng sử dụng bộ đếm 4 cho hàng chục (B và C) và bộ đếm 10 cho hàng đơn vị. Khi có sự reset bộ đếm thì đồng thời sẽ có một sườn âm kích vào chân đếm của IC hàng đơn vị để giá trị đếm nhảy lên giá trị “01” ngay sau khi reset.

Đối với các tháng có 31 ngày, mức logic tương ứng với giá trị đếm đến “32” ( $CB_c = “11”$ ,  $DCBA_{dv} = “0010”$ ) sẽ được đưa về 2 chân R0(1) và R0(2) của 2 IC đếm hàng chục và hàng đơn vị để reset bộ đếm và đồng thời cấp xung Clock cho khối tháng.

Phương trình đại số logic:

$$Clk_{(khối\ tháng)} = C_{(c-khối\ ngày)}$$

$$Reset_{(khối\ ngày)} = (C_{(c-khối\ ngày)} \cdot B_{(c-khối\ ngày)} \cdot B_{(dv-khối\ ngày)})$$



Bảng 1.4: Bảng mã khởi 31 ngày

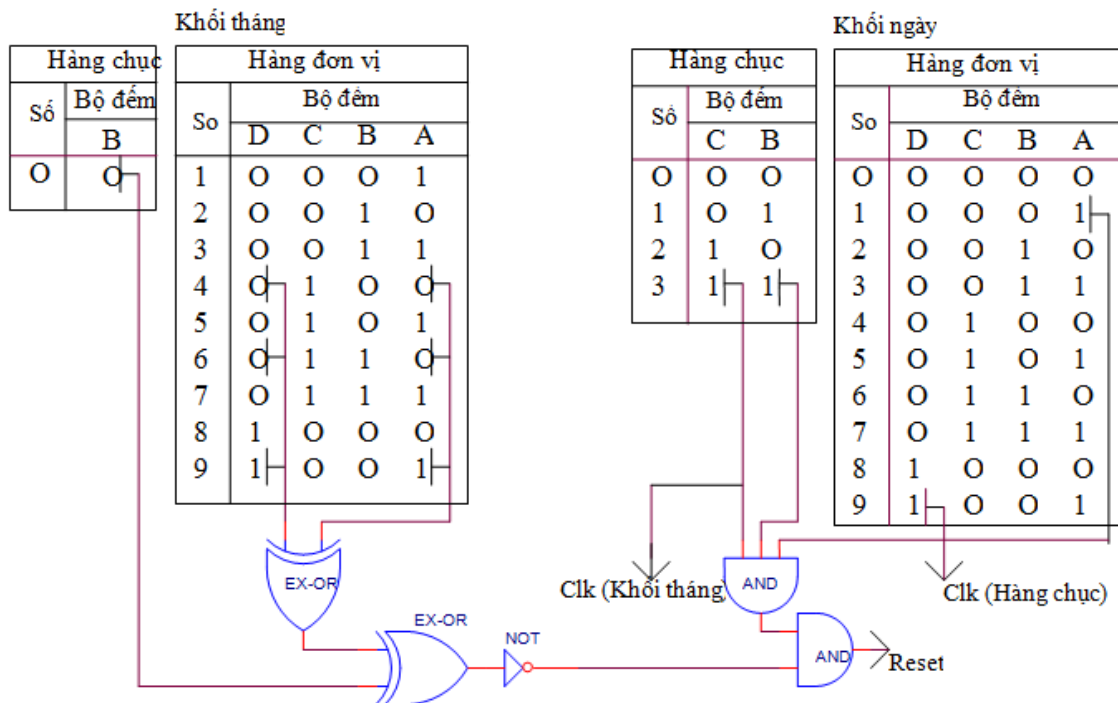
Đối với các tháng có 30 ngày, mức logic tương ứng với giá trị đếm ngày đến “31” ( $CB_c = “11”$ ,  $DCBA_{dv} = “0001”$ ) cùng với mức logic tương ứng với giá trị của khối tháng là tháng 4 ( $B_c = “0”$ ,  $DCBA_{dv} = “0100”$ ), tháng 6 ( $B_c = “0”$ ,  $DCBA_{dv} = “0110”$ ), tháng 9 ( $B_c = “0”$ ,  $DCBA_{dv} = “1001”$ ), tháng 11 ( $B_c = “1”$ ,  $DCBA_{dv} = “0001”$ ) sẽ được đưa về 2 chân R0(1) và R0(2) của 2 IC đếm hàng chục và hàng đơn vị để reset bộ đếm và đồng thời cấp xung Clock cho khối tháng.

Phương trình đại số logic:

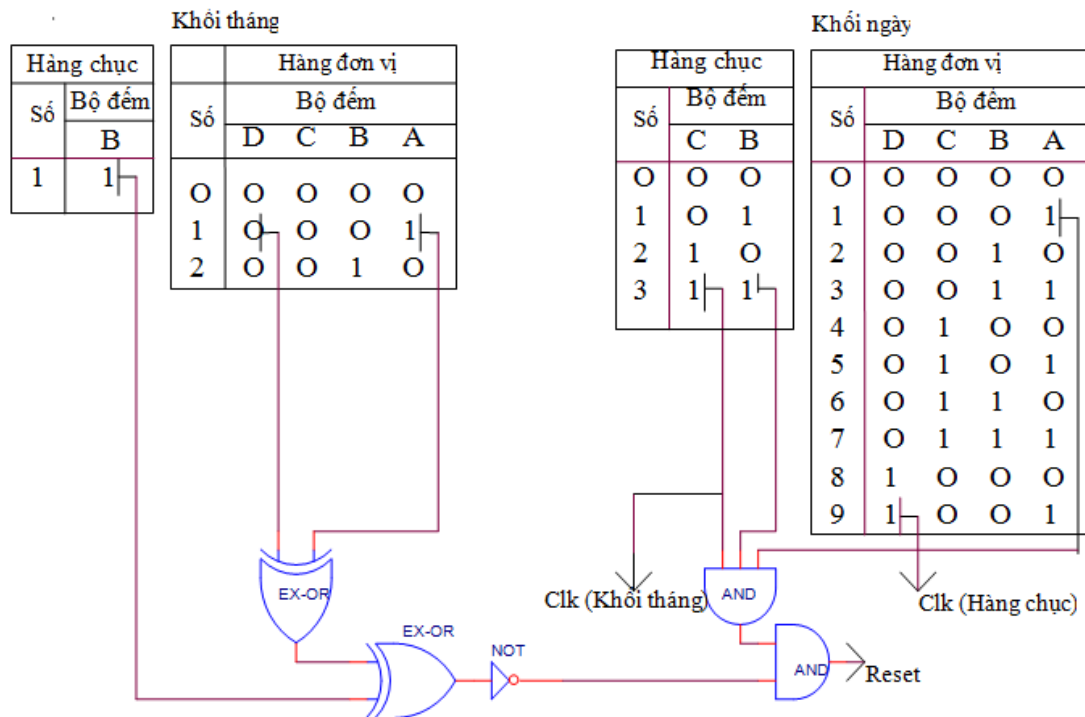
$$Clk_{(khối\ tháng)} = C_{(c-khối\ ngày)}$$

$$Reset_{(khối\ ngày)} =$$

$$\overline{(D_{(dv-khối\ tháng)} \oplus A_{(dv-khối\ tháng)}) \oplus B_{(c-khối\ tháng)} \cdot C_{(c\ khối\ ngày)}} \cdot B_{(c-khối\ ngày)} \cdot A_{(dv-khối\ ngày)}$$



Bảng 1.5: Bảng mã khối 30 ngày trong tháng 4, 6, 9



Bảng 1.6: Bảng mã khối 30 ngày trong tháng 11

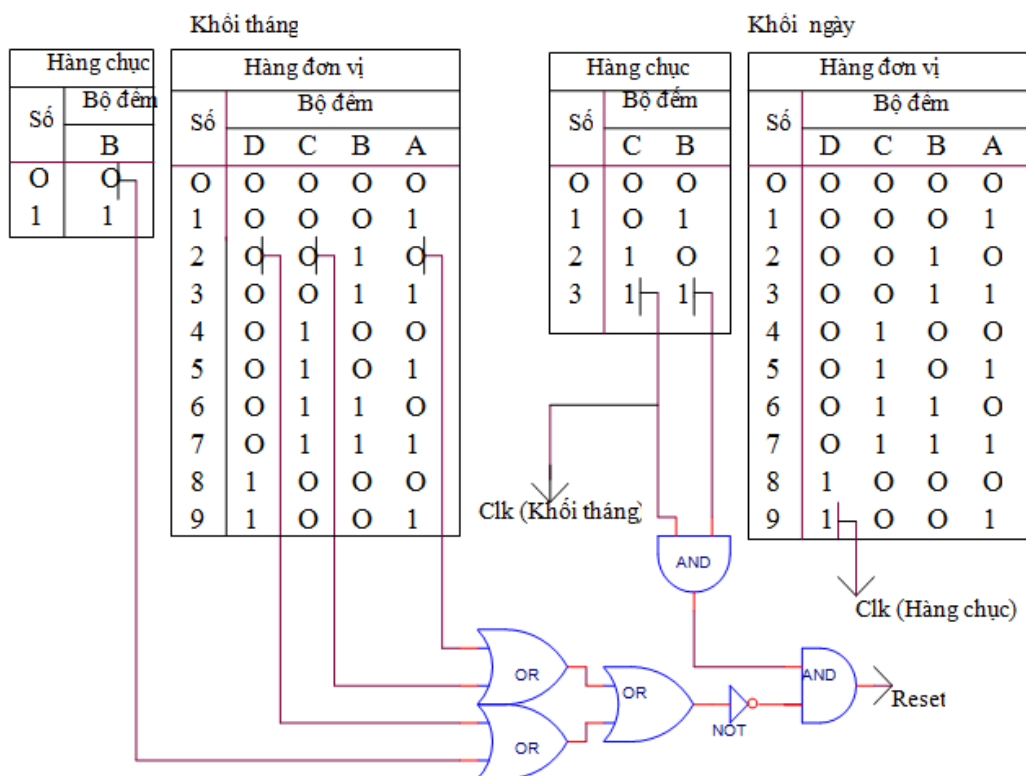
Đối với các tháng có 29 ngày, mức logic tương ứng với giá trị đếm đến “30” ( $CB_c = “11”$ ,  $DCBA_{dv} = “0000”$ ) cùng với mức logic tương ứng với giá trị của tháng 2 ( $B_c = “0”$ ,  $DCBA_{dv} = “0010”$ ) sẽ được đưa về 2 chân R0(1) và R0(2) của 2 IC đếm hàng chục và hàng đơn vị để reset bộ đếm và đồng thời cấp xung Clock cho khối tháng.

Phương trình đại số logic:

$$Clk_{(khôi\ tháng)} = C_{(c-khôi\ ngày)}$$

$$Reset_{(khôi\ ngày)} =$$

$$\overline{D_{(dv-khôi\ tháng)} + C_{(dv-khôi\ tháng)} + A_{(dv-khôi\ tháng)} + B_{(c-khôi\ tháng)}} \cdot (C_{(c-khôi\ ngày)} \cdot B_{(c-khôi\ ngày)})$$



Bảng 1.7: Bảng mã khởi 29 ngày

Đối với các tháng có 28 ngày, mức logic tương ứng với giá trị đếm đến “29” ( $C_{(c-khởi\ ngày)} = “10”$ ,  $D_{(dv-khởi\ ngày)}C_{(dv-khởi\ ngày)}B_{(dv-khởi\ ngày)}A_{(dv-khởi\ ngày)} = “1001”$ ) cùng với mức logic tương ứng với giá trị của tháng 2 ( $B_c = “0”$ ,  $D_{(dv-khởi\ tháng)}C_{(dv-khởi\ tháng)}B_{(dv-khởi\ tháng)}A_{(dv-khởi\ tháng)} = “0010”$ ) và mức logic của các năm không phải là năm nhuận sẽ được đưa về 2 chân R0(1) và R0(2) của 2 IC đếm hàng chục và hàng đơn vị để reset bộ đếm và đồng thời cấp xung Clock cho khởi tháng.

Phương trình đại số logic:

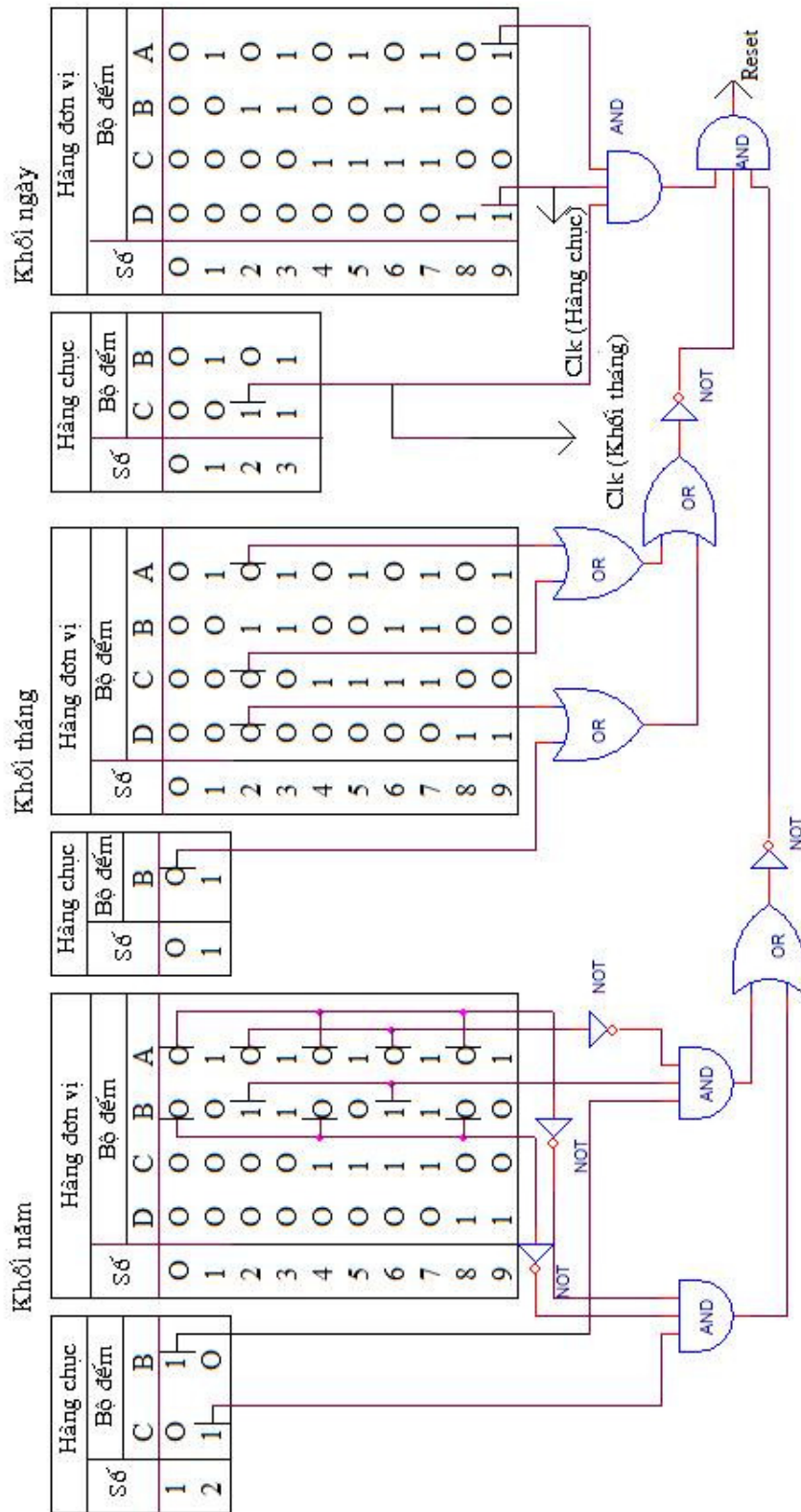
$$Clk_{(khởi\ tháng)} = C_{(c-khởi\ ngày)}$$

$$Reset_{(khởi\ ngày)} =$$

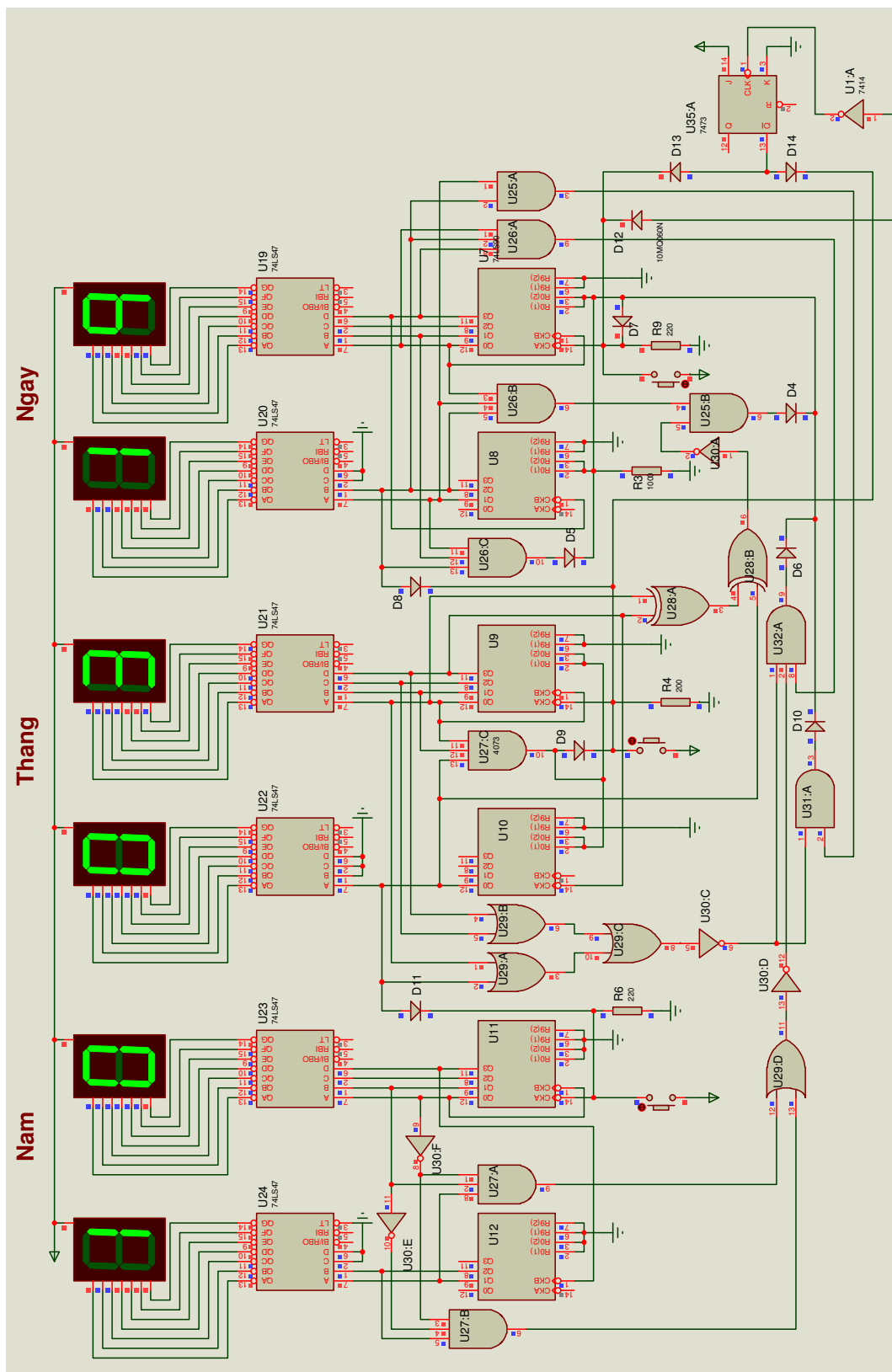
$$\overline{C_{(c-khởi\ năm)}} \cdot \overline{B_{(dv-khởi\ năm)}} \cdot \overline{A_{(dv-khởi\ năm)}} + B_{(c-khởi\ năm)} \cdot B_{(dv-khởi\ năm)} \cdot A_{(dv-khởi\ năm)}$$

$$\cdot \overline{D_{(dv-khởi\ tháng)}} + C_{(dv-khởi\ tháng)} + A_{(dv-khởi\ tháng)} + B_{(c-khởi\ tháng)}$$

$$\cdot (C_{(c-khởi\ ngày)} \cdot B_{(c-khởi\ ngày)})$$



Bảng 1.8: Bảng mã khối 28 ngày



Hình 1.6: Sơ đồ kết hợp khối ngày với khối tháng và năm

### 1.6. Khối tháng.

Khối tháng có nhiệm vụ hiển thị giá trị từ “01” đến “12”. Khi khối tháng đếm đến giá trị 12 và sau 1 chu kì xung tiếp theo thì giá trị đếm tự động reset và lên “01” và đồng thời cấp xung cho khối ngày đếm năm.

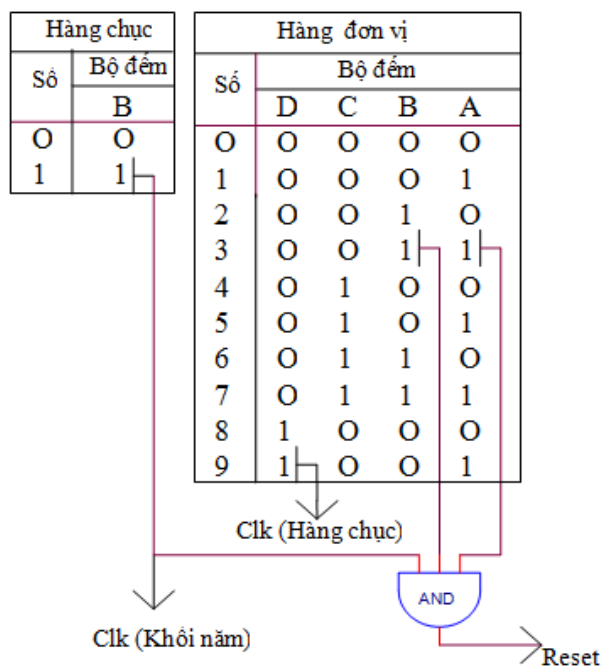
Xung cấp cho khối tháng được cấp từ khối ngày. Cứ sau khi khối ngày đếm hết các ngày trong tháng thì khối tháng đếm tăng 1 giá trị. Hàng đơn vị sẽ hiển thị giá trị từ “0” đến “9”, còn hàng chục sẽ hiển thị giá trị từ “0” đến “1”. Ta sẽ sử dụng bộ đếm 2 (B) cho hàng chục và bộ đếm 10 cho hàng đơn vị.

Mức logic tương ứng với giá trị đếm đến “13” ( $B_c = “1”$ ,  $DCBA_{dv} = “0011”$ ) sẽ được đưa về 2 chân R0(1) và R0(2) của 2 IC đếm hàng chục và hàng đơn vị để reset bộ đếm và đồng thời cấp xung Clock cho khối tháng. Khi có sự reset bộ đếm thì sẽ có một sườn âm kích vào chân đếm của IC hàng đơn vị để giá trị đếm nhảy lên giá trị “01” ngay sau khi reset.

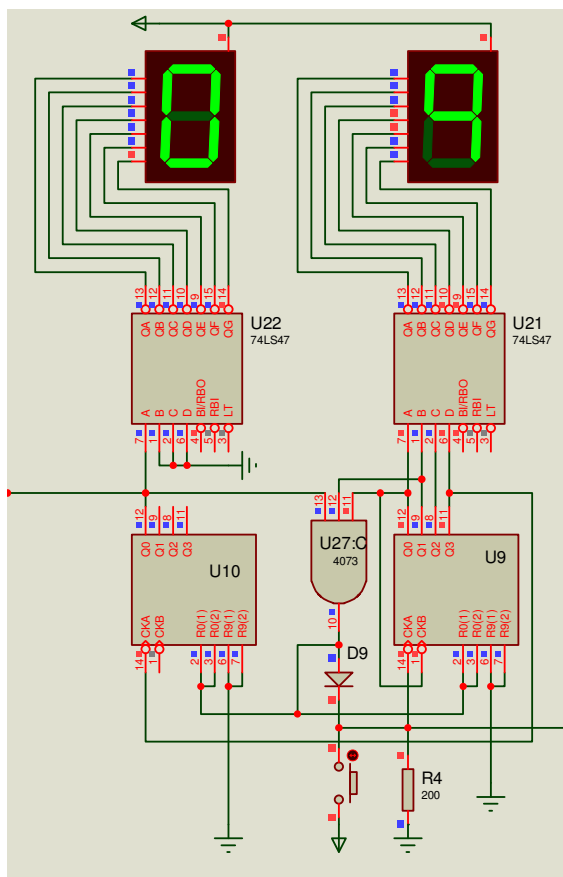
*Phương trình đại số logic:*

$$Clk_{(khối\ năm)} = C_{(c-khối\ tháng)}$$

$$Reset_{(khối\ tháng)} = B_{(c)} \cdot B_{(dv)} \cdot A_{(dv)}$$



Bảng 1.9: Bảng mã khối tháng



Hình 1.7: Sơ đồ khối tháng

### 1.7. Khối năm.

Khối năm hiển thị giá trị giới hạn từ năm 2010 đến năm 2029. Trên thực tế, có năm thường và năm nhuận, cứ cách 4 năm thì có 1 năm nhuận tính từ năm bắt đầu sau công nguyên. Trong giới hạn trên các năm nhuận sẽ là các năm 2012, 2016, 2020, 2024, 2028.

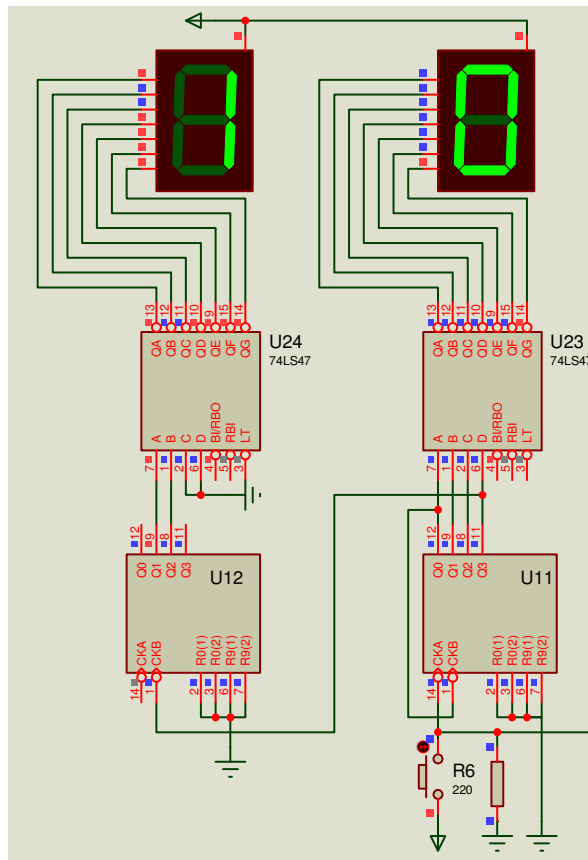
Xung cấp cho khối năm được cấp từ khối tháng. Cứ sau khi khối tháng đếm hết 12 tháng thì khối năm đếm tăng 1 giá trị. Hàng đơn vị sẽ hiển thị giá trị từ “0” đến “9”, hàng chục sẽ hiển thị giá trị từ “1” đến “2”, hàng trăm hiển thị mặc định là “0”, còn hàng nghìn sẽ mặc định là “2”. Ta sẽ sử dụng bộ đếm 4 (B và C) cho hàng chục và bộ đếm 10 cho hàng đơn vị.



Hàng chục			Hàng đơn vị				
Số	Bộ đếm		Số	Bộ đếm			
	C	B		D	C	B	A
1	0	1	0	0	0	0	0
2	1	0	1	0	0	0	1
			2	0	0	1	0
			3	0	0	1	1
			4	0	1	0	0
			5	0	1	0	1
			6	0	1	1	0
			7	0	1	1	1
			8	1	0	0	0
			9	1	0	0	1

↓  
Clk (Hàng chục)

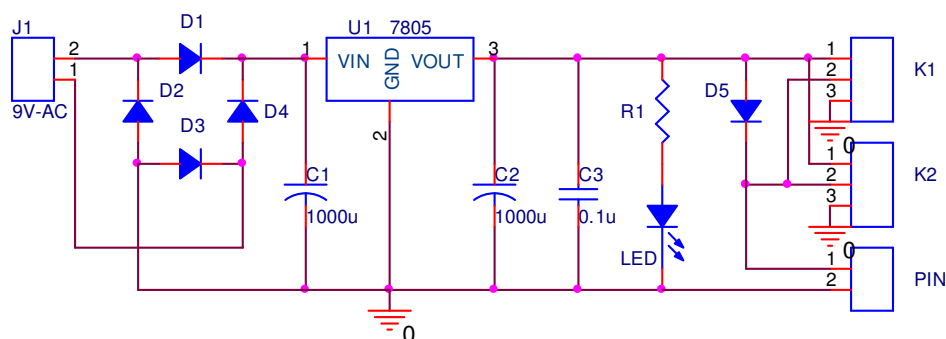
Bảng 1.10: Bảng mã khối năm



Hình 1.8: Sơ đồ khối năm

### 1.8. Khối nguồn.

Nguồn nuôi được tạo ra từ khối chỉnh lưu điện áp xoay chiều thành điện áp một chiều và được ổn áp thông qua IC ổn áp 7805 để có được nguồn một chiều 5V ổn định cung cấp cho toàn mạch.

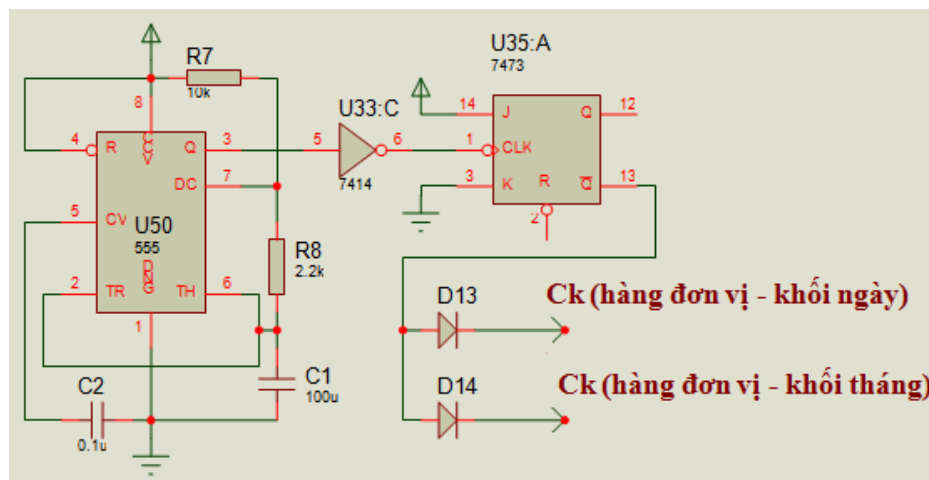


Hình 1.9: Sơ đồ khối nguồn

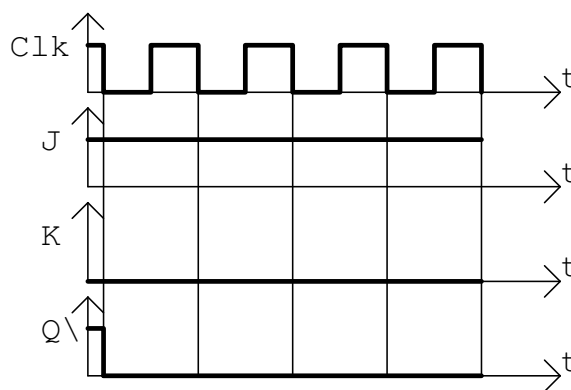
Ở đây có sử dụng thêm một nguồn phụ nhằm mục đích khi nguồn chính mất điện thì nguồn phụ sẽ sinh năng lượng để nuôi mạch đảm bảo mạch vẫn hoạt động bình thường ngay cả khi mất điện. Như vậy ta không cần phải can thiệp khối điều chỉnh lại thời gian khi nguồn chính hoạt động trở lại. Khi nguồn chính hoạt động thì nguồn phụ sẽ được nạp năng lượng, còn khi nguồn chính mất điện thì nguồn phụ sẽ xả năng lượng nhưng chỉ cấp nguồn cho các IC mà không cấp nguồn cho khối hiển thị nhằm mục đích tiết kiệm năng lượng.

### 1.9. Khởi tạo giá trị hiển thị ban đầu cho khối ngày và tháng.

Thực tế khi mạch đồng hồ bắt đầu hoạt động hoặc hoạt động trở lại sau khi bị mất nguồn nuôi thì giá trị hiển thị của khối ngày và khối tháng ban đầu là “01”. Vì vậy ta cần khởi tạo giá trị hiển thị ban đầu cho 2 khối này để không xảy ra trường hợp 2 khối này hiển thị giá trị “00”. Ở đây ta sử dụng thêm mạch FF-JK, sơ đồ đấu nối như hình 1.18.



Hình 1.10: Sơ đồ khởi tạo giá trị đếm ban đầu cho khối ngày và tháng



Hình 1.11: Giản đồ xung mạch FF-JK

Xung Clock cho FF-JK được đẩy đảo từ xung dao động 1Hz của khối dao động IC 555 (chân 3). Xung đầu ra của FF-JK (Q\ - chân 13) sẽ được cấp vào đầu vào đếm của 2 IC hiển thị hàng đơn vị của khối ngày và khối tháng. Như vậy khi mạch được cấp nguồn, IC 555 tạo xung Clk cấp cho FF-JK, đầu ra Q\ sẽ có 1 sườn âm cấp cho khối ngày và tháng và vì thế giá trị hiển thị khối ngày và khối tháng sẽ up lên “01”.

**1.10. Nguyên lý hoạt động.**

Khi mạch được cấp nguồn, khối tạo dao động IC 555 tạo xung vuông có chu kì 1 giây đưa vào chân đếm IC đơn vị của khối giây. Khối giây sẽ đếm xung vào và hiển thị giá trị đếm được trên Led, mỗi xung đếm tương ứng với một giây.

Khi khối giây đếm hết 60 giây thì sẽ tạo một xung cấp vào chân đếm IC hàng đơn vị của khối phút và reset khối giây bắt đầu đếm lại giá trị ban đầu. Mỗi xung đếm được sẽ tương ứng với một phút và được hiển thị giá trị đếm trên Led.

Khi khối phút đếm hết 60 phút thì sẽ tạo một xung cấp vào chân đếm IC hàng đơn vị của khối giờ và reset khối phút bắt đầu đếm lại giá trị ban đầu. Mỗi xung đếm được sẽ tương ứng với một giờ và được hiển thị giá trị đếm trên Led.

Khi khối giờ đếm hết 24 giờ thì sẽ tạo một xung cấp vào chân đếm IC hàng đơn vị của khối ngày và reset khối giờ bắt đầu đếm lại giá trị ban đầu. Mỗi xung đếm được sẽ tương ứng với một ngày và được hiển thị giá trị đếm trên Led. Đối với các tháng 1, 3, 5, 7, 8, 10, 12 trong năm thì khối ngày sẽ đếm 31 ngày; đối với các tháng 4, 6, 9, 11 trong năm thì khối ngày sẽ đếm 30 ngày; còn đối với tháng 2 trong năm, nếu là năm thường thì khối ngày sẽ đếm 28 ngày, và nếu là năm nhuận thì khối ngày sẽ đếm 29 ngày.

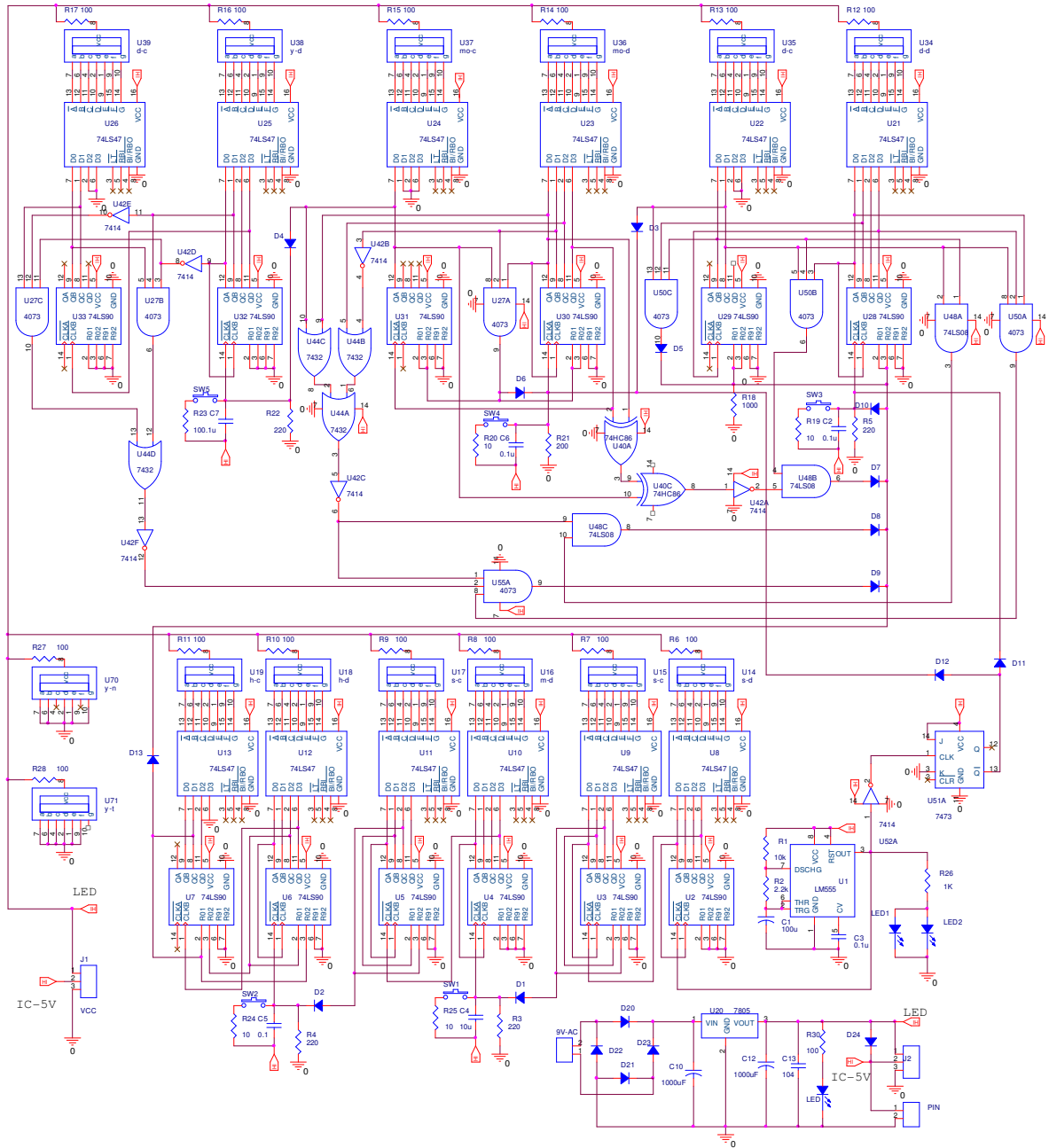
Khi khối ngày đếm hết các ngày trong tháng thì sẽ tạo một xung cấp vào chân IC đếm hàng đơn vị của khối tháng và reset khối ngày bắt đầu đếm lại giá trị ban đầu. Mỗi xung đếm được sẽ tương ứng với một tháng và được hiển thị giá trị đếm trên Led.

Khi khối tháng đếm hết 12 tháng thì sẽ tạo một xung cấp vào chân đếm IC hàng đơn vị của khối năm và reset khối tháng bắt đầu đếm lại giá trị ban đầu. Mỗi xung đếm được tương ứng với một năm và được hiển thị giá trị đếm trên Led.

Giá trị hiển thị của đồng hồ số ban đầu cần phải xác thực với thời gian thực, vì thế ta cần điều chỉnh chúng thông qua hệ thống nút nhấn. Mỗi khối sẽ có 1 nút để điều chỉnh (trừ khối giây), với mỗi lần nhấn sẽ có một xung kích vào chân đếm IC hàng đơn vị các khối để tăng giá trị đếm đúng với giá trị thời gian thực.

## CHƯƠNG 2: SƠ ĐỒ MẠCH NGUYÊN LÝ VÀ MẠCH IN

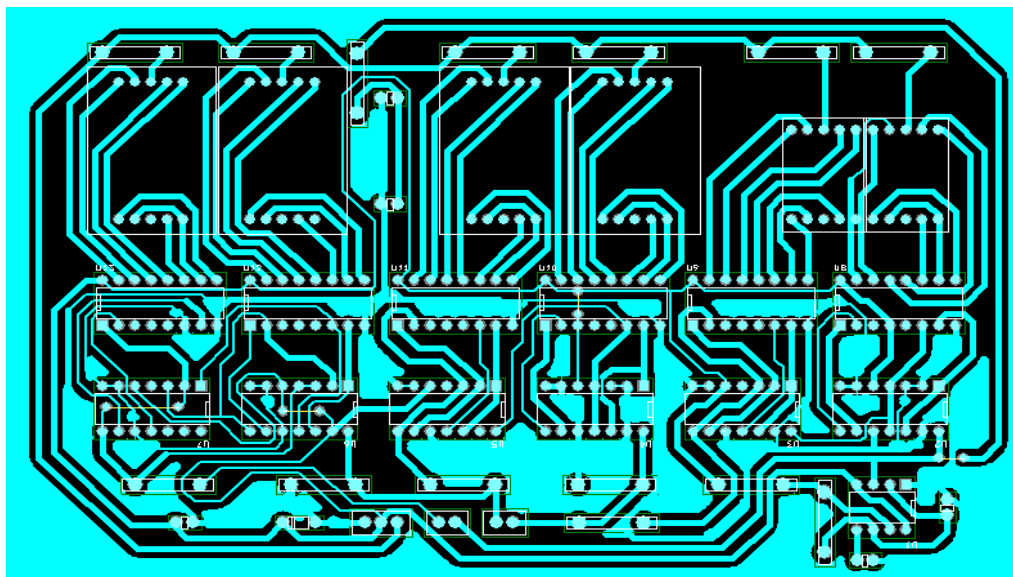
### 2.1. Sơ đồ mạch nguyên lý.



Hình 2.1: Sơ đồ mạch nguyên lý đồng hồ số

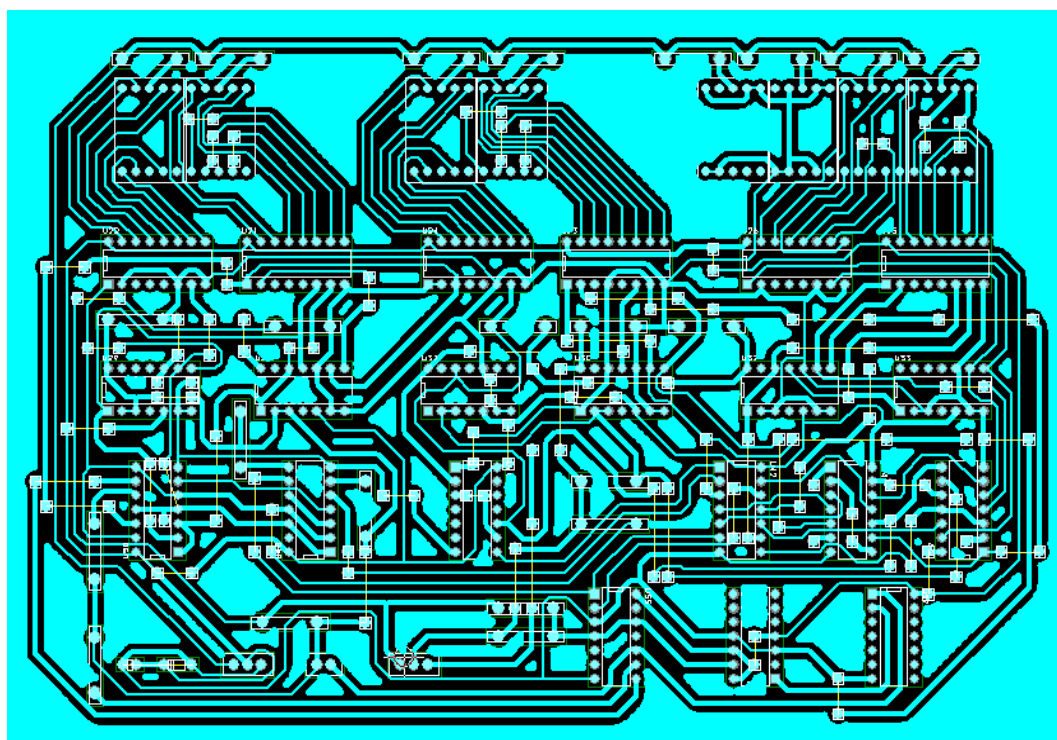
**2.2. Sơ đồ mạch in.**

*Khối Giờ - Phút - Giây:*



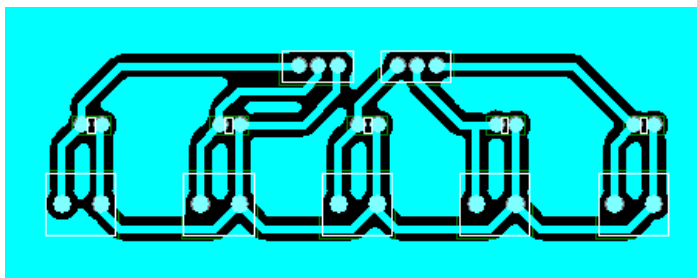
*Hình 2.2: Sơ đồ mạch in khối Giờ - Phút - Giây*

*Khối Ngày - Tháng - Năm:*



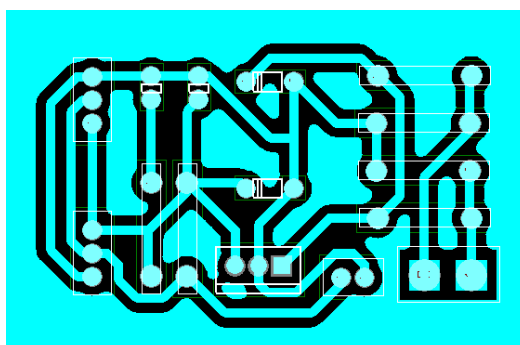
*Hình 2.3: Sơ đồ mạch in khối Ngày - Tháng - Năm*

*Khối chỉnh thông số thời gian.*



Hình 2.4: Sơ đồ mạch in khối thông số thời gian

*Khối nguồn.*



Hình 2.5: Sơ đồ mạch in nguồn

### PHẦN III: TỔNG KẾT

Đồng hồ số là thiết bị được sử dụng nhiều trong thực tế. Có nhiều phương pháp thiết kế và thực hiện các mạch đồng hồ khác nhau và trong đồ án này chỉ trình bày một trong các phương pháp đó.

Trong thời gian thực hiện luận văn em đã đạt được những kết quả sau:

- Học hỏi được nhiều hơn và có thêm nhiều kiến thức.
- Có khả năng phân tích, thiết kế và thi công một sản phẩm hoàn chỉnh.

Tuy nhiên với thời gian cho phép em cũng chưa khắc phục một số hạn chế cũng như bổ sung thêm nhiều ý tưởng như:

- Hạn chế trong việc chỉnh thời gian.
- Thiết kế phần hiển thị âm lịch.
- Thiết kế khối báo thứ.
- Kết nối thêm phần báo nhiệt độ.

Một lần nữa em xin chân thành cảm ơn cô giáo **Hà Thị Phương** và các thầy giáo, cô giáo đã nhiệt tình hướng dẫn và truyền đạt kiến thức trong suốt quá trình học tập và thực hiện đồ án này.

Sinh viên thực hiện:

**Nguyễn Mạnh Cường**



## TÀI LIỆU THAM KHẢO

1. ThS. Nguyễn Thị Thu Hà, ThS. Phạm Xuân Khánh, ThS. Lê Văn Thái, *Giáo trình kỹ thuật xung – số*, Nhà xuất bản giáo dục.
2. ThS. Trần Thị Thúy Hà (2006), *Điện tử số*, Học viện Công nghệ Bưu chính Viễn thông.
3. ThS. Trần Trinh, *Bài giảng thực hành Điện tử số*.
4. Nguyễn Trung Lập, *Kỹ thuật số*.
5. Website:
  - [www.google.com.vn](http://www.google.com.vn)
  - [www.diendandientu.com](http://www.diendandientu.com)
  - [www.dientuvietnam.net](http://www.dientuvietnam.net)
  - [www.alldatasheet.com](http://www.alldatasheet.com)