

**ĐẠI HỌC QUỐC GIA THÀNH PHỐ HỒ CHÍ MINH
TRƯỜNG ĐẠI HỌC BÁCH KHOA TP HCM
KHOA: ĐIỆN-ĐIỆN TỬ
BỘ MÔN: ĐIỆN TỬ
-----o0o-----**

LUẬN VĂN TỐT NGHIỆP ĐẠI HỌC

**MÁY NGHE NHẠC SỬ DỤNG
CHIP ARM CORTEX-M3 32-BIT**

**GVHD: TS. HOÀNG TRANG
ThS. PHÙNG THẾ VŨ
SVTH: PHẠM VĂN VANG
MSSV: 40602934**

Tp HCM, Tháng 1/2011

LỜI CẢM ƠN

Tôi xin chân thành cảm ơn TS. Hoàng Trang đã nhận lời hướng dẫn tôi xuyên suốt Đồ án 2 và Luận văn tốt nghiệp. Trong thời gian đó, thầy đã giành nhiều thời gian hướng dẫn từng bước để hoàn thành tốt công việc cũng như chỉ bảo cho tôi một số kỹ năng trình bày ý tưởng của mình.

Tôi cũng chân thành gửi lời cảm ơn đến THS. Phùng Thế Vũ đã tận tình giúp đỡ tôi trong suốt thời gian làm luận văn. Đặc biệt là định hướng nghề nghiệp cho tôi trong tương lai.

Cuối cùng, tôi xin chân thành cảm ơn quý thầy cô trong khoa Điện-Điện tử đã truyền đạt cho tôi những kiến thức quý báu trong suốt các năm tôi học tại trường.

TÓM TẮT LUẬN VĂN

Luận văn bao gồm 4 chương. Trình bày những kiến thức cơ bản về ARM Cortex-M3 cũng như ứng dụng được phát triển trên CHIP ARM STM32F103RC.

Nội dung chính của luận văn tập trung vào việc phát triển sản phẩm máy nghe nhạc dựa trên EASY KIT được phát triển bởi nhóm ARM Việt Nam. Nội dung chủ yếu và quan trọng tập trung vào chương 2 và chương 3

Luận văn được tách riêng làm 4 phần chính nằm trong 4 chương riêng biệt nhằm làm cho người đọc tiện theo dõi những kiến thức phần cứng cũng như phần mềm cần thiết để tạo thành máy nghe nhạc đơn giản trên nền hệ thống nhúng.

Chương 1: Giới Thiệu Chung Về Sản Phẩm

Nội dung chương này gồm 3 phần:

Phần 1: Giới thiệu những đặc điểm chung của sản phẩm, cung cấp cho người đọc cái nhìn tổng quát về sản phẩm thông qua sơ đồ khối.

Phần 2: Trình bày nguyên lý hoạt động cơ bản của sản phẩm.

Phần 3: Giới thiệu về dòng ARM Cortex-M3, một số đặc điểm chính và nổi trội so với các dòng ARM khác. Trình bày những ngoại vi được tích hợp với lõi ARM để phát triển những ứng dụng vừa và nhỏ. Giới thiệu CHIP STM32F103RC, được sản xuất bởi STMicroelectronics, về tốc độ CPU, bộ nhớ cũng như các ngoại vi được tích hợp.

Chương 2: Mô Hình Phần Cứng

Nội dung của chương này giới thiệu các module phần cứng cần sử dụng để tạo thành sản phẩm.

Với các ngoại vi tích hợp sẵn bên trong CHIP như SPI, DAC, DMA... đầu tiên sẽ trình bày những đặc tính cơ bản, sau đó là phần cấu hình phần cứng của ngoại vi để tương thích với những yêu cầu của sản phẩm.

Với những Module bên ngoài như LCD, mạch khuếch đại công suất sẽ trình bày sơ đồ nguyên lý và chế độ hoạt động.

Chương 3: Mô Hình Phần mềm

Chương này trình bày kiến thức về phần mềm để lập trình cho sản phẩm dựa vào phần cứng tích hợp sẵn trên EASY KIT.

Nội dung bao gồm 4 phần:

Phần 1: Giới thiệu format của một file nhạc WAVE

Phần 2: Trình bày các công cụ hỗ trợ cho quá trình lập trình.

Phần 3: Giới thiệu về hai bộ thư viện hỗ trợ giúp tiết kiệm thời gian trong quá trình viết chương trình.

Phần 4: Trình bày các giải thuật của chương trình, từ chương trình chính đến các chương trình phục vụ ngắt.

Chương 4: Những Hạn Chế Và Hướng Phát Triển

Chương này nêu ra những hạn chế cũng như những hướng phát triển tiếp theo.

MỤC LỤC

Đề mục	Trang
Trang bìa	i
Lời cảm ơn.....	ii
Tóm tắt nội dung luận văn	iii
Mục lục	v
Danh sách hình vẽ.....	viii
Danh sách bảng biểu.....	x
CHƯƠNG 1 GIỚI THIỆU CHUNG VỀ SẢN PHẨM	1
1.1 Sơ đồ khối.....	1
1.2 Nguyên lý hoạt động cơ bản.....	2
1.3 Tổng quan về CPU ARM Cortex-M3 STM32F103RC	2
1.3.1 Giới thiệu về dòng ARM Cortex và CPU STM32F103RC	2
1.3.2 STM32 – ARM Cortex M3 và CPU STM32F103RC	3
CHƯƠNG 2 MÔ HÌNH PHẦN CỨNG	5
2.1 Sơ đồ nguyên lý mạch.....	5
2.2 KIT phát triển ứng dụng (EASY KIT).....	6
2.3 Chi tiết các modules được sử dụng trong mạch	7
2.3.1 Khối nguồn	7
2.3.2 SD Card.....	7
2.3.2.1 Cấu trúc lưu trữ file của SD Card.....	7
2.3.2.2 Giao tiếp với Micro SD Card	12
2.3.3 Giao diện SPI.....	17
2.3.3.1 Giới thiệu giao diện SPI.....	17
2.3.3.2 Đặc điểm của giao diện SPI.....	17
2.3.3.3 SPI hoạt động ở chế độ Master.....	18
2.3.3.4 Cấu hình giao diện SPI để giao tiếp với Micro SD Card.....	19

2.3.4	Giao diện DAC	20
2.3.4.1	Đặc điểm chính của bộ chuyển đổi DAC:	20
2.3.4.2	Bộ đệm ngõ ra	22
2.3.4.3	Định dạng dữ liệu cho bộ DAC	23
2.3.4.4	Quá trình chuyển đổi.....	23
2.3.4.5	Nguồn xung kích ngoài	24
2.3.4.6	DMA dành cho DAC	24
2.3.4.7	Cấu hình DAC cho sản phẩm	25
2.3.4.8	Hoạt động của bộ DAC.....	25
2.3.5	DMA (Direct Memory Access)	26
2.3.5.1	Giới thiệu DMA	26
2.3.5.2	Đặc điểm chính.....	26
2.3.5.3	Hoạt động vận chuyển dữ liệu của DMA	27
2.3.5.4	Bộ phân xử.....	27
2.3.5.5	Ngắt DMA	27
2.3.5.6	DMA dành cho 2 kênh DAC	28
2.3.5.7	Cấu hình DMA cho sản phẩm	28
2.3.6	Giao diện EXTI (External event/ interrupt controller)	30
2.3.6.1	Đặc điểm chính.....	30
2.3.6.2	Định vị các nguồn ngắt ngoài	31
2.3.7	Khối điều khiển (các nút nhấn)	32
2.3.8	Khối hiển thị LCD.....	33
2.3.9	Mạch khuếch đại công suất	35
 CHƯƠNG 3 MÔ HÌNH PHẦN MỀM.....		37
3.1	Định dạng file WAVE.....	37
3.2	Công cụ hỗ trợ lập trình	39
3.2.1	Trình biên dịch Keil uVerion4.....	39

3.2.2 Trình soạn thảo Source Insight	40
3.2.3 Chương trình nạp Flash Loader Demonstrator (FLD)	40
3.3 Giới thiệu các bộ thư viện hỗ trợ lập trình	44
3.3.1 Bộ thư viện chuẩn CMSIS	44
3.3.2 Bộ thư viện DOSFS	45
CHƯƠNG 4 NHỮNG HẠN CHẾ VÀ HƯỚNG PHÁT TRIỂN	55
4.1 Những hạn chế của sản phẩm	55
4.2 Hướng phát triển tiếp theo	55
Tài liệu tham khảo	56
Datasheet của các IC	57

Danh sách hình vẽ

Chương 1

Hình 1.1: Sơ đồ khối sản phẩm	1
Hình 1.2: Kiến trúc vi xử lý ARM-Cortex M3	3
Hình 1.3: Kiến trúc chung của dòng STM32	4

Chương 2

Hình 2.1: Sơ đồ nguyên lý mạch	5
Hình 2.2: EASY KIT	6
Hình 2.3: Sơ đồ nguyên lý khối nguồn	7
Hình 2.4 Cấu Trúc Của Ổ Đĩa	7
Hình 2.5: Cấu trúc chung của mỗi phân vùng	9
Hình 2.6: Giao tiếp giữa SD Card và SPI	12
Hình 2.7 Cấu trúc đáp ứng R1 và R3	14
Hình 2.8: Đọc một khối dữ liệu	15
Hình 2.9: Đọc nhiều khối dữ liệu	16
Hình 2.10: Sơ đồ khối giao diện SPI	18
Hình 2.11: Sơ đồ kết nối Micro SD Card với giao diện SPI2	19
Hình 2.12: Trạng thái clock tĩnh của SPI	20
Hình 2.13: Sơ đồ khối của bộ chuyển đổi DAC	21
Hình 2.14: Ngõ ra không đệm (có tải và không tải ở ngõ ra)	22
Hình 2.15: Ngõ ra có đệm (có tải và không tải ở ngõ ra)	22
Hình 2.16: Thanh ghi dữ liệu tương ứng với 3 trạng hợp Single mode	23
Hình 2.18 Quá trình chuyển đổi không cần xung kích	24
Hình 2.19: Sơ đồ khối của bộ điều khiển DMA	27

Hình 2.20: Bộ điều khiển DMA2 và ảnh xạ ngoại vi của nó	28
Hình 2.21: Sơ đồ khối của EXTI.....	31
Hình 2.22: Các nguồn ngắt của EXTI0	31
Hình 2.23: Các nguồn ngắt của EXTI15	32
Hình 2.24: Sơ đồ khối của module điều khiển	32
Hình 2.25: Sơ đồ nguyên lý các nút nhấn.....	33
Hình 2.26: Sơ đồ nguyên lý khối LCD.....	34
Hình 2.27: Sơ đồ giải thuật mô tả trình tự giao tiếp với LCD.....	35
Hình 2.28: Sơ đồ nguyên lý mạch khuếch đại công suất	36
Chương 3	
Hình 3.1: Định dạng file WAVE.....	37
Hình 3.2: Minh họa định dạng của file WAVE.....	39
Hình 3.3: Trang cài đặt kết nối	41
Hình 3.4: Trang trạng thái của Flash	42

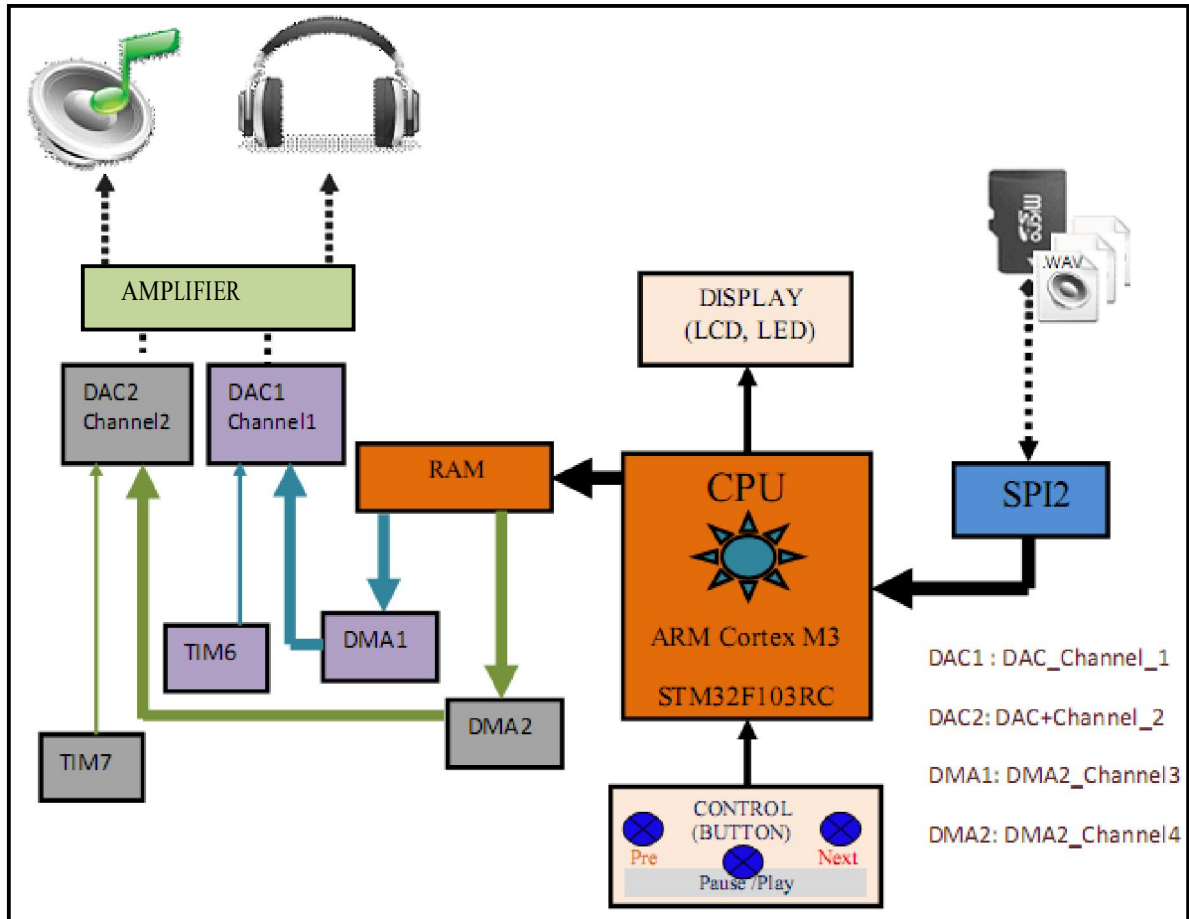
Danh sách bảng biểu

Bảng 2.1	Mark Boot Recor.....	8
Bảng 2.2	Thông tin của một phân vùng	8
Hình 2.5:	Cấu trúc chung của mỗi phân vùng	9
Bảng 2.3:	Thông tin chứa trong Boot sector	10
Bảng 2.4:	Giá trị của các mục nhập trong FAT.....	11
Bảng 2.5:	Cấu trúc của Directory Table	11
Bảng 2.6:	Cấu trúc lệnh của SD Card.....	13
Bảng 2.7:	Một số lệnh thường gặp của SD Card.....	13
Bảng 2.8:	Các chân của bộ DAC.....	22
Bảng 2.9:	Nguồn xung kích ngoài.....	24
Bảng 2.10	Các yêu cầu ngắt của DMA	28

CHƯƠNG 1

GIỚI THIỆU CHUNG VỀ SẢN PHẨM

1.1 Sơ đồ khối



Hình 1.1: Sơ đồ khối sản phẩm

Đặc điểm:

- Trung tâm chính là CPU ARM Cortex M3 STM32F103RC của hãng STMicroeletronics như được giới thiệu ở phần sau.
- Đọc file nhạc từ Micro SD Card.
- Chơi nhạc từ file WAV 8 bit, mono, stereo, tần số lấy mẫu bất kỳ.
- Hiện thị bài hát đang chạy trên LCD 16x2.

- Điều khiển: Pause, Play, Next, Previous
- Tự động chuyển bài hát.

1.2 Nguyên lý hoạt động cơ bản

- Đọc File nhạc WAV từ Micro SD Card qua giao diện SPI2 bằng bộ thư viện DOSFS
- Dữ liệu sau khi đọc được lưu vào RAM.
- Dùng DMA để chuyển dữ liệu tới DAC.
- Chương trình sẽ tìm thông tin cần thiết của file nhạc như tần số lấy mẫu, số kênh (mono hay stereo), kích thước ...
- Tùy thuộc vào tần số lấy mẫu mà TIM6 và TIM7 sẽ được nạp giá trị thích hợp.
- Tùy vào số kênh của file nhạc WAV mà kênh DAC tương ứng sẽ được kích hoạt
 - Stereo: **DAC channel 1, DAC channel 2** cùng được kích hoạt.
 - Mono: **DAC channel 2** sẽ được kích hoạt.
- Khi file ở dạng MONO: TIM7 tạo xung kích cho **DAC channel 2** theo đúng tần số lấy mẫu, mỗi khi có xung kích từ TIM7 **DAC channel 2** yêu cầu DMA2 chuyển dữ liệu 8 bit từ RAM tới **DAC channel 2**, đồng thời **DAC channel 2** sẽ chuyển giá trị lưu ở thanh ghi DATA trước đó vào thanh ghi DAC_DOR, ngay lập tức tín hiệu audio sẽ xuất hiện ở ngõ ra.
- Khi file ở dạng STEREO: tương tự như ở dạng MONO, TIM7 tạo xung cho kích **DAC channel 2** theo tần số lấy mẫu, tạo tín hiệu audio của kênh 2, TIM6 tạo xung kích cho **DAC channel 1** tạo tín hiệu audio của kênh 1.
- Tín hiệu điều khiển được tạo ra bằng các ngắt ngoài. Có 3 tín hiệu điều khiển
 - Play/Pause: mỗi khi có tín hiệu ngắt từ chân này chương trình phục vụ ngắt sẽ enable hay disable **TIM6, TIM7, DAC channel1, DAC channel2, DMA2_Channel3, DMA2_Channel4** tùy vào trạng thái trước đó.
 - Next: khi có ngắt ở chân này chương trình phục vụ ngắt sẽ tìm và đọc file nhạc tiếp theo.
 - Pre: khi có ngắt ở chân này chương trình phục vụ ngắt sẽ chạy lại file nhạc vừa chạy xong.

1.3 Tổng quan về CPU ARM Cortex-M3 STM32F103RC

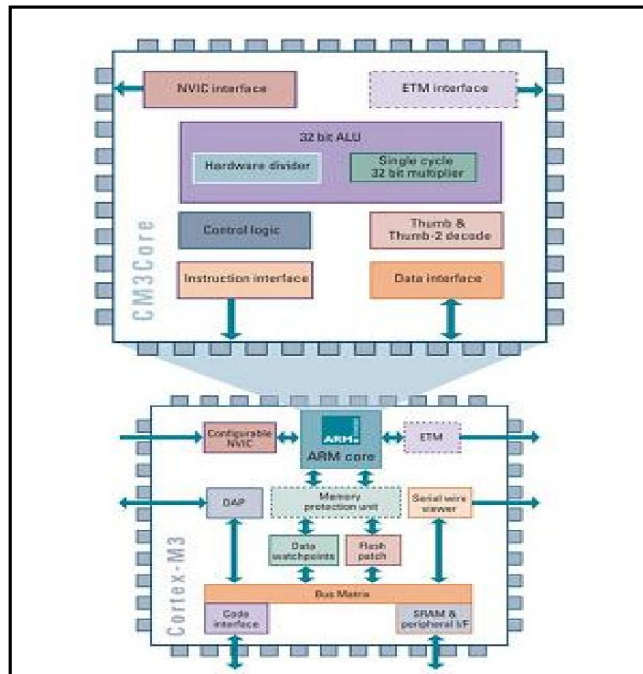
1.3.1 Giới thiệu về dòng ARM Cortex

Cortex là bộ xử lý thế hệ mới đưa ra một kiến trúc chuẩn cho nhu cầu đa dạng về công nghệ. Không giống như các dòng ARM khác, dòng Cortex là một lõi xử lý hoàn thiện đưa ra một chuẩn CPU và kiến trúc hệ thống chung. Dòng Cortex gồm 3 nhánh: dòng A dành cho các ứng dụng cao cấp, dòng R dành cho các ứng dụng thời gian thực và dòng M dành cho các ứng dụng điều khiển và chi phí thấp.

Lõi ARM Cortex M3 là sự cải tiến của ARM7, từng mang lại thành công vang dội cho công ty ARM.

Cortex-M3 đưa ra một lõi vi điều khiển chuẩn nhằm cung cấp phần tổng quát, quan trọng nhất của vi điều khiển bao gồm hệ thống ngắt(Interrupt system), SysTick timer (được thiết kế cho hệ điều hành thời gian thực), hệ thống kiểm lỗi (Debug system), memory map và nhiều tính năng cải tiến khác.

Các chip ARM7 và ARM9 có hai tập lệnh (tập lệnh ARM 32-bit và tập lệnh Thumb 16-bit), trong khi đó dòng Cortex được thiết kế hỗ trợ tập lệnh ARM Thumb-2, là sự phối hợp giữa 2 tập lệnh trên để đạt được sự tương nhượng giữa dung lượng code và thời gian xử lý.

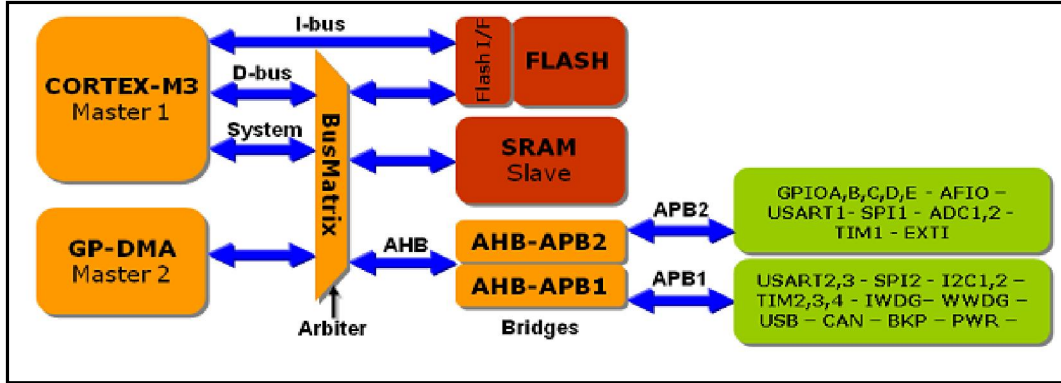


Hình 1.2: Kiến trúc vi xử lý ARM-Cortex M3

1.3.2 STM32 – ARM Cortex M3 và CPU STM32F103RC

□ STM32

Dòng STM32 do ST sản xuất, vi điều khiển dựa trên lõi ARM Cortex M3. Dòng STM32 thiết lập các tiêu chuẩn mới về hiệu suất, chi phí cũng như các ứng dụng đòi hỏi tiêu thụ năng lượng thấp và đòi hỏi khắt khe về điều khiển thời gian thực.



Hình 1.3: Kiến trúc chung của dòng STM32

Các dòng STM32 được ST tích hợp thêm nhiều ngoại vi thích hợp cho các ứng dụng điều khiển đa dụng.

Thành phần chính của STM32 là nhân Cortex M3, dùng I-Bus và D-Bus để kết nối với FLASH cũng như các ngoại vi. Ngoài ra thành phần quan trọng khác là DMA.

Các ngoại vi được chia làm 2 nhóm kết nối đến hai giao diện khác nhau AHB-APB1 và AHB-APB2 (có tốc độ tối đa lớn hơn AHB-APB1).

□ CPU STM32F103RC

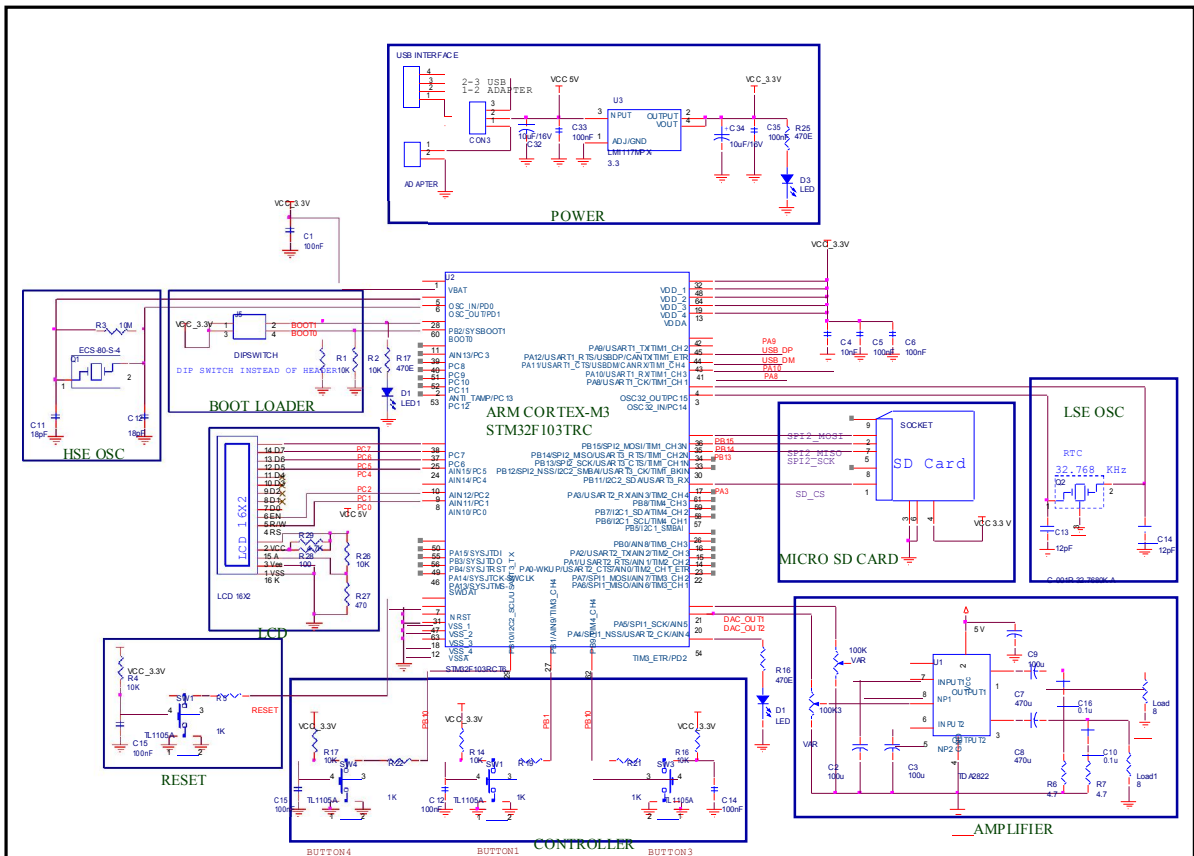
STM32F103RC là dòng “high density” của STM32 với các đặc điểm sau:

ARM 32-bit Cortex-M3 Microcontroller, 72MHz, 256kB Flash, 48kB SRAM, PLL, Embedded Internal RC 8MHz and 32kHz, Real-Time Clock, Nested Interrupt Controller, Power Saving Modes, JTAG and SWD, 4 Synch. 16-bit Timers with Input Capture, Output Compare and PWM, 2 16-bit Advanced Timer, 2 16-bit Basic Timer, 2 16-bit Watchdog Timers, SysTick Timer, 3 SPI/I2S, 2 I2C, 5 USART, USB 2.0 Full Speed Interface, CAN 2.0B Active, 3 12-bit 16-ch A/D Converter, 2 12-bit D/A Converter, SDIO, Fast I/O Ports

CHƯƠNG 2

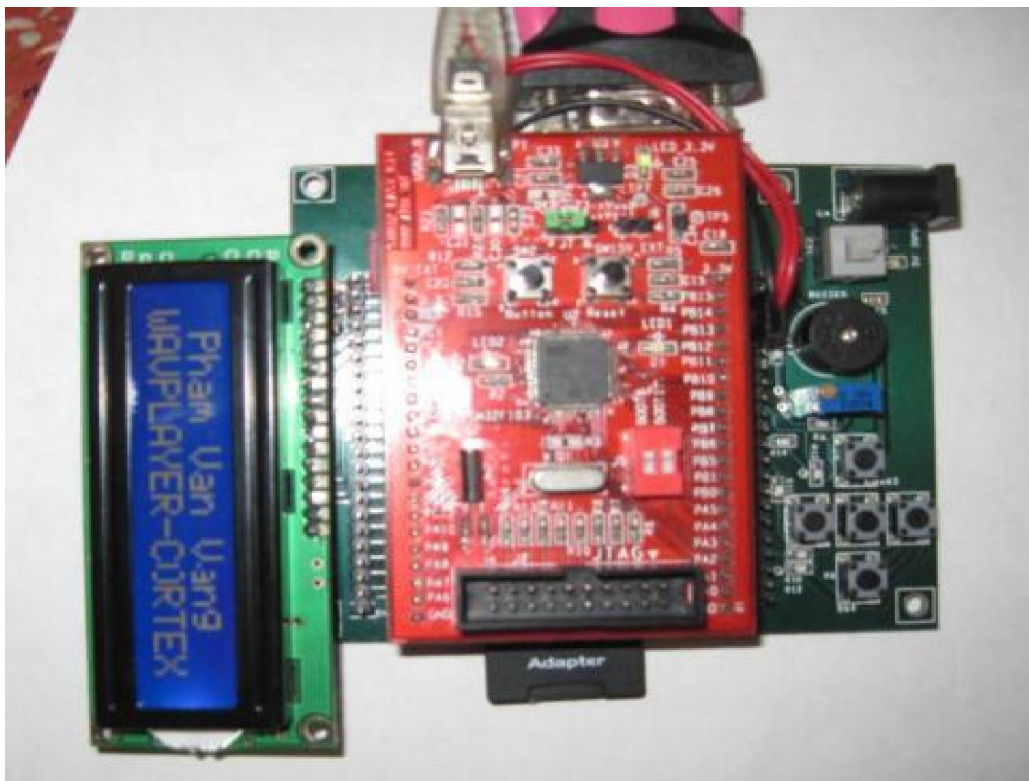
MÔ HÌNH PHẦN CỨNG

2.1 Sơ đồ nguyên lý mạch



Hình 2.1: Sơ đồ nguyên lý mạch

2.2 KIT phát triển ứng dụng (EASY KIT)



Hình 2.2: EASY KIT

EASY KIT được phát triển bởi nhóm ARM Việt Nam, cung cấp một số Module đủ để phát triển các ứng dụng cho bước đầu làm quen với ARM Cortex-M3.

Đặc điểm:

CPU ARM Cortex-M3 STM32F103RC như giới thiệu ở phần trước

Module giao tiếp Micro SD Card qua giao diện SPI

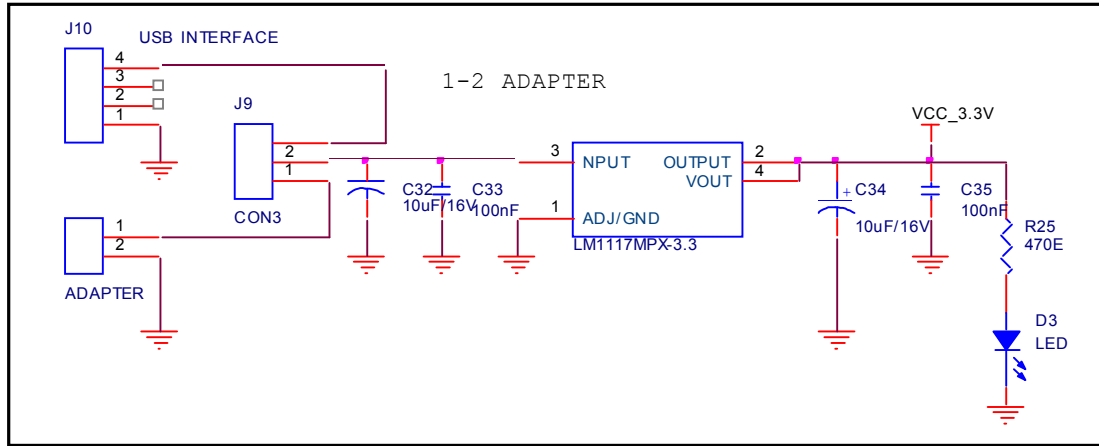
Khởi nút nhấn gắn với các ngắt ngoài

Cung cấp các jump để nối đến các ngoại vi khi cần thiết

Nạp thông qua cổng COM

2.3 Chi tiết các modules được sử dụng trong mạch

2.3.1 Khối nguồn



Hình 2.3: Sơ đồ nguyên lý khối nguồn

Nguồn có thể lấy từ cổng USB hoặc từ Adapter

Khối nguồn cung cấp nguồn 3,3V cho CPU và nguồn 5V cho ngoại vi

2.3.2 SD Card

2.3.2.1 Cấu trúc lưu trữ file của SD Card

2.3.2.1.1 Cấu trúc file chung của một SD Card

Hầu như tất cả các ổ đĩa cứng đều có cấu tạo tương tự nhau: mỗi ổ đĩa được chia thành các phân vùng (**partition**), số lượng phân vùng tùy vào dung lượng của ổ đĩa, tối đa là 4 phân vùng. Mỗi phân vùng chứa nhiều Cluster, mỗi Cluster chứa nhiều Sector.

Khi một file được lưu vào ổ đĩa thì nó sẽ được lưu vào các Cluster, nếu một Cluster đã dùng để lưu một file nào đó thì nó không thể dùng để lưu 1 file khác mặc dù có thể file đó vẫn chưa chiếm hết Cluster đó, điều này gây ra lãng phí bộ nhớ.

Mark Boot Record (MBR)	Reserved Region	Partition 0	Partitton 1	Partition 2	Partition 3
-------------------------------	------------------------	--------------------	--------------------	--------------------	--------------------

Hình 2.4 Cấu Trúc Của Ổ Đĩa

|Sector đầu tiên của ổ đĩa là **MBR**, nó chứa *Executable Code* và thông tin của **4 phân vùng (partition)** như bên dưới:

Bảng 2.1 *Mark Boot Recor*

Offset	Decription	Size
000h	Executable Code (Boots Computer)	446 Bytes
1BEh	1st Partition Entry	16 Bytes
1CEh	2nd Partition Entry	16 Bytes
1DEh	3rd Partition Entry	16 Bytes
1EEh	4th Partition Entry	16 Bytes
1FEh	Executable Marker (55h AAh)	2 Bytes

|Thông tin của mỗi phân vùng được chứa trong 16 bytes , bao gồm các trường:

Bảng 2.2 *Thông tin của một phân vùng*

Offset	Description	Size
00h	Current State of Partition (00h=Inactive, 80h=Active)	1 Byte
01h	Beginning of Partition - Head	1 Byte
02h	Beginning of Partition - Cylinder/Sector (See Below)	2 Bytes
04h	Type of Partition (See List Below)	1 Byte
05h	End of Partition - Head	1 Byte
06h	End of Partition - Cylinder/Sector	2 Bytes
08h	Starting sector of the partition	4 Bytes
0Ch	Number of Sectors in the Partition	4 Bytes

| Thông tin quan trọng ở đây là **Starting sector of the partition**, nó cũng chính là địa chỉ của **Boot Sector** của mỗi phân vùng.

| Muốn giao tiếp được với SD Card cần tìm và đọc được Sector này.

2.3.2.1.2 Cấu trúc file của mỗi phân vùng

Phân vùng là nơi mà ta cần tìm ra để có thể giao tiếp đọc-ghi file lên SD card.

Mỗi phân vùng có cấu trúc lưu trữ thông tin chung như bên dưới:

Contents	Boot Sector	FS Information Sector (FAT32 only)	More Reserved Sector (optional)	File Allocation Table #1	File Allocation Table #2	Root Directory (FAT16/12 Only)	Data region (directories and file)
Size in sector	Number of reserved sectors (Reserved sectors)			(number of FATs)*(sectors per FAT)		(number of root entries*32)/Bytes per sector	NumberOfClusters *SectorsPerCluster

Hình 2.5: Cấu trúc chung của mỗi phân vùng

□ Cấu trúc file của phân vùng được tổ chức theo dạng FAT (File Allocation Table). Bao gồm 4 phần:

- a. **Reserved sectors:** nằm ở vùng đầu tiên của một phân vùng. Sector đầu tiên của Reserved sectors là **Boot sector**, nó chứa tất cả các thông tin về phân vùng.
- b. **FAT Region:** nó gồm hai bản copy của **File Allocation Table**, bản thứ hai rất hiếm khi dùng đến. Nó được định vị tới vùng dữ liệu.(Data Region) , sẽ đề cập ở phần sau
- c. **Root Directory Region:** nó là **một bảng thư mục(directory table)** chứa thông tin về các files và các thư mục trong thư mục gốc.
- d. **Data Region:** đây là vùng thật sự chứa các files dữ liệu và các thư mục con.

□ Chi tiết về các vùng quan trọng cần nắm rõ

□ **Boot sector**

| Có kích thước 1 sector, nằm đầu tiên của mỗi phân vùng (không phải là sector đầu tiên của ổ đĩa), chứa các thông tin quan trọng về phân vùng.

| Bao gồm các trường như bảng dưới:

Bảng 2.3: Thông tin chứa trong Boot sector

Offset	Description	Size
00h	Jump Code + NOP	3 Bytes
03h	OEM Name	8 Bytes
0Bh	Bytes Per Sector	2 Bytes
0Dh	Sectors Per Cluster	1 Byte
0Eh	Reserved Sectors	2 Bytes
10h	Number of Copies of FAT	1 Byte
11h	Maximum Root Directory Entries	2 Bytes
13h	Number of Sectors in Partition Smaller than 32MB	2 Bytes
15h	Media Descriptor (F8h for Hard Disks)	1 Byte
16h	Sectors Per FAT	2 Byte
18h	Sectors Per Track	2 Bytes
1Ah	Number of Heads	2 Bytes
1Ch	Number of Hidden Sectors in Partition	4 Bytes
20h	Number of Sectors in Partition	4 Bytes
24h	Logical Drive Number of Partition	2 Bytes
26h	Extended Signature (29h)	1 Byte
27h	Serial Number of Partition	4 Bytes
2Bh	Volume Name of Partition	11 Bytes
36h	FAT Name (FAT16)	8 Bytes
3Eh	Executable Code	448 Bytes
1FEh	Executable Marker (55h AAh)	2 Bytes

Như nói ở trên Boot sector này chứa tất cả các thông tin ta cần phải biết để giao tiếp với SD card như: số sector dự trữ, số byte trong 1 sector, số sector trong 1 cluster, số bảng FAT copy (thường là 1)...

□ **File Allocation Table**

Là một danh sách các mục nhập ánh xạ đến mỗi Cluster trong vùng dữ liệu.

Khi ghi một file vào SD Card, trường hợp dung lượng file lớn hơn 1 cluster thì file sẽ được lưu trong nhiều cluster và chú ý là các cluster này có thể không liên tiếp nhau; do đó bảng FAT này giúp ta tìm ra cluster tiếp theo chứa file.

Nó gồm các mục nhập mỗi mục nhập chứa một trong 5 thông tin sau:

1. Số của Cluster tiếp theo trong dãy Cluster của file dữ liệu.
2. Kết thúc chuỗi các Cluster trong file dữ liệu.
3. Mục nhập đánh dấu một Cluster xấu.
4. Mục nhập đánh dấu một Cluster dự trữ.
5. Một giá trị 0 chỉ ra một Cluster chưa sử dụng.

Hai mục nhập đầu tiên chứa hai giá trị đặc biệt

- + Mục nhập thứ nhất chứa bản copy của Media Descriptor.
- + Mục nhập thứ hai chứa end-of-cluster-chain marker

Bởi vì hai Cluster đầu tiên chứa giá trị đặc biệt thành ra không có Cluster 0 và 1. Cluster đầu tiên theo sau Root directory là Cluster 2.

Bảng 2.4: Giá trị của các mục nhập trong FAT

FAT12	FAT16	FAT32	Mô tả
0x000	0x0000	0x00000000	Cluster chưa dùng
0x001	0x0001	0x00000001	Giá trị dự trữ
0x002– 0xFEf	0x0002– 0xFFEF	0x00000002– 0xFFFFFFFF	Cluster đã dùng, giá trị này chỉ đến Cluster tiếp theo
0xFF0– 0xFF6	0xFFFF0– 0xFFFF6	0xFFFFFFFF0– 0xFFFFFFFF6	Giá trị dự trữ
0xFF7	0xFFFF7	0xFFFFFFFF7	Cluster xấu hay dự trữ
0xFF8– 0xFFF	0xFFFF8– 0xFFFFF	0xFFFFFFFF8– 0xFFFFFFFFF	Cluster cuối của file

Root Directory Region

Là một loại đặc biệt của file dùng để trình bày một thư mục, có cấu tạo theo dạng bảng. Mỗi thư mục hay file lưu trữ trong nó được tạo thành bởi một mục nhập 32 bytes chứa các thông tin như tên, phần mở rộng, thuộc tính...

Bảng 2.5: Cấu trúc của Directory Table

Byte thứ	0 -7	8 - 10	11-25	26 – 27	28 - 31
File 1	Tên file	Phần mở rộng	Thuộc tính, ngày	Cluster đầu	Kích thước
File 2	Tên file	Phần mở rộng	Thuộc tính, ngày	Cluster đầu	Kích thước
...
File n	Tên file	Phần mở rộng	Thuộc tính, ngày	Cluster đầu	Kích thước

Thông tin cần thiết ở đây là cluster bắt đầu của file hay thư mục con.

□ Data Region

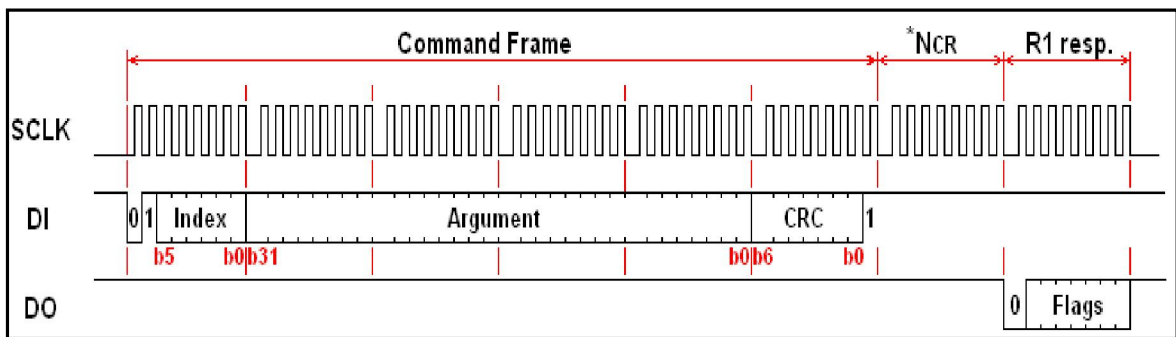
Chứa dữ liệu của file, bao gồm nhiều cluster. Chú ý là mỗi cluster chỉ chứa dữ liệu của một file, không có trường hợp một cluster chứa dữ liệu của nhiều file khác nhau.

2.3.2.2 Giao tiếp với Micro SD Card

2.3.2.2.1 Lệnh và đáp ứng của Micro SD Card

| Trong SPI mode, hướng của dữ liệu trên đường tín hiệu được cố định, dữ liệu truyền đồng bộ nối tiếp theo từng byte .

| Lệnh từ SPI đến Card có độ dài cố định (6 bytes) như bên dưới:



Hình 2.6: Giao tiếp giữa SD Card và SPI

Trong đó: SCLK : SPI2_SCK

DI : SPI2_MOSI

DO : SPI2_MISO

NCR: thời gian đáp ứng của lệnh (tùy vào từng loại Card mà có thời gian khác nhau)

| Khi một khung lệnh được truyền đến Card, một đáp ứng tương ứng cho lệnh đó (R1, R2,R3) có thể được đọc từ Card. Vì việc chuyển dữ liệu được lái bằng xung clock của SPI do đó sau khi truyền xong khung lệnh SPI cần tiếp tục cấp xung clock cho Card thì mới có thể nhận được đáp ứng từ Card (bằng cách gửi liên tục giá trị 0xFF và đọc giá trị trả về cho tới khi nhận được đáp ứng đúng).

a. Cấu trúc lệnh của SD Card

Một khung lệnh có độ dài 6 bytes gồm các trường như bên dưới

Bảng 2.6: Cấu trúc lệnh của SD Card

Vị trí bit	47	46	[45- 40]	[39 – 8]	[7 – 1]	0
Kích thước	1	1	6	32	7	1
Giá trị	0	1	X	x	x	1
Mô tả	Start bit	Transmittion bit	Command index	argument	CRC7	End bit

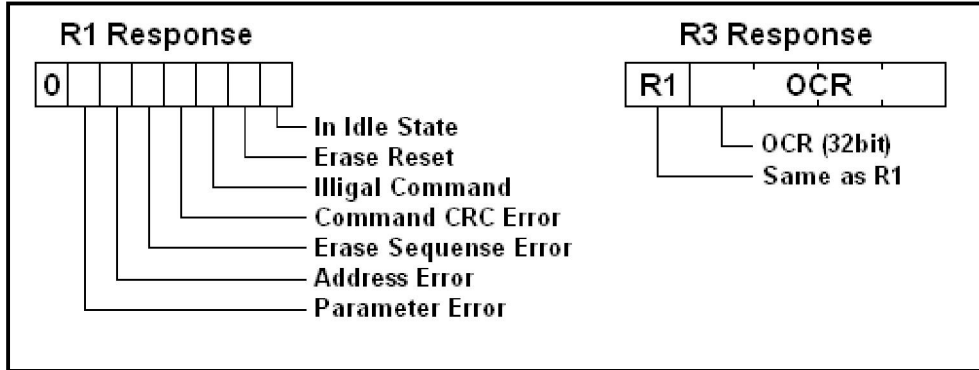
Một số lệnh thường gặp khi giao tiếp với Micro SD Card

Bảng 2.7: Một số lệnh thường gặp của SD Card

Mã lệnh	Ký hiệu	Mô tả
CMD0	GO_IDLE_STATE	Reset thẻ về trạng thái idle
CMD1	SEND_OP_CODE	Yêu cầu thẻ gửi nội dung thông tin của Operating Condition Registers
CMD8	SEND_EXT_CSD	Yêu cầu thẻ gửi thông tin các thanh ghi CSD(Card Specific Data) dưới dạng block dữ liệu.
CMD9	SEND_CSD	Yêu cầu thẻ gửi thông tin cụ thể của thanh ghi CSD.
CMD10	SEND_CID	Yêu cầu gửi các thông tin CID(Card Information Data).
CMD12	STOP_TRANSMISSION	Ngưng trao đổi dữ liệu
CMD16	SET_BLOCKLEN	Thiết lập độ lớn tính theo byte của một block dữ liệu, giá trị mặc này được lưu trong CSD
CMD17	READ_SINGLE_BLOCK	Đọc một block dữ liệu
CMD18	READ_MULTIPLE_BLOCK	Đọc nhiều block dữ liệu. Số lượng block được thiết lập bởi lệnh CMD23
CMD23	SET_BLOCK_COUNT	Thiết lập số lượng block dữ liệu để ghi hoặc đọc.
CMD24	WRITE_BLOCK	Ghi một block dữ liệu.
CMD25	WRITE_MULTIPLE_BLOCK	Ghi nhiều block dữ liệu. Số lượng block được thiết lập bởi lệnh CMD23
MD55	APP_CMD	Thông báo cho thẻ nhớ lệnh tiếp theo là lệnh riêng của ứng dụng chứ không phải là lệnh chuẩn

b. Đáp ứng của SD Card

Có 3 dạng đáp ứng, tùy vào lệnh được gửi mà ta có dạng R1, R2 và R3. Trong đó đáp ứng R1 là cho phần lớn các lệnh.



Hình 2.7 Cấu trúc đáp ứng R1 và R3

□ Đáp ứng R1: có độ dài 8 bit, gồm 7 bit trạng thái. Khi một lỗi xuất hiện thì bit tương ứng sẽ được đặt lên 1. Giá trị 0x00 nghĩa là thành công.

□ Đáp ứng R3: gồm R1 cộng với 32 bit OCR, chỉ dành cho lệnh CMD58.

□ Ngoài ra còn có một số dạng đáp ứng khác nhưng ứng ít gặp.

2.3.2.2.2 Khởi tạo SD Card

Ở trạng thái Idle, SD Card chỉ chấp nhận CMD0, CMD1, ACMD41 và CMD58, mọi lệnh khác sẽ bị từ chối.

Các bước khởi tạo Card:

- 1) Gửi lệnh CMD1 đưa Card rời trạng Idle (gửi lệnh CMD1 và đợi nhận Response thích hợp, Response thay đổi từ 0x01 sang 0x00).
- 2) Nếu muốn thay đổi độ dài của khối dữ liệu thì gửi lệnh CMD16 (mặc định là 512 bytes).

2.3.2.2.3 Quá trình truyền dữ liệu giữa Host và SD Card

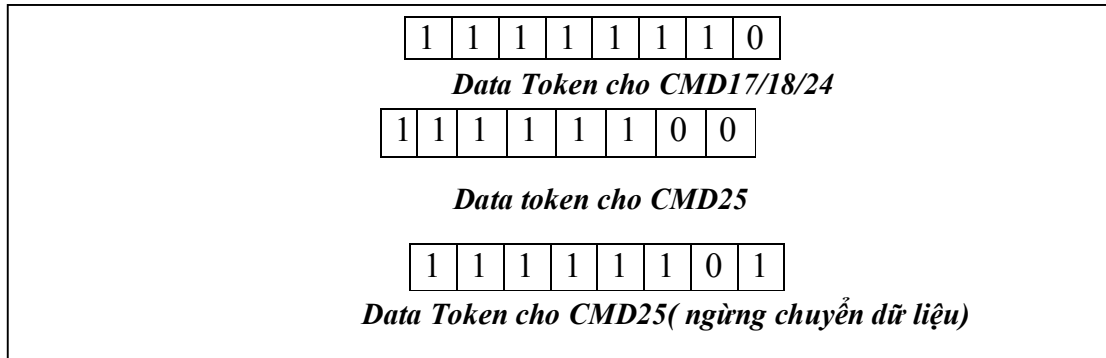
Trong quá trình trao đổi dữ liệu, một hoặc nhiều khối dữ liệu sẽ được gửi hoặc nhận sau đáp ứng của lệnh.

Một khối dữ liệu được vận chuyển giống như một gói dữ liệu bao gồm 3 trường: Data Token, Data Block, CRC.

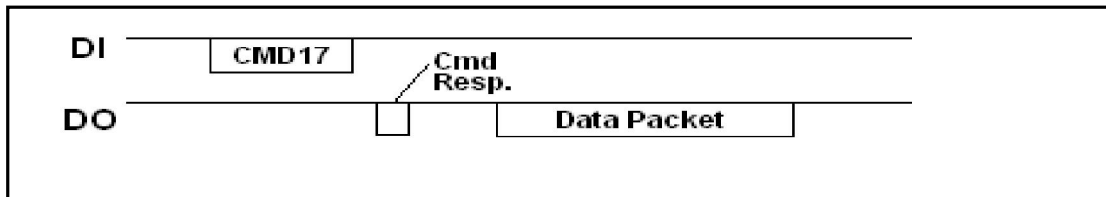
Data Token	Data block	CRC
------------	------------	-----

Data Token

Có 3 dạng Data Token cho 3 nhóm lệnh khác nhau như bên dưới:



Đọc một khối dữ liệu



Hình 2.8: Đọc một khối dữ liệu

DI: MOSI

DO: MISO

Quá trình đọc một khối dữ liệu

Tham số (argument) trong lệnh CMD17 xác định địa chỉ bắt đầu của khối dữ liệu cần đọc.

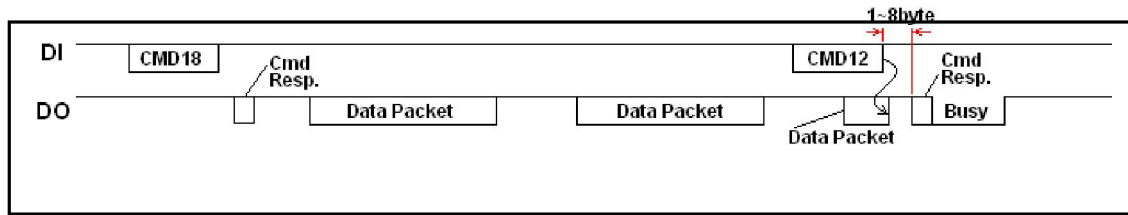
Khi lệnh CMD17 được chấp nhận, hoạt động đọc dữ liệu bắt đầu diễn ra, dữ liệu sẽ được gửi đến Host.

Sau khi Host nhận được một Data Token thích hợp, bộ điều khiển sẽ bắt đầu nhận dữ liệu và 2 bytes CRC theo sau Data token.

Host phải nhận 2 bytes CRC mặc dù có thể không dùng đến nó.

Nếu có lỗi xuất hiện, thì Error token sẽ được nhận thay vì Data packet.

▣ **Đọc nhiều khối dữ liệu**



Hình 2.9: Đọc nhiều khối dữ liệu

Quá trình đọc nhiều khối dữ liệu

▣ Tham số trong lệnh CMD18 xác định địa chỉ bắt đầu của một dãy khối dữ liệu liên tiếp.

▣ Khi lệnh CMD18 được chấp nhận, hoạt động đọc dữ liệu sẽ diễn ra, dữ liệu sẽ được gửi đến Host.

▣ Sau khi Host nhận được Response thích hợp, bộ điều khiển sẽ bắt đầu nhận dữ liệu.

▣ Hoạt động nhận dữ liệu chỉ kết thúc khi gửi lệnh CMD12, dữ liệu nhận được theo sau lệnh CMD12 không có ý nghĩa, do đó nó cần được bỏ qua trước khi nhận Response cho lệnh CMD12.

2.3.3 Giao diện SPI

2.3.3.1 Giới thiệu giao diện SPI

Trong ARM Cortex M3 dòng “ *high density*”, giao diện SPI có thể thực hiện chức năng như là một giao thức SPI hay là giao thức âm thanh I2S. Chức năng mặc định là SPI.

Giao diện SPI (*serial peripheral interface*) phép truyền dữ liệu nối tiếp đồng bộ ở cả hai chế độ : *half duplex* và *full duplex* với thiết bị ngoài.

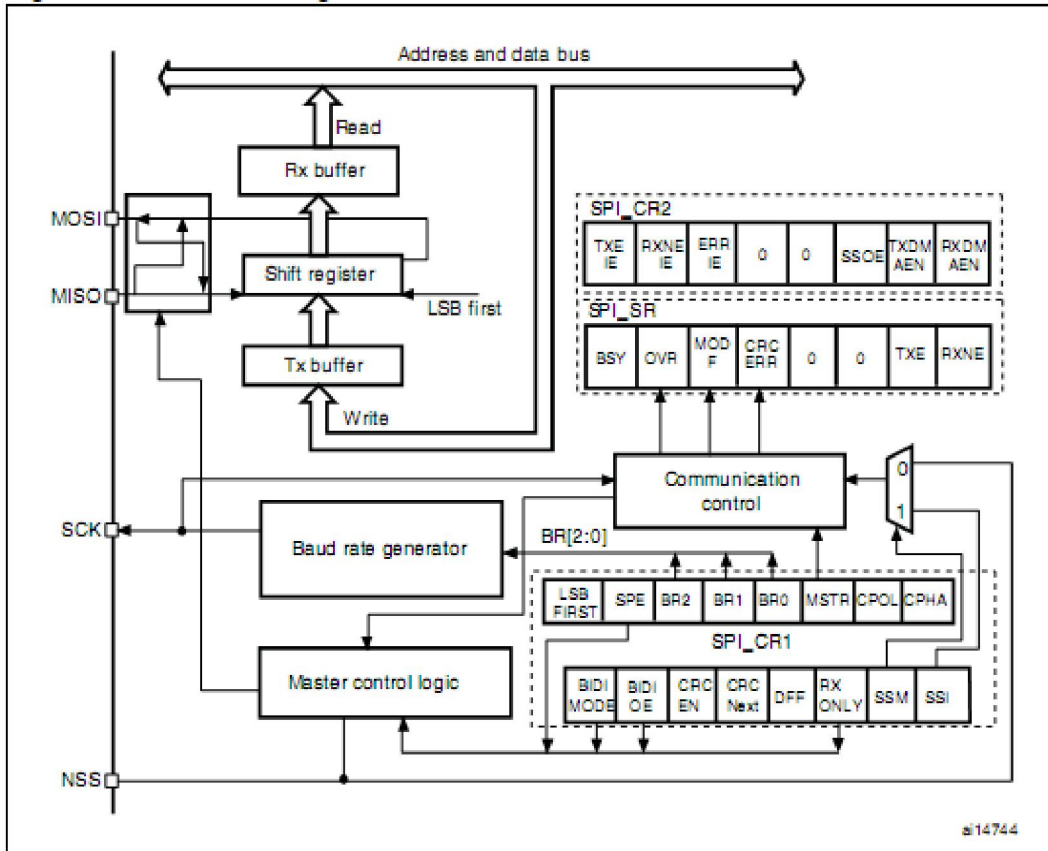
Ngoài ra nó còn được sử dụng cho nhiều mục đích khác như *Simplex transfer* hay *reliable communication* sử dụng mã kiểm tra CRC.

Khi SPI cấu hình ở giao thức I2S, nó cung cấp một giao diện truyền dữ liệu nối tiếp đồng bộ, có thể cấu hình ở các tiêu chuẩn âm thanh khác nhau bao gồm *I2S Philips standard, MSB-justified standard, LSB-justified standard* và *PCM standard*.

I2S chỉ có thể hoạt động ở chế độ half duplex.

2.3.3.2 Đặc điểm của giao diện SPI

- Truyền đồng bộ *Ful duplex* trên 3 đường.
- Truyền đồng bộ *Simplex* trên 2 đường.
- Dữ liệu có thể truyền dưới dạng khung 8 bit hay 16 bit.
- Có thể cấu hình ở *Master* hoặc *Slave Mode*.
- Có khả năng hoạt động ở *Multimaster Mode*.
- Có thể hoạt động ở nhiều tốc độ khác nhau, lớn nhất lên đến 18 Mhz.
- Có thể lập trình cực tính và pha của xung clock.
- Có thể truyền MSB hay LSB trước.
- Cung cấp hai cờ chuyên dụng cho việc truyền và nhận dữ liệu kèm với ngắt.
- Cờ báo hiệu Bus SPI bận.
- Tích hợp *Hardware CRC* cho truyền thông tin cậy.
- Hỗ trợ DMA cho việc truyền dữ liệu tốc độ cao.



Hình 2.10: Sơ đồ khối giao diện SPI

2.3.3.3 SPI hoạt động ở chế độ Master

Khi cấu hình SPI hoạt động ở Master, giao diện SPI cung cấp xung Clock cho thiết bị Slaver gắn với nó (Ở đây là Micro SD Card).

□ Thứ tự truyền dữ liệu

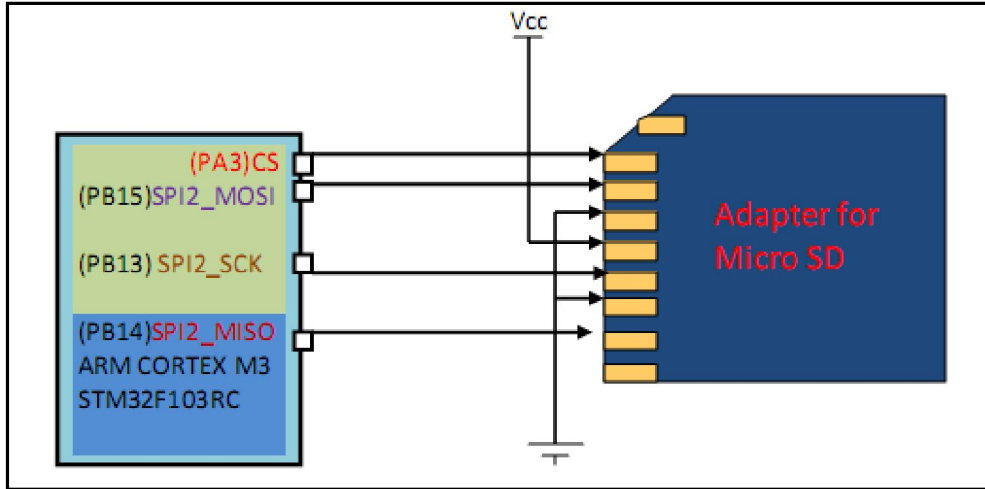
□ Việc truyền dữ liệu được thực hiện khi dữ liệu được ghi vào thanh ghi bộ đệm gửi Tx buffer.

□ Dữ liệu sau đó được chuyển song song vào thanh ghi dịch trong khi truyền bit đầu tiên và sau đó được dịch nối tiếp đến chân MOSI có thể MSB hay LSB trước tùy vào cấu hình. Cờ TXE được đặt lên 1 khi dữ liệu được chuyển từ Tx bufer sang thanh ghi dịch và một ngắt được tạo ra.

□ Thứ tự nhận dữ liệu

Khi nhận xong, dữ liệu được chuyển từ thanh ghi dịch sang bộ đệm nhận Rx buffer, cờ RXNE được đặt lên 1 và một ngắt được tạo ra.

2.3.3.4 Cấu hình giao diện SPI để giao tiếp với Micro SD Card



Hình 2.11: Sơ đồ kết nối Micro SD Card với giao diện SPI2

Micro SD Card kết nối với giao diện SPI2 qua 3 chân

- 1) SPI2_SCK (PB13): xung clock SPI2 cấp cho SD Card.
- 2) SPI2_MOSI (PB15): dữ liệu từ SPI2 đến SD Card.
- 3) SPI2_MISO (PB14): dữ liệu từ SD Card đến SPI2

Ngoài ra còn có chân SD_SC (PA3): cho phép SD Card hoạt động.

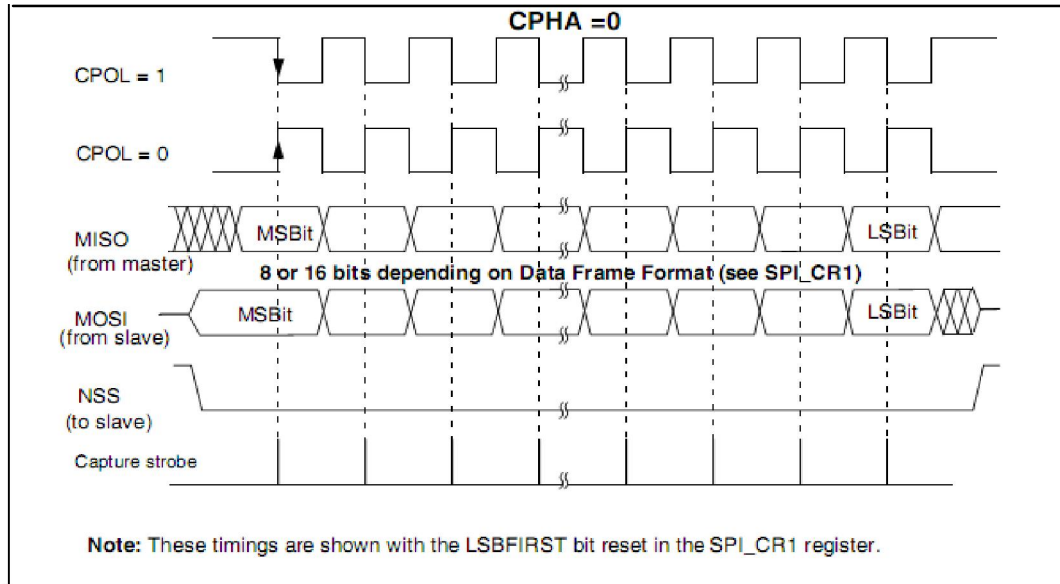
Cấu hình giao diện SPI

- Sử dụng giao diện SPI2.
- SPI1 hoạt động ở Master Mode.
- Full duplex.
- Dữ liệu truyền dưới dạng khung 8 bit.
- MSB trước.
- Không dùng DMA để truyền dữ liệu.
- Tốc độ :

 | gửi lệnh $36 \text{ MHz} / 128 = 281 \text{ KHz}$

 | đọc dữ liệu $36 \text{ MHz} / 2 = 18 \text{ MHz}$

- Trạng thái clock tĩnh như bên dưới (CPHA =0 : việc truyền và nhận xảy ra ở cạnh đầu tiên của xung clock, CPOL =0: trạng thái tĩnh của clock là âm) (hay còn gọi là SPI Mode 0)



Hình 2.12: Trạng thái clock tĩnh của SPI

2.3.4 Giao diện DAC

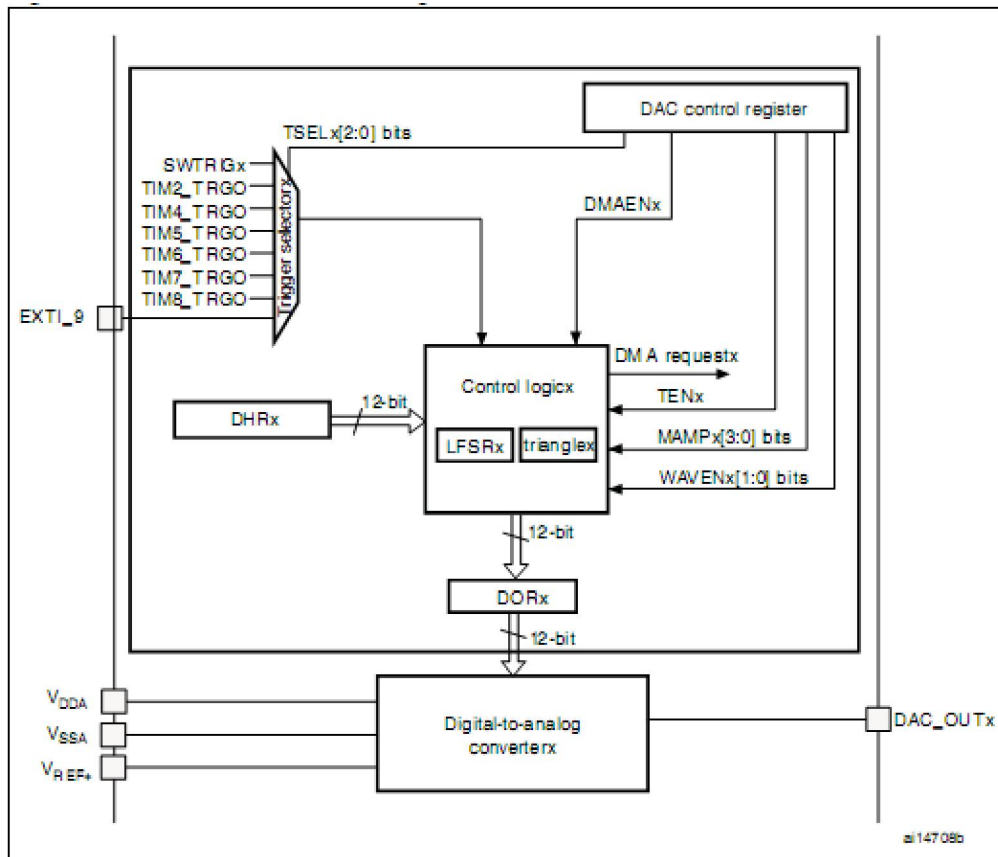
2.3.4.1 Đặc điểm chính của bộ chuyển đổi DAC:

- | Hai bộ chuyển đổi DAC: mỗi kênh có một ngõ ra riêng.
- | Chuyển đổi dữ liệu 8-bit hay 12-bit.
- | Canh lề trái hay phải trong chuyển đổi 12-bit
- | Khả năng cập nhật đồng bộ
- | Có thể tạo dạng sóng sin, tam giác hoặc nhiễu ở ngõ ra
- | Hoạt động ở Dual với chuyển đổi độc lập hay đồng thời
- | Hỗ trợ DMA cho mỗi kênh, yêu cầu được tạo ra khi có xung kích bên ngoài xuất hiện
- | Có thể tạo ra một chuyển đổi bằng xung kích bên ngoài hay kích bằng phần mềm
- | Điện áp yêu cầu: 2.4 V– 3.6 V
- | Tầm điện có thể chuyển đổi: 0V – 3.6V
- | Tầm điện áp ngõ ra: $0 \leq \text{DAC_OUTx} \leq \text{VREF+}$

Độ lớn của điện áp ngõ ra: $DAC_{output} = V_{REF} \times \frac{DOR}{4095}$

DOR: giá trị của thanh ghi dữ liệu

⌋ Khi DAC Channelx (x =1 or 2) được kích hoạt chân tương ứng của mỗi kênh(PA4 hay PA5) sẽ được tự động nối đến chân DAC_OUTx của bộ chuyển đổi DAC.



Hình 2.13: Sơ đồ khối của bộ chuyển đổi DAC

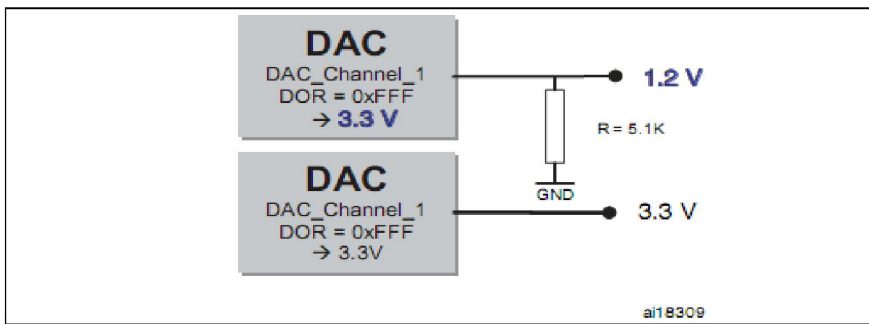
Bảng 2.8: Các chân của bộ DAC

Tên	Loại tín hiệu	Mô tả
V_{REF+}	Input, điện áp tham chiếu	$2.4\text{ V} \leq V_{REF+} \leq V_{DDA}$ (3.3 V)
V_{DDA}	Input, điện áp cung cấp	$V_{DDA} = 3.3\text{ V}$
V_{SSA}	Input, mass của nguồn	
DAC_OUTX	Tín hiệu analog ngõ ra	$0 \leq DAC_OUTX \leq V_{REF+}$

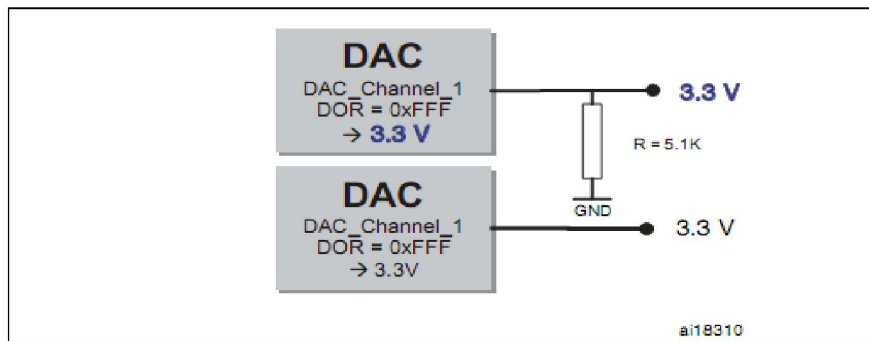
2.3.4.2 Bộ đệm ngõ ra

Bộ chuyển đổi DAC tích hợp sẵn hai bộ đệm ngõ ra để giảm tổng trở ngõ ra và để lái tải trực tiếp mà không cần một mạch khuếch đại.

Mỗi kênh DAC có thể kích hoạt hay không kích hoạt bộ đệm này.



Hình 2.14: Ngõ ra không đệm (có tải và không tải ở ngõ ra)



Hình 2.15: Ngõ ra có đệm (có tải và không tải ở ngõ ra)

2.3.4.3 Định dạng dữ liệu cho bộ DAC

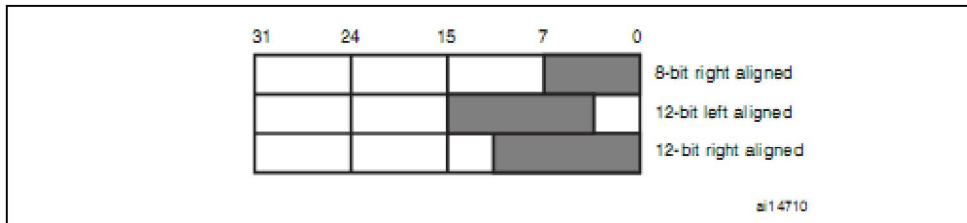
Tùy thuộc vào cấu hình được chọn, dữ liệu phải được ghi vào các thanh ghi như bên dưới:

□ **Single mode:**

□ 8- bit canh phải: đưa dữ liệu vào thanh ghi DAC_DHR8Rx[7 :0] bits (và dữ liệu được lưu trong thanh ghi DHRx[11:7] bits)

□ 12- bit canh trái: đưa dữ liệu vào thanh ghi DAC_DHR12Rx[15:4] bits (được lưu vào thanh ghi DHRx[11:0] bits)

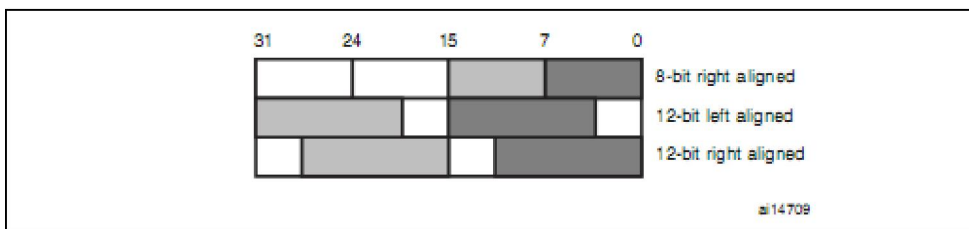
□ 12- bit canh phải: đưa dữ liệu vào thanh ghi DAC_DHR12Rx[11:4] bits (dữ liệu được lưu vào thanh ghi DHRx [11:0])



Hình 2.16: Thanh ghi dữ liệu tương ứng với 3 trường hợp Single mode

□ **Dual mode**

Tương tự như trên nhưng ở Dual mode thì ghi dữ liệu vào cùng một thanh ghi, sau đó dữ liệu được lưu vào thanh ghi DHRx tương ứng của mỗi kênh như ở Single mode



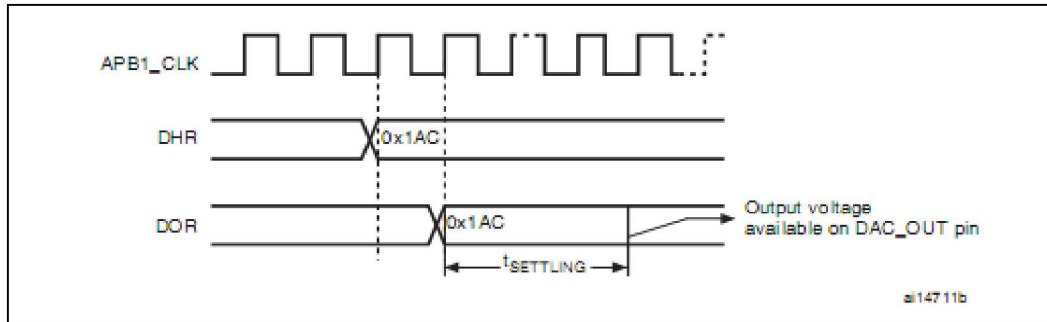
Hình 2.17: Thanh ghi dữ liệu tương ứng với 3 trường hợp Dual mode

2.3.4.4 Quá trình chuyển đổi

Không thể ghi trực tiếp dữ liệu vào thanh ghi DORx, mọi dữ liệu muốn chuyển đến DAC_Channelx phải thực hiện bằng cách chuyển dữ liệu vào thanh ghi ADC_DHRx

(thông qua việc ghi dữ liệu vào DAC_DHR8Rx, DAC_DHR12Lx, DAC_DHR12Rx, DAC_DHR8RD, DAC_DHR12LD or DAC_DHR12LD).

‣ Dữ liệu lưu trong DAC_DHRx sẽ được tự động chuyển đến thanh ghi DAC_DORx khi có xung kích đến, điện áp analog ngõ ra sẽ xuất hiện sau khoảng thời gian t tùy vào điện áp nguồn cung cấp và tải ngõ ra.



Hình 2.18 Quá trình chuyển đổi không cần xung kích

2.3.4.5 Nguồn xung kích ngoài

‣ Mỗi kênh DAC có 8 nguồn xung kích bên ngoài, dùng 3 bits TSEL[2:0] để lựa chọn.

‣ Bộ DAC có thể chuyển đổi ở chế độ không cần xung kích.

‣ Xung kích từ TIM6 và TIM7 được đặc biệt dành riêng cho 2 kênh DAC

Bảng 2.9: Nguồn xung kích ngoài

Source	Type	TSEL[2:0]
Timer 6 TRGO event	Internal signal from on-chip timers	000
Timer 8 TRGO event		001
Timer 7 TRGO event		010
Timer 5 TRGO event		011
Timer 2 TRGO event		100
Timer 4 TRGO event		101
EXTI line9	External pin	110
SWTRIG	Software control bit	111

2.3.4.6 DMA dành cho DAC

‣ Mỗi kênh DAC có một kênh DMA riêng.

| Một yêu cầu DAC DMA được tạo ra khi có một xung kích ngoài (không phải xung kích bằng phần mềm) xuất hiện. Sau đó, giá trị của thanh ghi DAC_DHRx được chuyển đến thanh ghi DAC_DORx.

| Vì yêu cầu DAC DMA không được xếp hàng do đó nếu một xung kích xuất hiện trước xác nhận của yêu cầu trước đó nó sẽ không được phục vụ và coi như không có lỗi trong trường hợp này.

|DMA2_Channel3 dành cho DAC_Channel1, DAM2_Channel4 dành cho DAC_Channel2.

2.3.4.7 Cấu hình DAC cho sản phẩm

□ Dùng hai kênh DAC ở Single mode .

□ Dữ liệu dạng 8-bit canh lề phải.

□ Dùng DMA phục vụ cho việc chuyển dữ liệu từ RAM đến thanh ghi DAC_DHR8Rx.

□ TIM6 được cấu hình để tạo xung kích ngoài choDAC_Channel1 theo đúng tần số lấy mẫu của âm thanh.

□ TIM7 được cấu hình để tạo xung kích ngoài cho DAC_Channel2 theo đúng tần số lấy mẫu của âm thanh.

2.3.4.8 Hoạt động của bộ DAC

□Stereo player

| **Kênh phải (kênh 1):** khi xung kích từ TIM6 xuất hiện, DAC gửi yêu cầu DMA đến bộ điều khiển DMA, **DMA2_Channel3** chuyển dữ liệu từ bộ đệm chứa dữ liệu **kênh 1** đến thanh ghi DAC_DHR8R1, sau đó giá trị của thanh ghi DAC_DHR1 (*được nạp bởi giá trị của thanh ghi DAC_DHR8R1*) được chuyển vào thanh ghi DAC_DOR1 và tín hiệu audio xuất hiện ở ngõ ra DAC_OUT1.

□**Kênh trái (kênh 2):** khi xung kích từ TIM7 xuất hiện, DAC gửi yêu cầu DMA đến bộ điều khiển DMA, **DMA2_Channel4** chuyển dữ liệu từ bộ đệm chứa dữ liệu **kênh 2** đến thanh ghi DAC_DHR8R2, sau đó giá trị của thanh ghi DAC_DHR2 (*được nạp bởi giá trị của thanh ghi DAC_DHR8R2*) được chuyển vào thanh ghi DAC_DOR2 và tín hiệu audio xuất hiện ở ngõ ra DAC_OUT2.

□Mono player

|Chỉ có DAC_Channel 2 hoạt động

□ Khi xung kích từ TIM7 xuất hiện, DAC gửi yêu cầu DMA đến bộ điều khiển DMA, **DMA2_Channel4** chuyển dữ liệu từ bộ đệm chứa dữ liệu **kênh 1** đến thanh ghi DAC_DHR8R2, sau đó giá trị của thanh ghi DAC_DHR2 (*được nạp bởi giá trị của thanh ghi DAC_DHR8R2*) được chuyển vào thanh ghi DAC_DOR2 và tín hiệu audio xuất hiện ở ngõ ra DAC_OUT2.

2.3.5 DMA (Direct Memory Access)

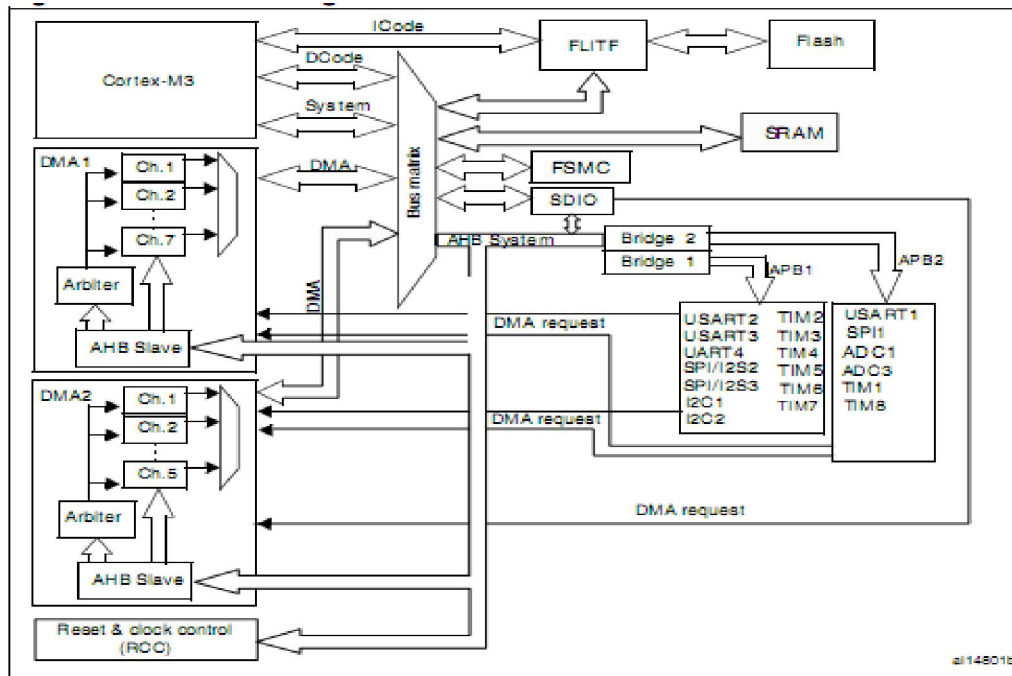
2.3.5.1Giới thiệu DMA

DMA (*direct memory access*) được sử dụng để truyền dữ liệu tốc độ cao giữa ngoại vi và bộ nhớ cũng như giữa bộ nhớ và bộ nhớ mà không cần đến CPU. Điều này làm cho CPU rảnh để thực hiện tác vụ khác.

Hai bộ điều khiển DMA bao gồm 12 kênh (7 kênh cho DMA1, 5 kênh cho DMA2)

2.3.5.2 Đặc điểm chính

- 12 kênh có thể cấu hình độc lập
- Có sự ưu tiên giữa các yêu cầu, bao gồm 4 mức (very high, high, medium, low) lập trình bằng phần mềm hay sự ưu tiên bằng phần cứng trong trường hợp cùng mức ưu tiên ở phần mềm.
- Có thể chuyển dữ liệu theo từng đơn vị **byte, half word, word** từ nguồn bất kỳ tới đích bất kỳ. Địa chỉ nguồn và đích phải được canh đúng với đơn vị dữ liệu tương ứng.
- Hỗ trợ việc quản lý bộ đệm vòng. (circular buffer management).
- 3 cờ sự kiện giúp giám sát quá trình chuyển dữ liệu (**DMA half transfer, DMA transfer complete, DMA transfer error**).
- Hỗ trợ chuyển dữ liệu từ: bộ nhớ đến bộ nhớ, bộ nhớ đến ngoại vi, ngoại vi đến bộ nhớ, ngoại vi đến ngoại vi.
- Độ lớn dữ liệu cần chuyển có thể lên đến 65536 bytes.



Hình 2.19: Sơ đồ khối của bộ điều khiển DMA.

2.3.5.3 Hoạt động vận chuyển dữ liệu của DMA

Sau một sự kiện, ngoại vi gửi tín hiệu yêu cầu đến bộ điều khiển DMA.

Bộ điều khiển DMA phục vụ yêu cầu này tùy vào mức độ ưu tiên của nó. Ngay sau khi bộ điều khiển DMA truy suất đến ngoại vi, một xác nhận được gửi đến ngoại vi bởi bộ điều khiển DMA. Ngoại vi nhả yêu cầu ngay khi nó nhận được xác nhận này. Khi ngoại vi gửi yêu cầu một lần nữa thì bộ điều khiển DMA nhả xác nhận này. Nếu có nhiều yêu cầu, ngoại vi có thể bắt đầu quá trình trao đổi dữ liệu.

2.3.5.4 Bộ phân xử

Bộ phân xử quản lý yêu cầu từ các kênh dựa trên độ ưu tiên của từng kênh và tiến hành truy xuất bộ nhớ hay ngoại vi theo thứ tự.

Sự ưu tiên được quản lý trong hai tầng:

□ Bảng phần mềm: có 4 mức ưu tiên dành cho 12 kênh

- **Very high priority**
- **High priority**
- **Medium priority**
- **Low priority**

□ Bảng phần cứng: nếu hai kênh có cùng mức ưu tiên bằng phần mềm thì nó sẽ được phân xử bằng phần cứng. Kênh có số thứ tự nhỏ hơn được ưu tiên hơn. Ngoài ra DMA1 có ưu tiên cao hơn DMA2.

2.3.5.5 Ngắt DMA

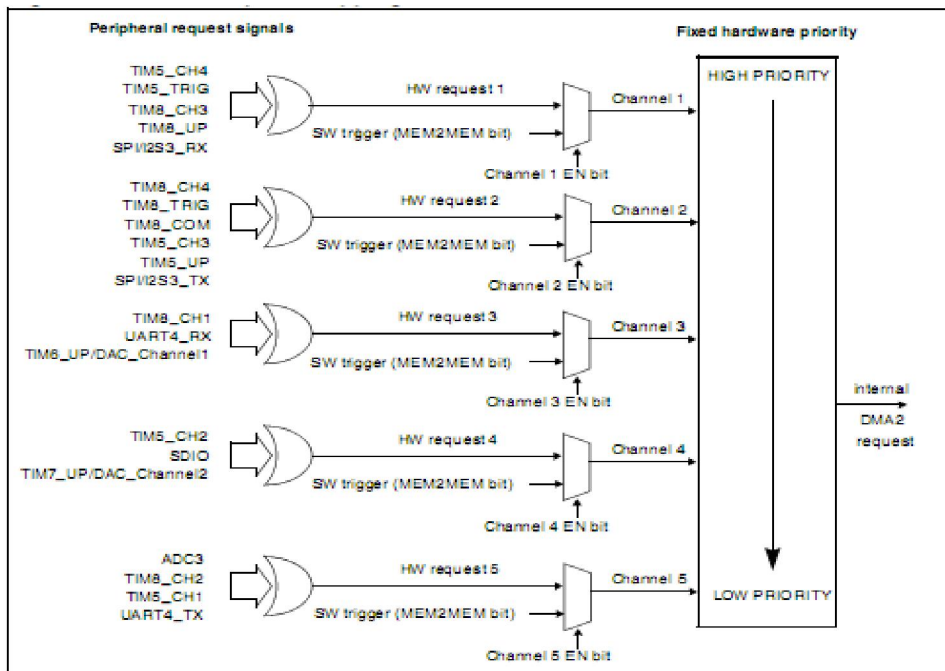
Một ngắt có thể được tạo ra khi: Half-Transfer, Transfer complete, Transfer error.

Bảng 2.10 Các yêu cầu ngắt của DMA

Interrupt event	Event flag	Enable Control bit
Half-transfer	HTIF	HTIE
Transfer complete	TCIF	TCIE
Transfer error	TEIF	TEIE

Chú ý: một nhóm ngoại vi cụ thể dùng chung một kênh DMA, do đó tại mỗi thời điểm chỉ có một ngoại vi trong nhóm này được dùng DMA.

2.3.5.6 DMA dành cho 2 kênh DAC



Hình 2.20: Bộ điều khiển DMA2 và ánh xạ ngoại vi của nó

DMA2_Channel3 dành cho DAC_Channel1

DMA2_Channel4 dành cho DAC_Channel2

2.3.5.7 Cấu hình DMA cho sản phẩm

□ *Stereo player*

□ **Kênh phải:** dùng **DMA2_Channel3** chuyển dữ liệu đến **DAC_Channel1**

Cấu hình DMA2_Channel3:

- Chuyển dữ liệu từ bộ nhớ đến ngoại vi
- Đơn vị dữ liệu: byte
- Kích thước bộ đệm: 512 bytes
- Địa chỉ nguồn: địa chỉ của bộ đệm chứa dữ liệu kênh phải
- Địa chỉ đích: địa chỉ thanh ghi **DAC_DHR8R1** của **DAC_Channel1**
- Ưu tiên ngắt: high priority
- DMA mode: normal (không dùng bộ đệm vòng)
- Cho phép ngắt: Half-Transfer, Transfer complete

□ **Kênh trái:** dùng **DMA2_Channel4** chuyển dữ liệu đến **DAC_Channel2**

Cấu hình DMA2_Channel4:

- Chuyển dữ liệu từ bộ nhớ đến ngoại vi
- Đơn vị dữ liệu: byte
- Kích thước bộ đệm: 512 bytes
- Địa chỉ nguồn: địa chỉ của bộ đệm chứa dữ liệu kênh trái
- Địa chỉ đích: địa chỉ thanh ghi **DAC_DHR8R2** của **DAC_Channel2**
- Ưu tiên ngắt: high priority
- DMA mode: normal (không dùng bộ đệm vòng)
- Không cho phép ngắt

□ *Mono player*

Dùng **DMA2_Channel4** chuyển dữ liệu đến **DAC_Channel2**

Cấu hình DMA2_Channel4:

- Chuyển dữ liệu từ bộ nhớ đến ngoại vi
- Đơn vị dữ liệu: byte

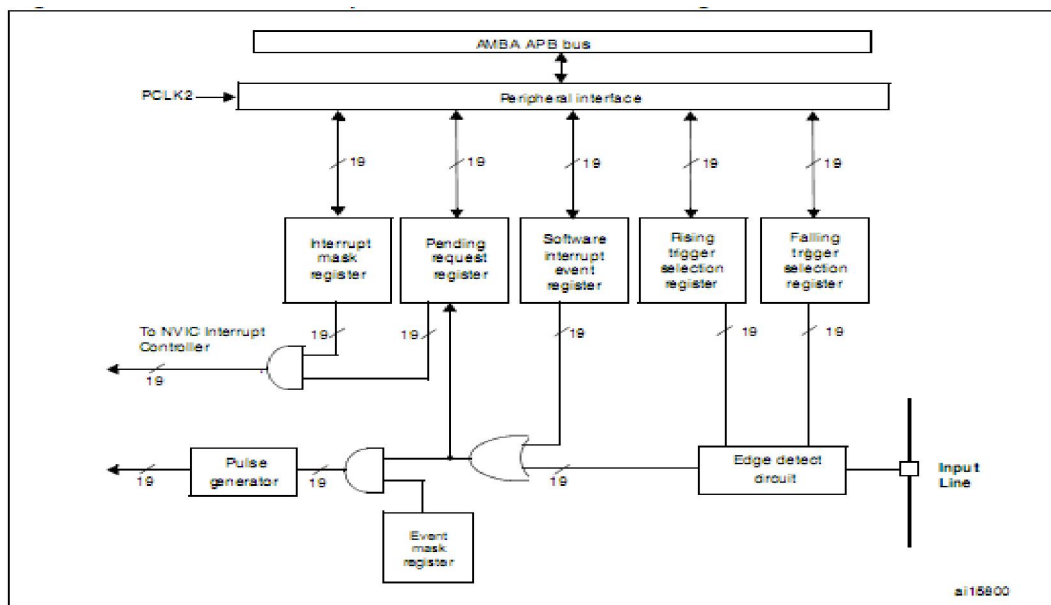
- Kích thước bộ đệm: 512 bytes
- Địa chỉ nguồn: địa chỉ của bộ đệm chứa dữ liệu kênh phải
- Địa chỉ đích: địa chỉ thanh ghi **DAC_DHR8R2** của DAC_Channel2
- Ưu tiên ngắt: high priority
- DMA mode: normal (không dùng bộ đệm vòng)
- Cho phép ngắt: Half-Transfer, Transfer complete

2.3.6 Giao diện EXTI (External event/ interrupt controller)

EXTI: External event/ interrupt controller

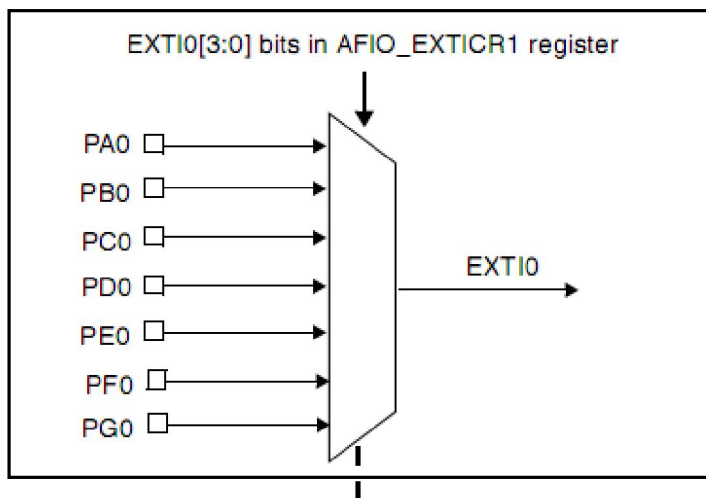
2.3.6.1 Đặc điểm chính

- | Xung kích độc lập và được che mặt nạ trên mỗi đường interrupt/event
- | Mỗi đường có một bit trạng thái
- | Tạo ra hơn 19 yêu cầu ngắt và sự kiện
- | Phát hiện được xung có thời gian nhỏ
- | Để sử dụng một đường ngắt thì cần phải cấu hình nó .
- | Có thể tạo ra một ngắt bằng phần cứng hay phần mềm.
- | Ở chế độ ngắt bằng phần cứng, chân input có thể cấu hình để tạo ra ngắt cạnh xuống, cạnh lên hay cả hai.

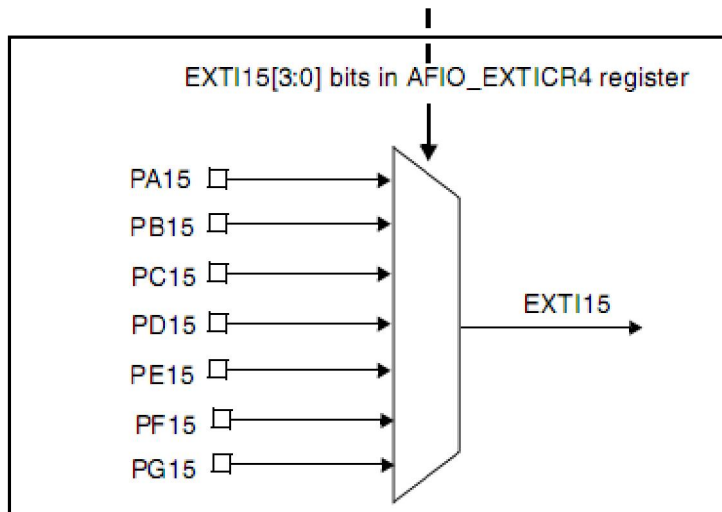


Hình 2.21: Sơ đồ khối của EXTI

2.3.6.2 Định vị các nguồn ngắt ngoài



Hình 2.22: Các nguồn ngắt của EXTI0



Hình 2.23: Các nguồn ngắt của EXTII5

Mỗi đường ngắt có thể đến từ nhiều nguồn khác nhau như ở hai hình trên. Do đó tại mỗi thời điểm chỉ có một nguồn được tích cực trên một đường ngắt nhất định.

2.3.7 Khối điều khiển (các nút nhấn)

Khối điều khiển hoạt động dựa vào các nguồn ngắt ngoài, 3 nút điều khiển được kết nối đến 3 nguồn ngắt ngoài là EXTII1, EXTII9 và EXTII10 để tạo tín hiệu điều khiển.

| Sơ đồ khối của khối điều khiển



Hình 2.24: Sơ đồ khối của module điều khiển

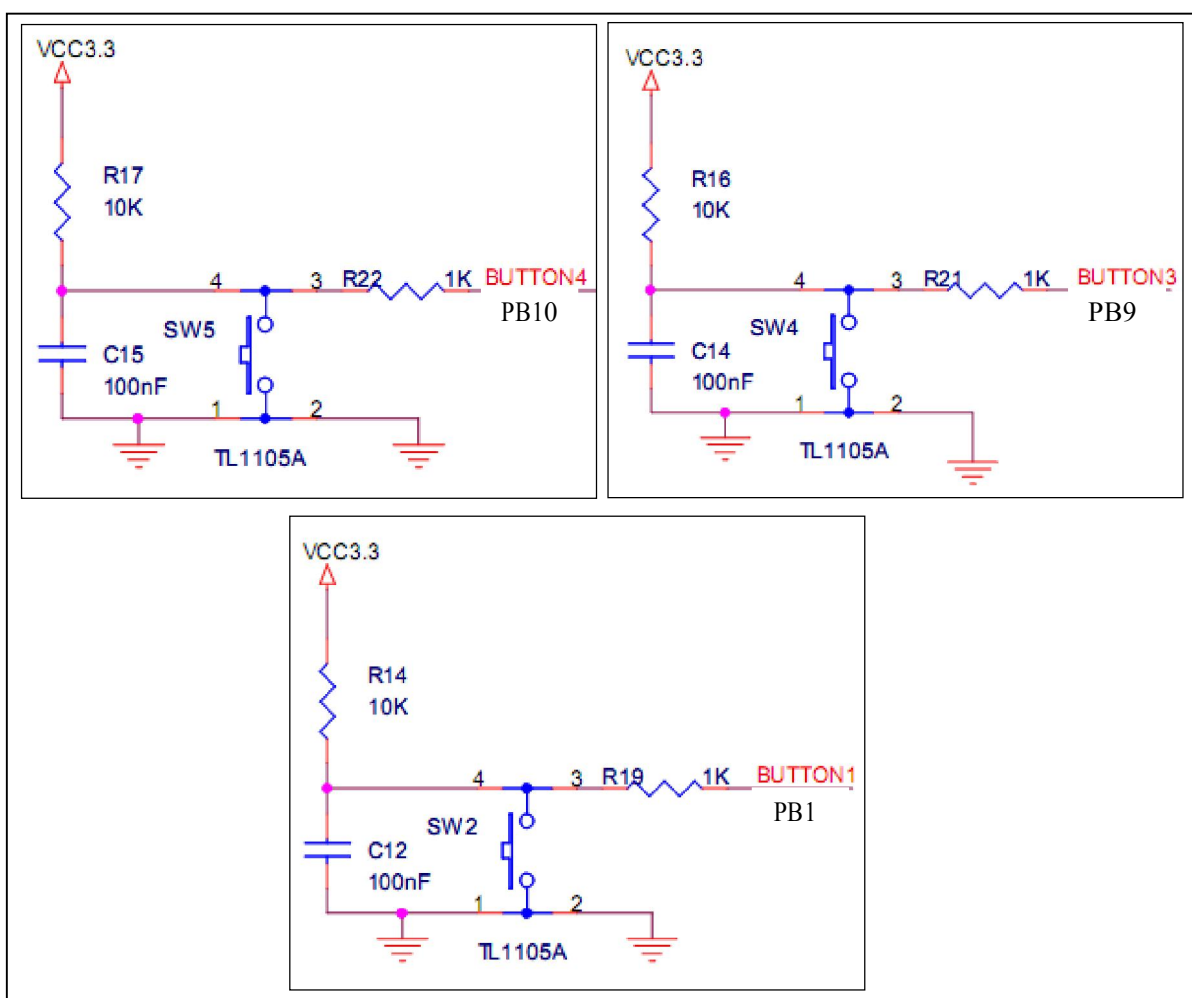
Các nút nhấn được nối vào các nguồn ngắt ngoài tương ứng

Nút nhấn 1: Nối với nguồn ngắt EXTII9

Nút nhấn 2: Nối với nguồn ngắt EXTII10

Nút nhấn 3: nối với nguồn ngắt EXTII1

Sơ đồ nguyên lý các nút nhấn



Hình 2.25: Sơ đồ nguyên lý các nút nhấn

Khi nhấn nút sẽ tạo ra một xung cạnh xuống tác động đến nguồn ngắt ngoài tương ứng được kết nối với nút nhấn đó.

Nhiệm vụ của các ngắt

- EXTI11 : bắt đầu chơi nhạc, pause, play
- EXTI9 : chuyển đến bài tiếp theo
- EXTI10 : lùi lại bài trước

Cấu hình cho các ngắt

□ Cả 3 ngắt trên đều được cấu hình giống nhau chỉ khác nhau ở mức ưu tiên. Tuy nhiên điều này không quan trọng vì trong thực tế ít có trường hợp cả 2 ngắt cùng xảy ra.

□ Ngắt theo cạnh xuống

□ Hoạt động ở mode interrupt (mode khác là mode event)

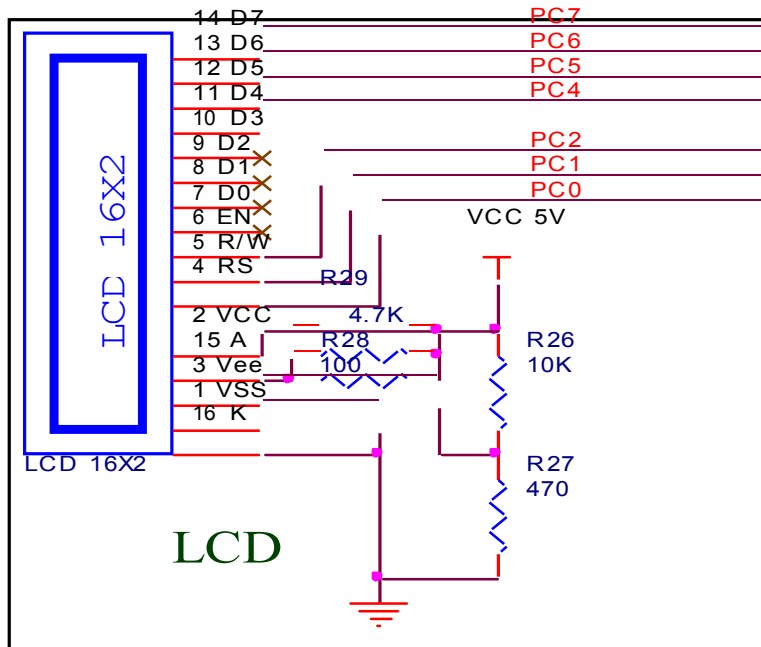
Hoạt động của các nút điều khiển

□ EXTII: khi phát hiện cạnh xuống ở chân **PB1**, chương trình sẽ chuyển vào phục vụ ngắt. Đối với ngắt **EXTII** lần ngắt đầu tiên sẽ tìm và phát file nhạc. Các lần ngắt sau đó thì tùy thuộc vào trạng thái trước đó mà có các tác vụ **Pause** hay **Play** tương ứng.

□ EXTI9: khi phát hiện cạnh xuống ở chân PB9, chương trình sẽ chuyển vào phục vụ ngắt. Chương trình phục vụ ngắt có nhiệm vụ tìm và phát file nhạc tiếp theo.

□ EXTII0: khi phát hiện cạnh xuống ở chân PB10, chương trình sẽ chuyển vào phục vụ ngắt. Chương trình phục vụ ngắt có nhiệm vụ phát lại file nhạc trước đó.

2.3.8 Khối hiển thị LCD

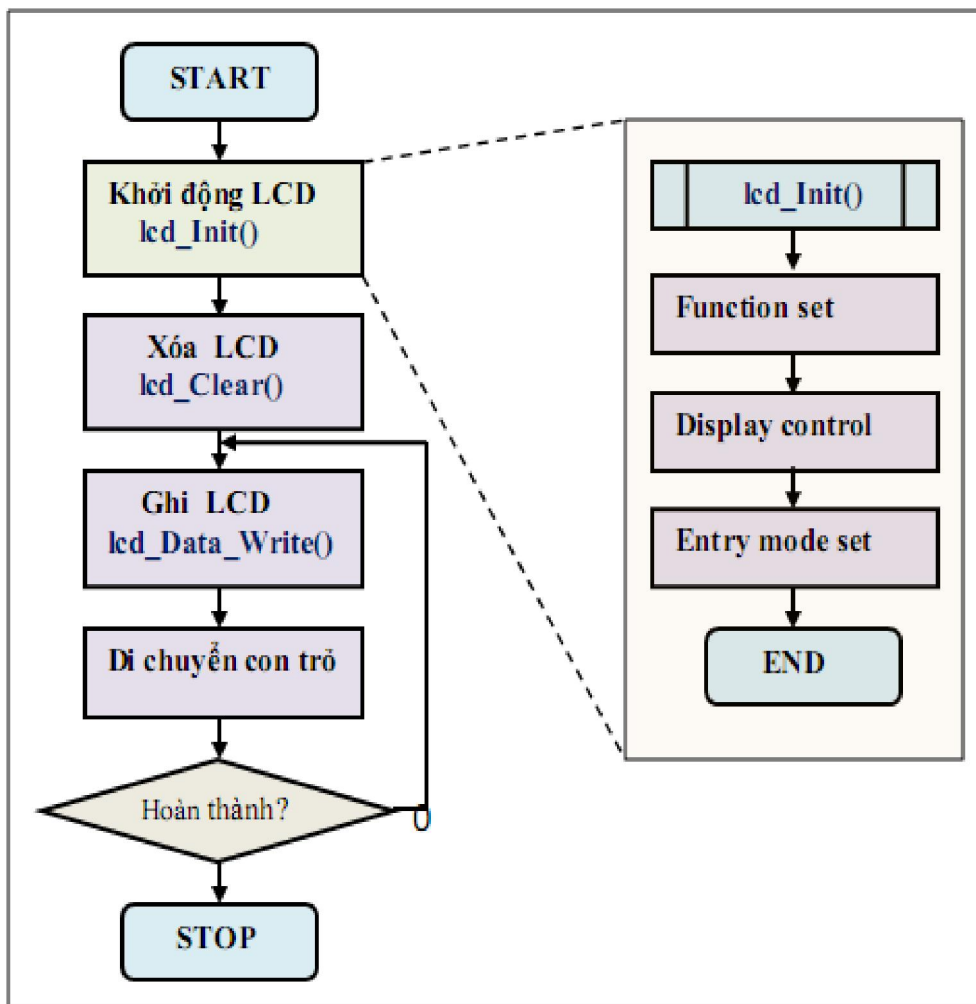


Hình 2.26: Sơ đồ nguyên lý khối LCD

Giao tiếp tương tự như mode 8 bit, chỉ cần chú ý một số khác biệt so với mode 8 bit như sau:

- Chỉ dùng 4 đường dữ liệu (D4, D5, D6, D7), 4 đường kia bỏ trống
- 4 bit cao được xử lý trước, sau đó đến 4 bit thấp.

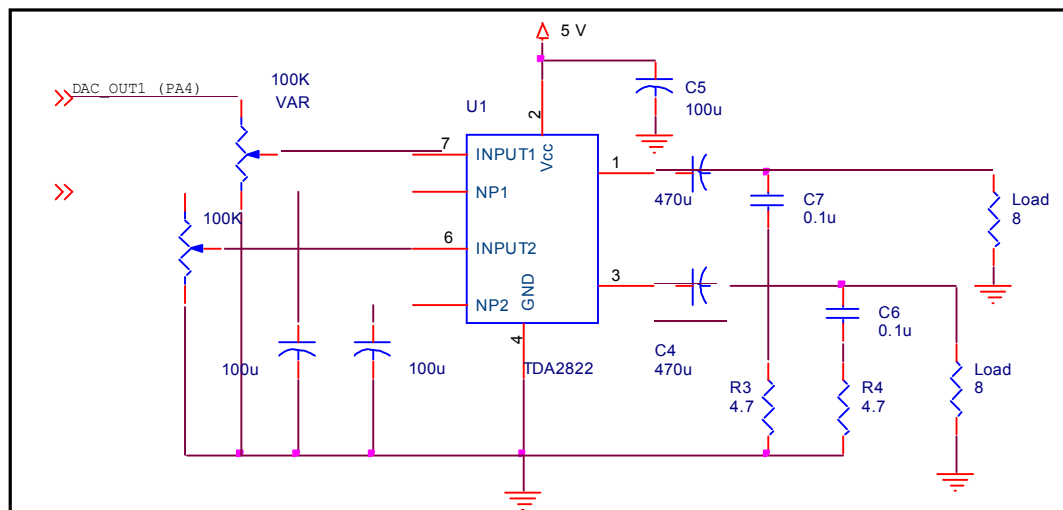
Trước khi đưa LCD vào mode 4 bit cần tạo một lệnh giả lập để cho LCD hiểu ta đang muốn giao tiếp với nó ở Mode 4 bit. Nghĩa là trước khi gửi lệnh 0x28 thì cần gửi lệnh với giá trị 0x2- (- :tùy định). Và điều này còn tùy vào loại LCD cũng như thời gian hiển thị chữ.



Hình 2.27: Sơ đồ giải thuật mô tả trình tự giao tiếp với LCD

2.3.9 Mạch khuếch đại công suất

Sơ đồ nguyên lý mạch khuếch đại công suất



Hình 2.28: Sơ đồ nguyên lý mạch khuếch đại công suất

Dùng IC TDA2822 để khuếch đại tín hiệu audio từ bộ DAC

Đặc điểm:

- Công suất bé
- Không thể cân chỉnh mạch từ bên ngoài
- IC TDA2822 chứa 2 bộ khuếch đại riêng biệt

CHƯƠNG 3

MÔ HÌNH PHẦN MỀM

3.1 Định dạng file WAVE

Định dạng file WAV là một tập con của đặc tả Microsoft's RIFF cho việc lưu trữ những file đa phương tiện truyền thông. Một file RIFF bắt đầu với một header theo sau bởi một thứ tự của các chunk dữ liệu. Một file WAVE thường là một file RIFF với một chunk "WAVE" đơn trong đó bao gồm hai chunk con: chunk "fmt" : xác định định dạng dữ liệu; chunk "data" chứa các mẫu dữ liệu thật sự. Định dạng kiểu này thường được gọi như là "Canonical form"



Hình 3.1: Định dạng file WAVE

Header của file WAVE:

□ **Chunk ID:** chứa chuỗi ký tự “RIFF” ở dạng ASCII

□ **Chunk size:** $36 + \text{Chunk2size}$, là kích thước của toàn bộ file theo đơn vị Byte trừ đi 8 bytes cho 2 trường không được bao gồm là Chunk ID và Chunk size.

□ **Format:** Chứa chuỗi ký tự “WAVE”

Hai subchunk còn lại:

Subchunk “fmt” mô tả định dạng dữ liệu âm thanh

- **Subchunk1ID** chứa chuỗi ký tự “fmt”
- **Subchunk1Size** kích thước phần còn lại của Chunk này.
- **AudioFormat** PCM = 1, giá trị khác 1 chỉ ra một dạng nén khác
- **NumChannels** Mono = 1, Stereo = 2
- **SampleRate** 8000, 44100 vv
- **ByteRate** = $\text{SampleRate} * \text{NumChannels} * \text{BitsPerSample}/8$
- **BlockAlign** = $\text{NumChannels} * \text{BitsPerSample}/8$
- **BitsPerSample** 8 bits = 8, 16 bits = 16 vv

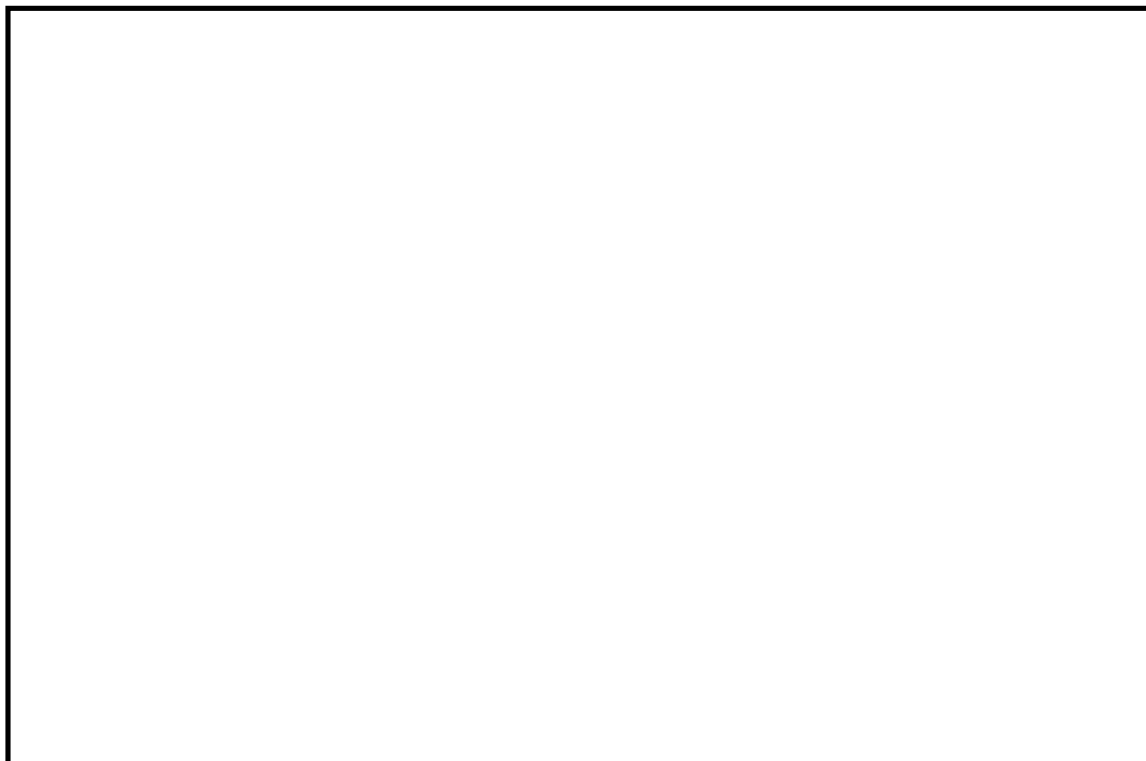
Subchunk “data” chứa kích thước dữ liệu và dữ liệu âm thanh thật sự

- **Subchunk2ID** chứa chuỗi ký tự “data”
- **Subchunk2Size** == $\text{NumSamples} * \text{NumChannels} * \text{BitsPerSample}/8$
 Đây là số bytes của dữ liệu âm thanh thật sự

Ví dụ về một file WAVE cụ thể

Ở dưới là 72 bytes của một file WAVE được viết dưới dạng số HEX

```
52 49 46 46 24 08 00 00 57 41 56 45 66 6d 74 20 10 00 00 00 01 00 02 00
22 56 00 00 88 58 01 00 04 00 10 00 64 61 74 61 00 08 00 00 00 00 00 00
24 17 1e f3 3c 13 3c 14 16 f9 18 f9 34 e7 23 a6 3c f2 24 f2 11 ce 1a 0d
```

Hình 3.2: Minh họa định dạng của file WAVE

3.2 Công cụ hỗ trợ lập trình

3.2.1 Trình biên dịch Keil uVerion4

Đây là trình biên dịch dành cho các vi điều khiển, hỗ trợ sẵn các Startup code.

Các bước tạo một Project trong Keil uVersion4 :

Bước 1: Tạo một Project mới và chọn nơi lưu.

Bước 2: Chọn linh kiện(ở đây là STM32F103RC của ST).

Bước 3: Add các file người dùng vào Project.

Bước 4: Chỉnh đường dẫn đến thư viện CMSIS.

Bước 5: Cấu hình Flash.

Bước 6: Tiến hành biên dịch.

Ở đây chỉ là những bước cần phải làm để có thể biên dịch thành công một chương trình trong Keil, không trình bày chi tiết.

3.2.2 Trình soạn thảo Source Insight

- | Đây là một công cụ rất hữu ích cho việc lập trình, đặc biệt khi chương trình chứa nhiều modules và chứa nhiều hàm con.
- | Nó cung cấp cho người lập trình một giao diện trực quan trong việc quản lý hàm, biến cũng như các macro.
- | Cung cấp công cụ tìm kiếm rất mạnh giúp người lập trình tiết kiệm thời gian trong quá trình sử dụng hàm, quản lý biến được khai báo.
- | Đặc biệt nó liên kết đến các file trong Project của trình biên dịch (ở đây là Keil), do đó bất kỳ sự chỉnh sửa nào ở Source Insight cũng tác động đến trình biên dịch và ngược lại.

3.2.3 Chương trình nạp Flash Loader Demonstrator (FLD)

FLD là chương trình nạp được ST hỗ trợ cho dòng STM32 bao gồm nhiều chức năng như xóa, ghi, đọc code, chế độ bảo vệ.

Các bước tiến hành để nạp một chương trình vào STM32 dùng FLD: 5 bước cơ bản

Bước 1: Trang cài đặt kết nối Ở bước này ta kết nối thiết bị với PC thông qua UART, chọn các chế độ kết nối thích hợp (port name, baud rate, time out). Để tối ưu cấu hình ta đặt Baud Rate là 115200 bps.

Nhấn Next, nếu kết nối được thiết lập FLD chuyển qua bước khác, nếu không sẽ báo lỗi.

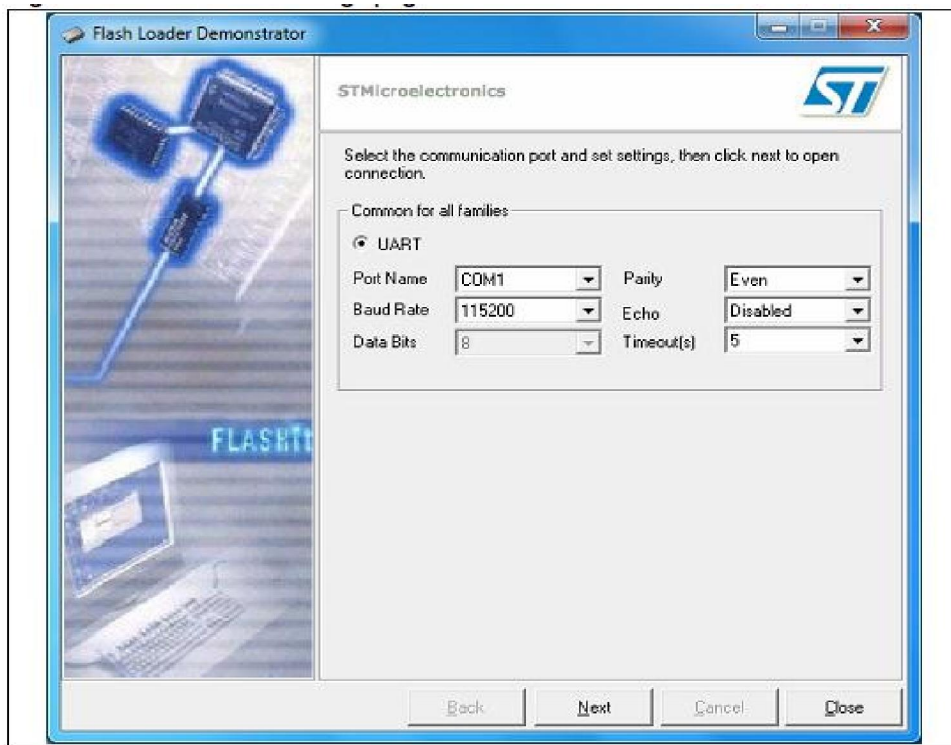
Xem hình 4.3

Bước 2: Trang báo trạng thái Flash

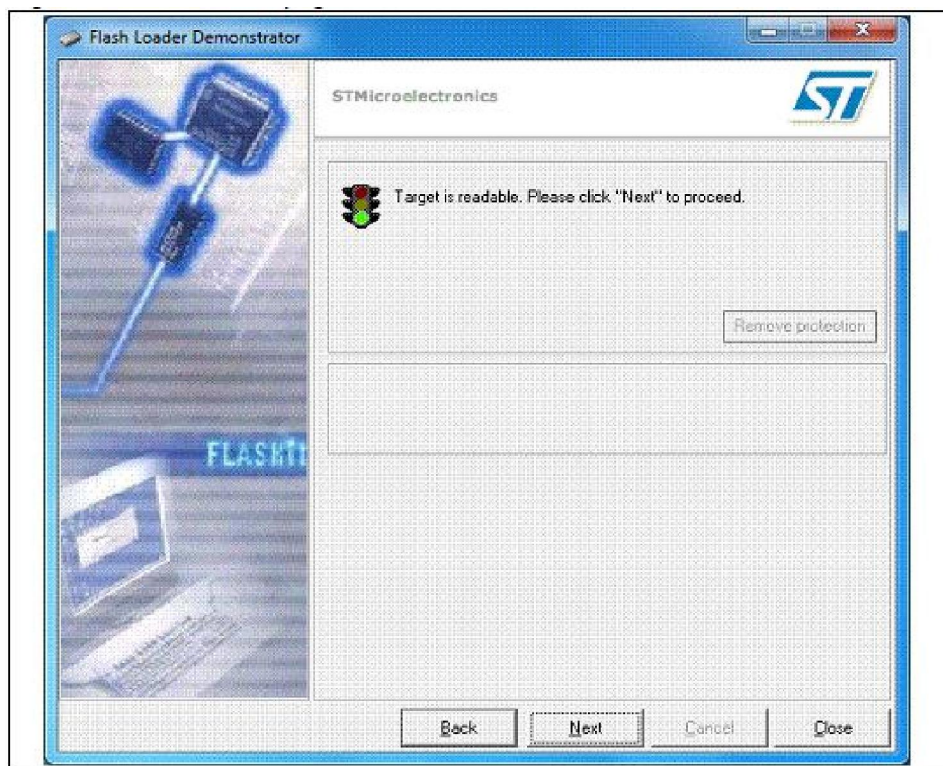
Ở bước này, kết nối đã được thiết lập, trao đổi thông tin đã diễn ra. Nó chỉ ra trạng thái của Flash, có thể là Readable, Read-protected

Nhấn Next, FLD sẽ chuyển qua bước tiếp theo.

Xem hình 4.4



Hình 3.3: Trang cài đặt kết nối



Hình 3.4: Trang trạng thái của Flash

Bước 3: Trang thông tin về thiết bị

Hiện thị tất cả các thông tin về thiết bị như bên dưới (**hình 3.5**)

Bước 4: Trang chọn tác vụ

Chọn các tác vụ tương ứng như Erase, Download, Upload or Disable/Enable

Flash protection or Edit option bytes

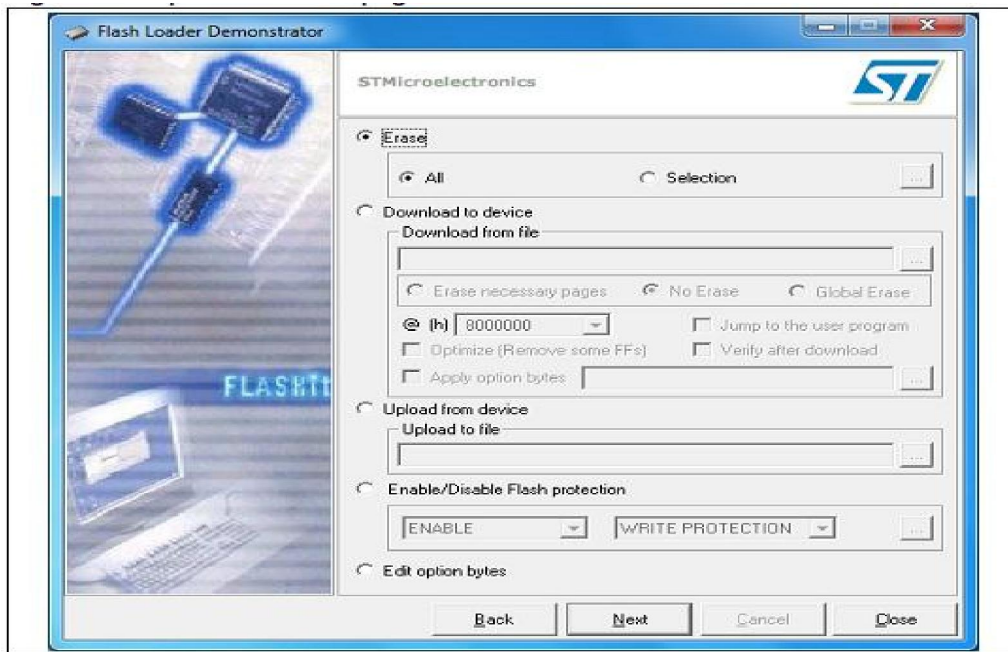
Các tác vụ này là tùy theo yêu cầu, được diễn tả như bên dưới (**hình 3.6**)

Bước 5: Quá trình nạp

Sau khi thực hiện xong các bước trên, ta chọn đường dẫn tới file chứa code cần nạp(file HEX)

Nhấn Next và đợi tới khi hoàn thành nạp như bên dưới (**hình 3.7**)

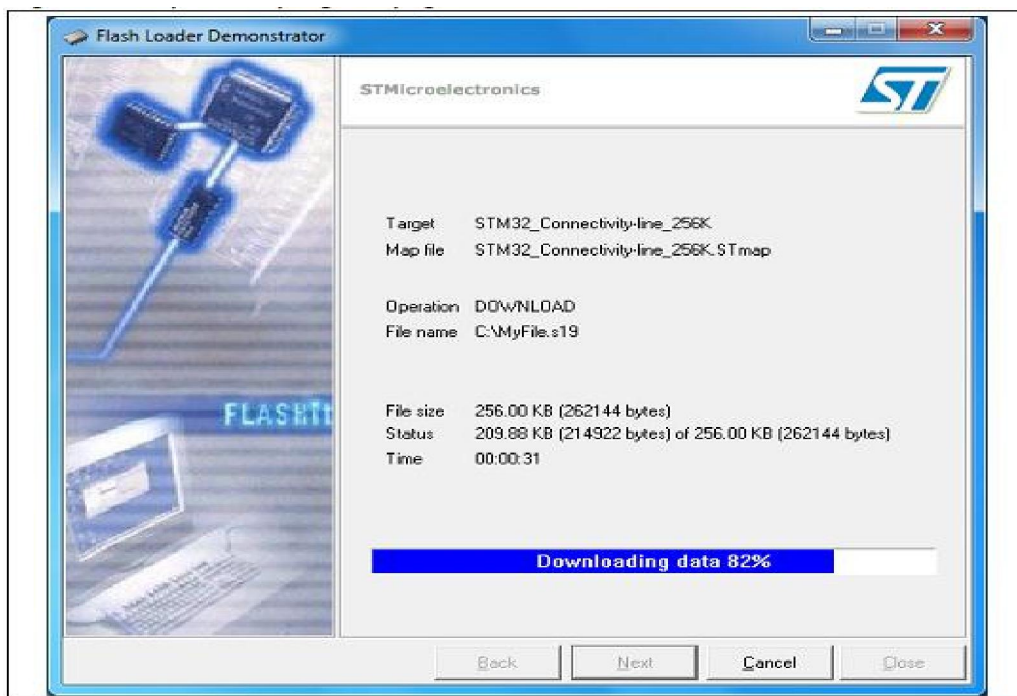
Ở trên chỉ là những bước cơ bản nhất đủ để thực hiện tác vụ nạp code vào cho STM32 bằng FLD, ngoài ra FLD còn cung cấp nhiều tính năng khác nhưng không trình bày ở đây.



Hình 3.5: Trang thông tin về thiết bị



Hình 3.6: Trang chọn tác vụ



Hình 3.7: Quá trình nạp

3.3 Giới thiệu các bộ thư viện hỗ trợ lập trình

3.3.1 Bộ thư viện chuẩn CMSIS

(The Cortex Microcontroller Software Interface Standard)

Đây là bộ thư viện chuẩn được cung cấp bởi ST, giúp người lập trình có thể giao tiếp với các thiết bị phần cứng chuẩn của các dòng Cortex-M3 do ST sản xuất một cách dễ dàng.

Thư viện được chia làm 2 phần chính:

- | Phần hỗ trợ nhân Cortex – M3: bao gồm mã giao tiếp với nhân CPU, và đoạn mã start up code.

- | Phần hỗ trợ các thiết bị ngoại vi: chứa toàn bộ các hàm thư viện điều khiển thiết bị ngoại vi của ST.

Cấu trúc thư viện CMSIS như sau:

Library	
+ CMSIS	
+ CM3	
+ CoreSupport	//thư mục chứa hàm hỗ trợ nhân Cortex-
M3	
+ DeviceSupport	
+ ST	
+ STM32F10X	//System startup code
+ startup	//Start up code
+ Documentation	//tài liệu hỗ trợ
+ STM32F10x_StdPeriph_Driver	//thư mục chứa hàm hỗ trợ thiết bị
ngoại vi	
+ inc	//thư mục chứa header file
+ src	//thư mục chứa mã nguồn

Hình 3.8: Tổ chức thư viện CMSIS

3.3.2 Bộ thư viện DOSFS

Được viết bởi **Lewin A.R.W. Edwards** (sysadm@zws.com), nó là một thư viện tương thích với hệ thống FAT file.

- | Có xu hướng hỗ trợ trong các hệ thống nhúng

- | Đặc điểm:

- | Hỗ trợ các ổ đĩa có định dạng FAT12, FAT16 và FAT32.

- | Hỗ trợ các ổ đĩa có dung lượng lên đến 2048Gb.
- | Hỗ trợ các ổ đĩa có hay không có MBR.
- | Hỗ trợ ổ đĩa có nhiều phân vùng với MBR.
- | Hỗ trợ thư mục con.
- | Trong ứng dụng này chỉ dùng 5 hàm chính của bộ thư viện DOSFS
 - 1) uint32_t **DFS_GetPtnStart**(uint8_t **unit**, uint8_t ***scratchsector**, uint8_t **pnum**, uint8_t ***pactive**, uint8_t ***pptype**, uint32_t ***psize**)

Hàm lấy địa chỉ **Boot Sector** của một phân vùng xác định bởi đối số **unit**. Giá trị trả về chính là địa chỉ của **Boot Sector**.
 - 2) uint32_t **DFS_GetVolInfo**(uint8_t **unit**, uint8_t ***scratchsector**, uint32_t **startsector**, PVOLINFO **volinfo**)

Hàm này lấy tất cả các thông tin về phân vùng dựa vào địa chỉ của **Boot Sector** ở trên.
 - 3) uint32_t **DFS_OpenDir**(PVOLINFO **volinfo**, PDIRINFO **dirinfo**)

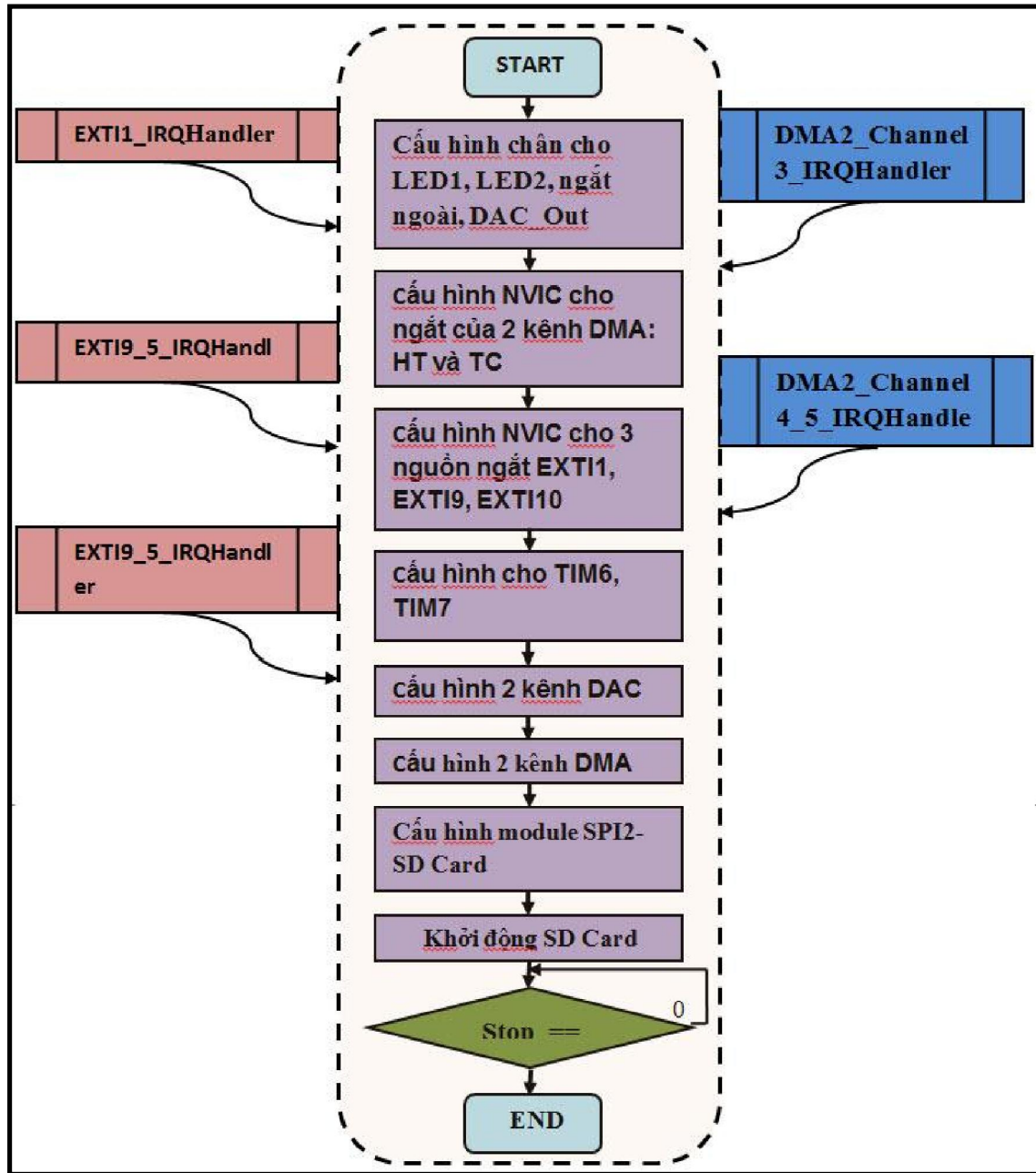
Hàm này có chức năng mở thư mục.
 - 4) uint32_t **DFS_GetNext**(PVOLINFO **volinfo**, PDIRINFO **dirinfo**, PDIRENT **dirent**)

Hàm này chức năng tìm file tiếp theo.
 - 5) uint32_t **DFS_GetFAT**(PVOLINFO **volinfo**, uint8_t ***scratch**, uint32_t ***scratchcache**, uint32_t **cluster**)

Hàm này tìm Cluster tiếp theo chứa dữ liệu của file đang mở.

3.4 Sơ đồ giải thuật

Sơ đồ giải thuật chương trình chính



Hình 3.9: Sơ đồ giải thuật chương trình chính

Chương trình chính chỉ có nhiệm vụ cấu hình cơ bản cho các module sử dụng để đọc và phát file nhạc. Nhiệm vụ chính như đọc và phát file nhạc nằm ở chương trình phục vụ ngắt.

Các ngắt **EXTI1_IRQHandler**, **EXTI9_5_IRQHandler**, **EXTI9_5_IRQHandler** là các ngắt ngoài thực hiện nhiệm vụ điều khiển tương ứng là **pause/play**, **next**, **previous**

Ngoài ra, ngắt **EXTI1_IRQHandler** lần đầu tiên xảy ra thực hiện nhiệm vụ khởi tạo chương trình như lấy file WAVE đầu tiên, tìm thông tin (bao gồm tần số lấy mẫu, số kênh, cluster đầu tiên chứa file và bắt đầu phát nhạc như sơ đồ giải thuật ở dưới.

Ngắt **DMA2_Channel3_IRQHandler** dùng để phát file nhạc Stereo

Ngắt **DMA2_Channel4_5_IRQHandler** dùng để phát file nhạc Mono

Ý tưởng để đọc và phát nhạc qua DAC:

Mỗi kênh dùng 2 bộ đệm

Khi DMA chuyển được một nửa **bộ đệm thứ nhất** đến DAC ngắt Haft transfer xảy ra, chương trình phục vụ ngắt sẽ đọc dữ liệu từ Micro SD Card vào **bộ đệm thứ hai**.

Khi DMA chuyển hết bộ đệm thứ nhất đến DAC ngắt Transfer complete xảy ra, chương trình phục vụ ngắt sẽ cấu hình lại DMA để DMA chuyển dữ liệu từ **bộ đệm thứ hai** tới DAC thay vì **bộ đệm thứ nhất**.

Khi DMA chuyển được một nửa **bộ đệm thứ hai** đến DAC, ngắt Haft transfer xảy ra, chương trình phục vụ ngắt sẽ đọc dữ liệu từ Micro SD Card vào **bộ đệm thứ nhất**.

Khi DMA chuyển hết bộ đệm thứ nhất đến DAC, ngắt Transfer complete xảy ra, chương trình phục vụ ngắt sẽ cấu hình lại DMA để DMA chuyển dữ liệu từ **bộ đệm thứ nhất** tới DAC thay vì **bộ đệm thứ hai**.

Quá trình này được lặp lại liên tục cho đến khi hết một cluster (512 bytes)

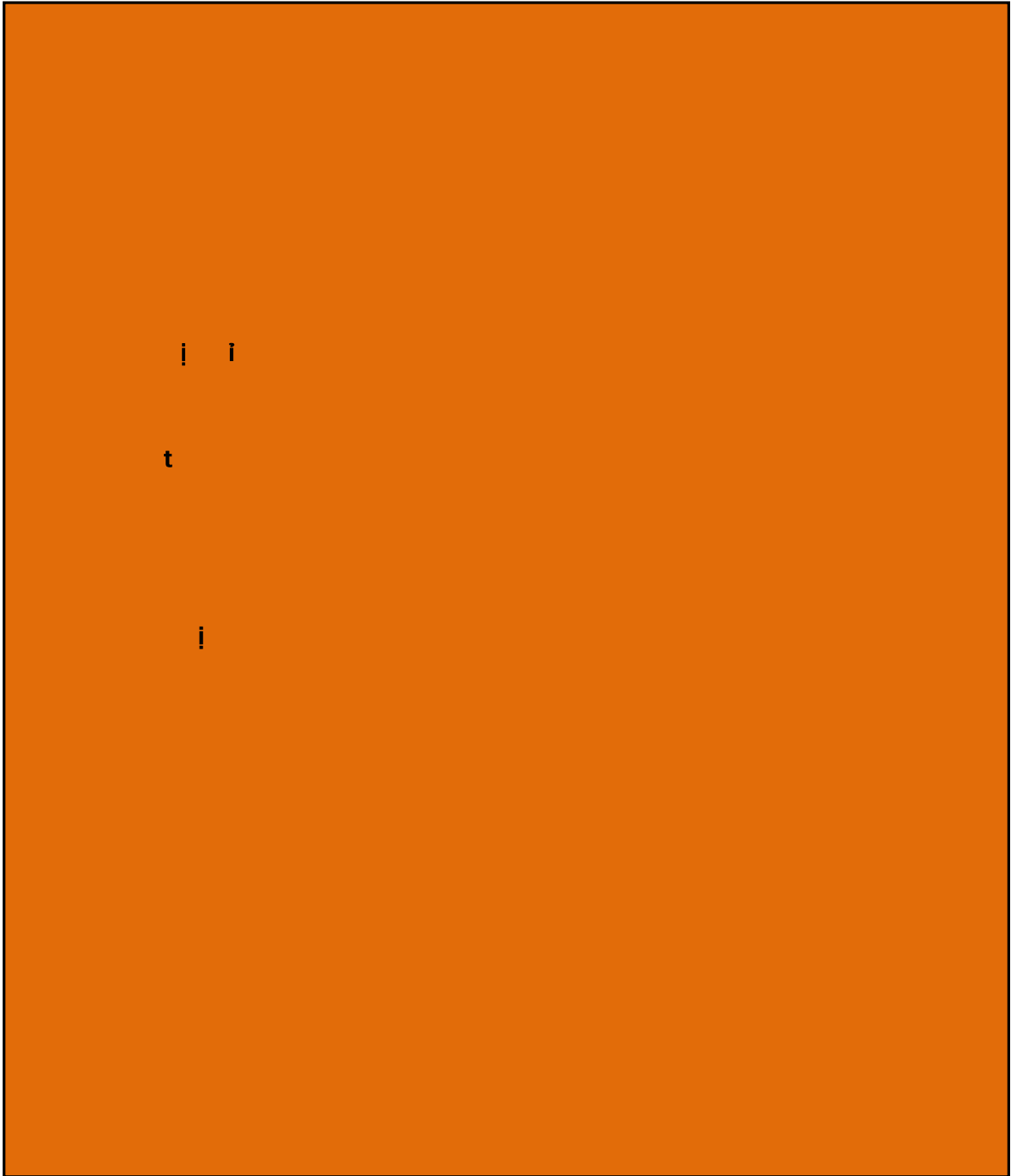
Khi hết một cluster, chương trình sẽ kiểm tra xem đã hết file chưa, nếu chưa thì lấy cluster tiếp theo chứa file và tiếp tục công việc như trên cho đến khi hết file.

Khi hết file chương trình sẽ lấy file WAVE tiếp theo để phát.

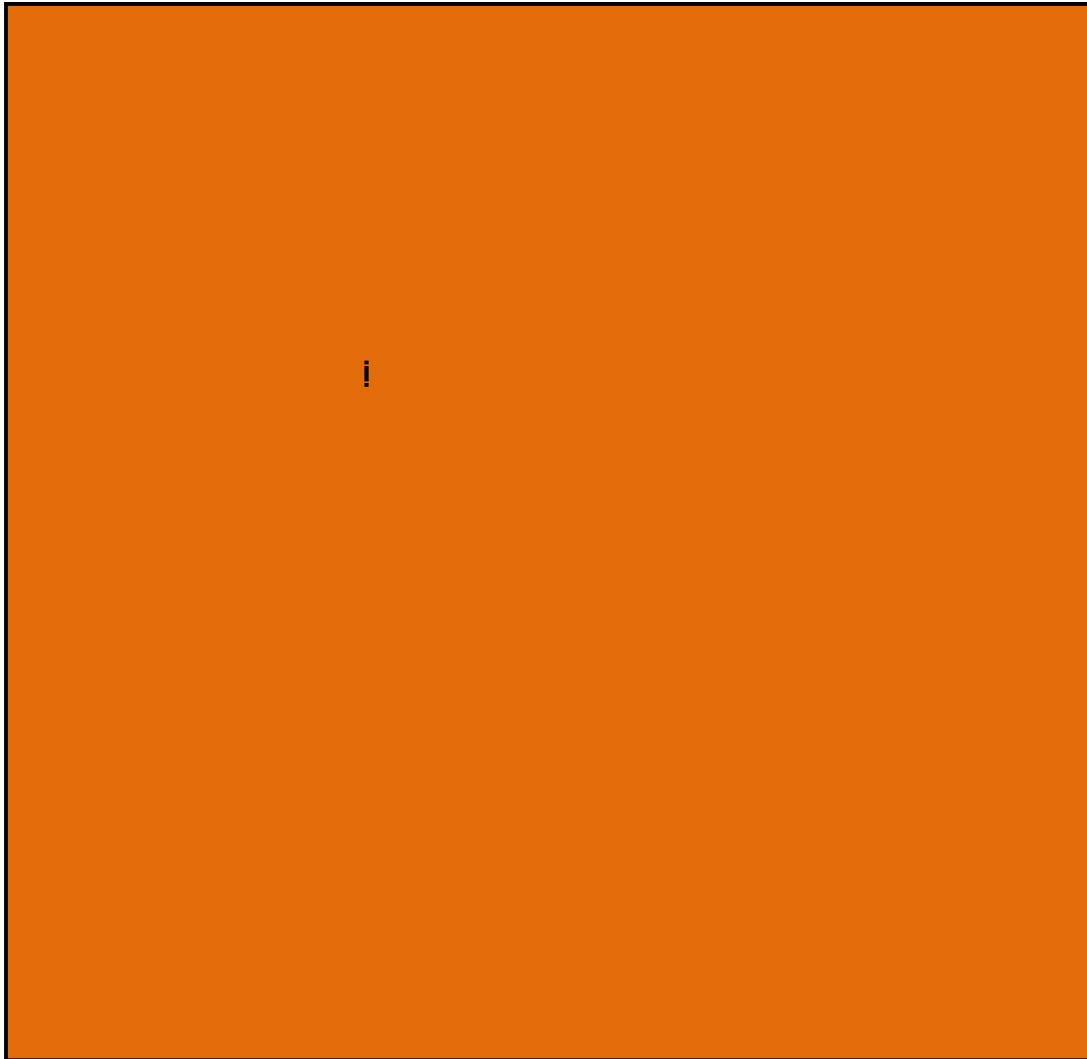
Đối với Stereo hay Mono thì ý tưởng là hoàn toàn giống nhau . Đối với Mono do chỉ có một kênh nên ta dùng 2 bộ đệm, đối với Stereo do có hai kênh nên cần đến 4 bộ đệm, cộng thêm một bộ đệm để phân chia dữ liệu của hai kênh thành ra cần 5 bộ đệm.

Phần sau là giải thuật của từng ngắt

Sơ đồ giải thuật của EXTI1_IRQHandler

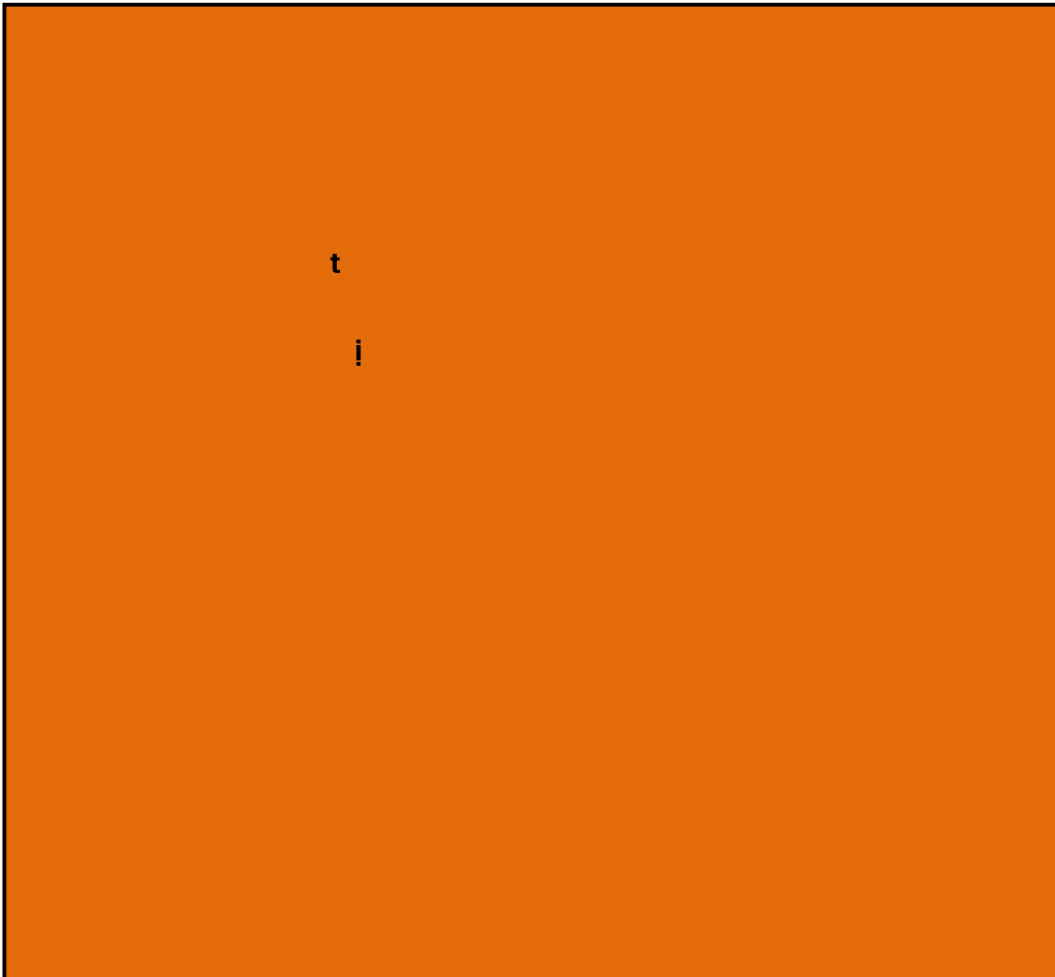


Hình 3.10: Sơ đồ giải thuật của EXTI1_IRQHandler

Sơ đồ giải thuật của `EXTI9_5_IRQHandler`

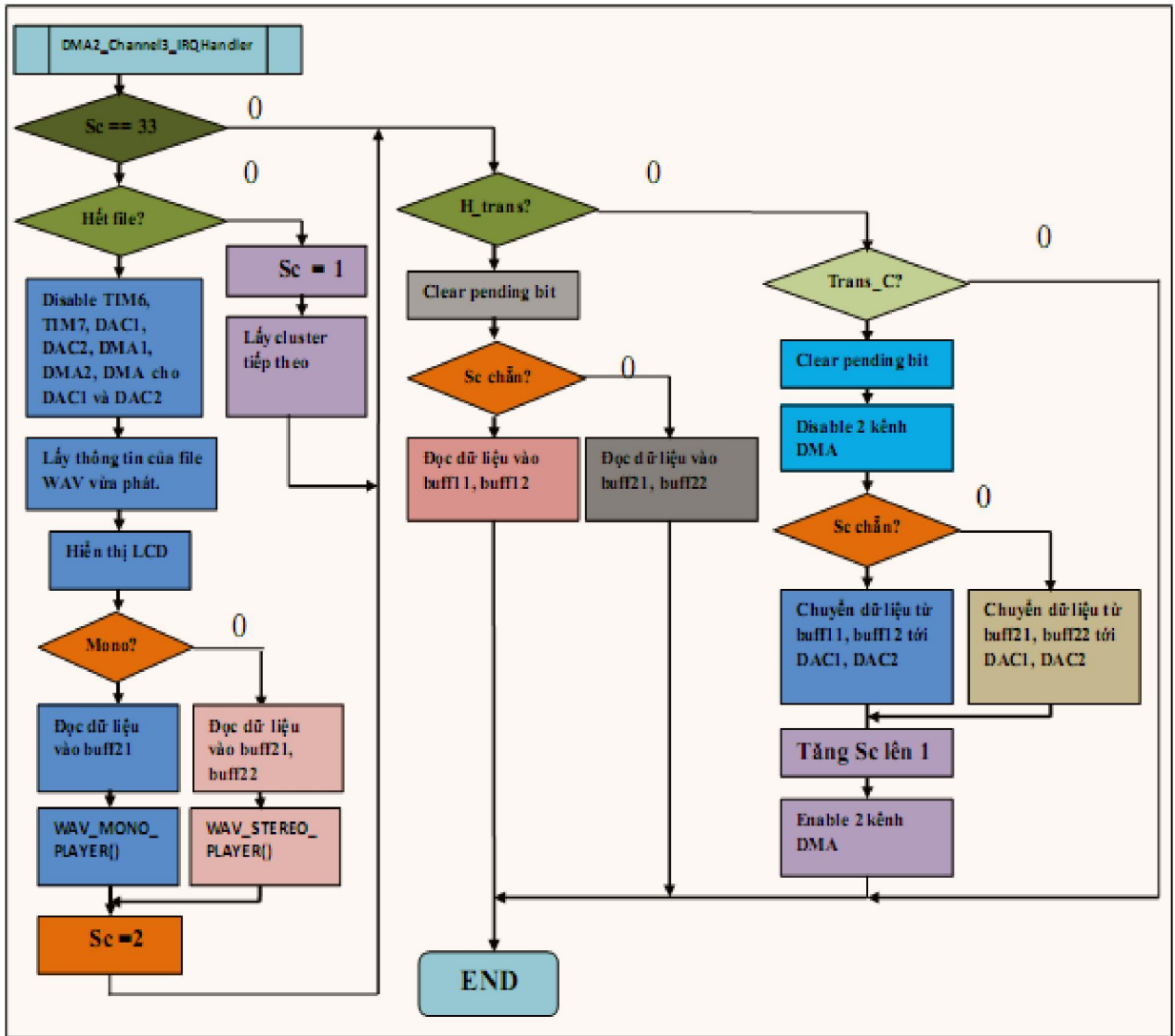
Hình 3.11: Sơ đồ giải thuật của EXTI9_5_IRQHandler

Sơ đồ giải thuật của `EXTI15_10_IRQHandler`



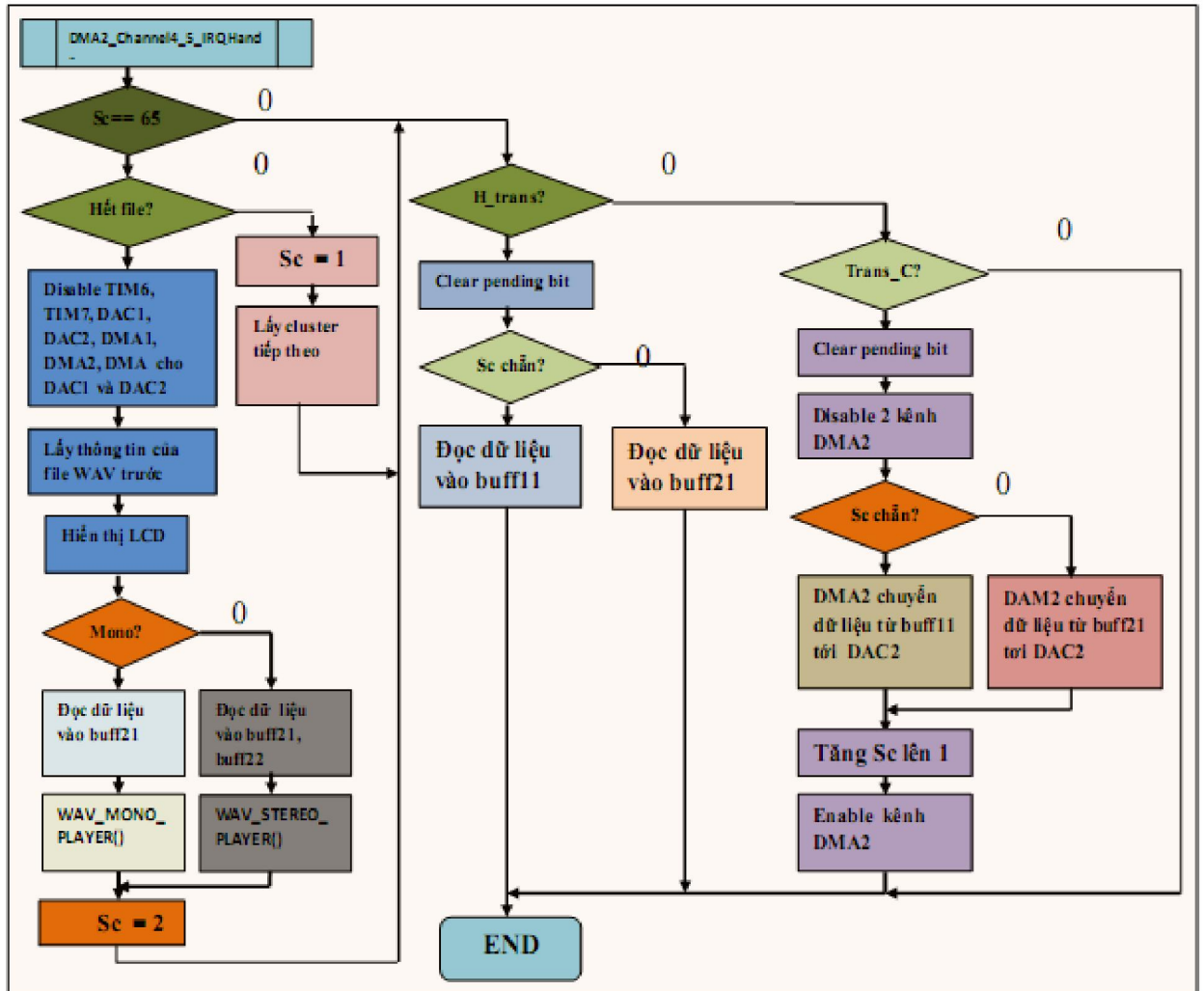
Hình 3.12: Sơ đồ giải thuật của `EXTI15_10_IRQHandler`

Sơ đồ giải thuật của DMA2_Channel3_IRQHandler



Hình 3.13: Sơ đồ giải thuật của DMA2_Channel3_IRQHandler

Sơ đồ giải thuật của DMA2_Channel4_5_IRQHandler



Hình 3.14: Sơ đồ giải thuật của DMA2_Channel4_5_IRQHandler

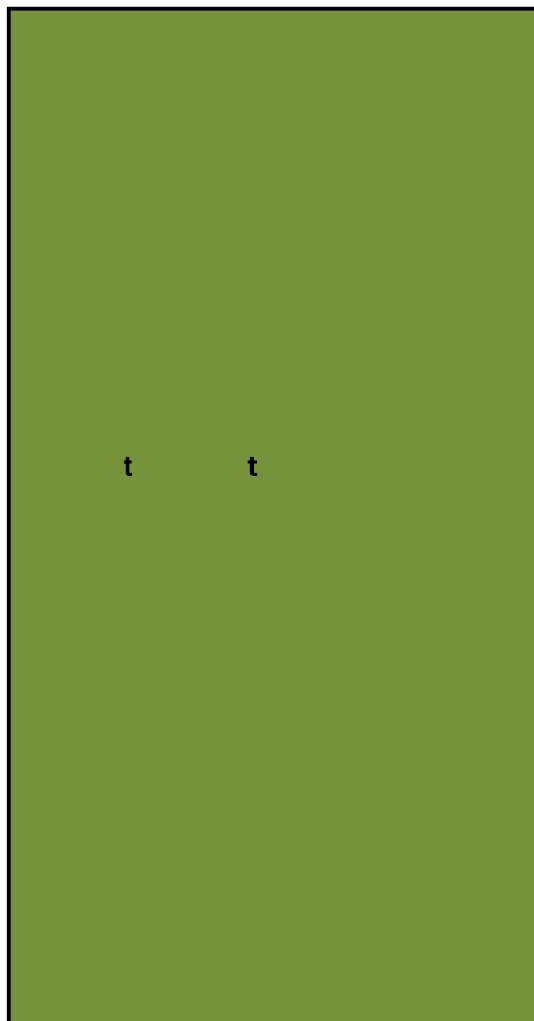
Sơ đồ giải thuật của hai hàm phát nhạc

□ WAV_STEREO_PLAYER()

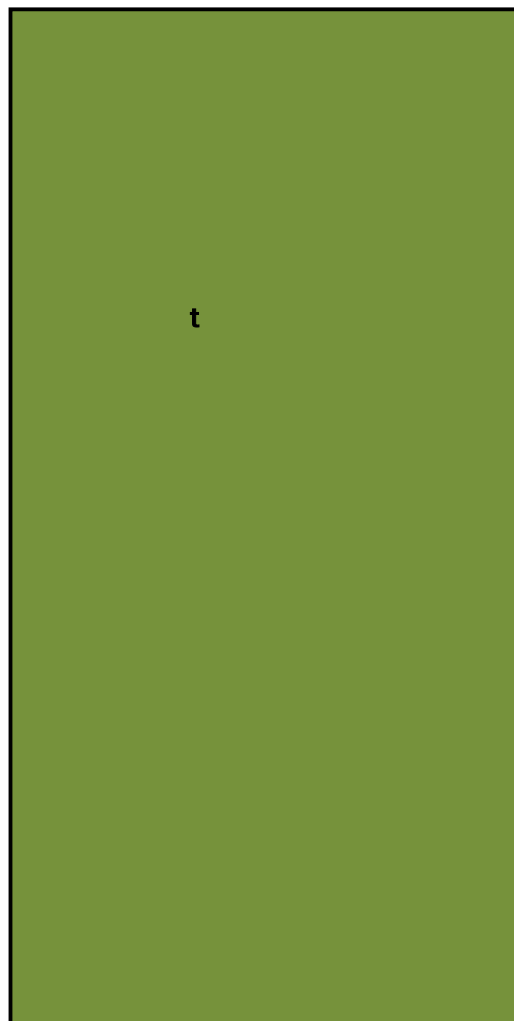
```
void WAV_STEREO_PLAYER(uint8_t *buff_addr1, uint8_t *buff_addr2, uint16_t
sampl_scale);
```

□ WAV_MONO_PLAYER

```
void WAV_MONO_PLAYER(uint8_t *buff_addr, uint16_t sampl_scale);
```



Hình 3.15: Sơ đồ giải thuật của hàm
WAV_STEREO_PLAYER



Hình 3.16: Sơ đồ giải thuật của hàm
WAV_MONO_PLAYER

CHƯƠNG 4

NHỮNG HẠN CHẾ VÀ HƯỚNG PHÁT TRIỂN

4.1 Những hạn chế của sản phẩm

- Chỉ phát được file WAVE 8 bit /sample
- Chưa linh hoạt trong việc đọc file từ Micro SD Card: như chỉ đọc file từ thư mục gốc...
- Do dùng thư viện DOSFS nên còn một số hạn chế trong việc hỗ trợ long_file_name.
- Các nút điều khiển còn tạo ra nhiễu

4.2 Hướng phát triển tiếp theo

- Dùng IC decoder 16 bit như STW5094A, PCM1772 để phát được các file có số bit/sample lớn như 16, 24 bit.
- Phát triển thêm phần DOSFS để đọc file trong thư mục gốc.
- Chuyển sang dùng bộ thư viện FATFS.
- Nhúng thư viện Mp3 decoder của cộng đồng helix vào để chơi thêm nhạc MP3.
- Dùng LCD graphic để hiển thị

Tài liệu tham khảo

- [1] Diễn đàn ARM Việt Nam. www.arm.vn.
- [2] www.arm.com. (2005-2006) Cortex-M3 Technical Reference Manual.
- [3] STMicroelectronics. (2008). STM32F103xx-Reference Manual.
- [4] Thư viện DOSFS. **Lewin A.R.W. Edwards (sysadm@zws.com)**.
www.larwe.com/zws/products/dosfs/index.html.
- [5] www.ccrma.stanford.edu. Microsoft WAVE soundfile format.
- [6] www.en.wikipedia.org/wiki/File_Allocation_Table (FAT file)
- [7] STMicroelectronics. www.st.com.
- [8] Stm32circleos forum. www.stm32circle.org

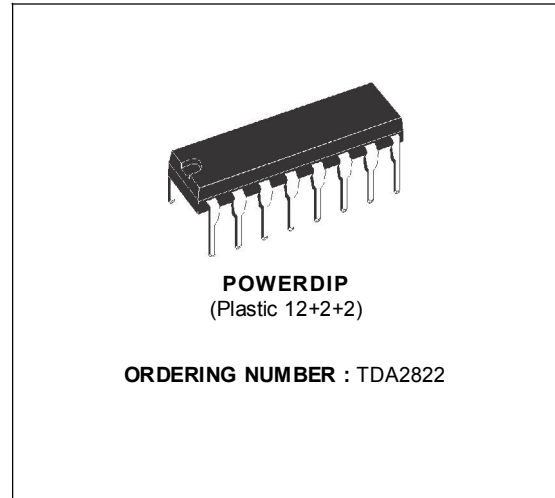


1. TDA2822

DUAL POWER AMPLIFIER

SUPPLY VOLTAGE DOWN TO 3 V
 LOW CROSSOVER DISTORSION

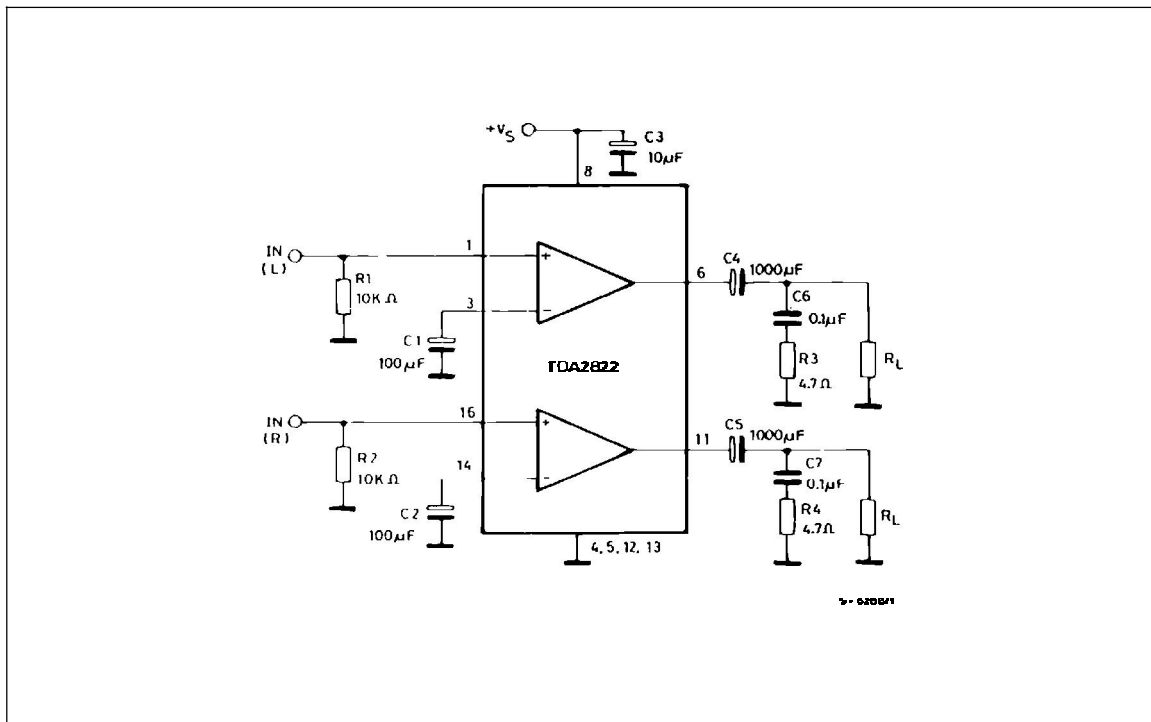
- LOW QUIESCENT CURRENT
- BRIDGE OR STEREO CONFIGURATION



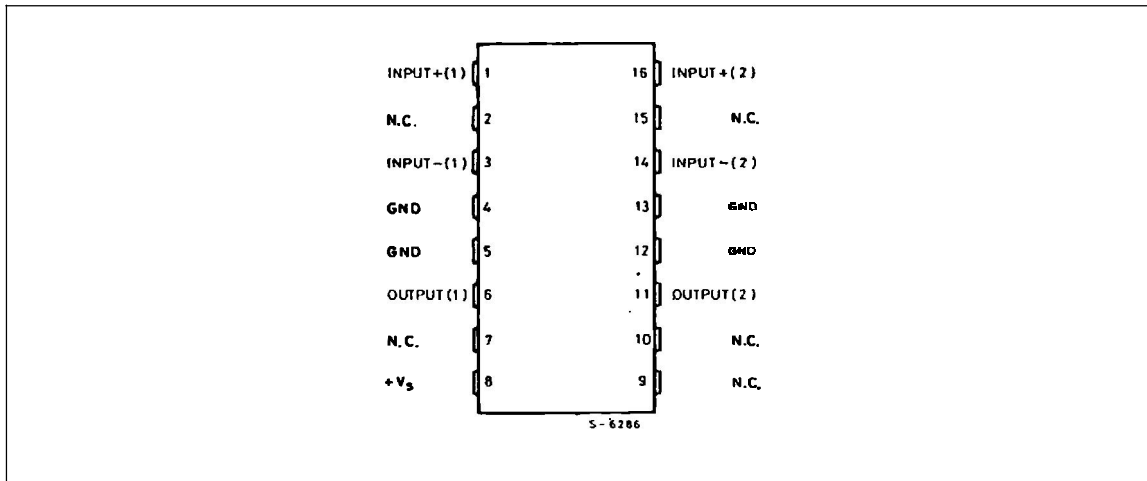
DESCRIPTION

The TDA2822 is a monolithic integrated circuit in 12+2+2 powerdip, intended for use as dual audio power amplifier in portable radios and TS sets.

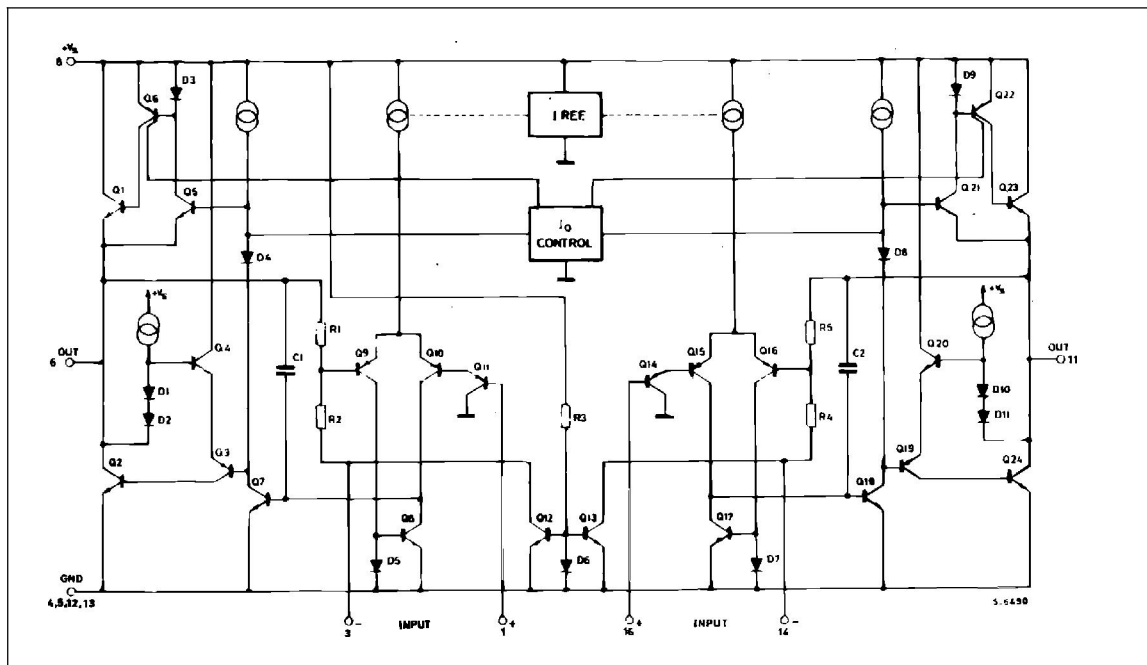
TYPICAL APPLICATION CIRCUIT (STEREO)



PIN CONNECTION (top view)



SCHEMATIC DIAGRAM



ABSOLUTE MAXIMUM RATINGS

Symbol	Parameter	Value	Unit
V_s	Supply Voltage	15	V
I_o	Output Peak Current	1.5	A
P_{tot}	Total Power Dissipation at $T_{amb} = 50\text{ C}$ at $T_{case} = 70\text{ C}$	1.25 4	W W
T_{stg}, T_j	Storage and Junction Temperature	- 40 to 150	C

THERMAL DATA

Symbol	Parameter	Value	Unit	
R _{th j-amb}	Thermal Resistance Junction-ambient	Max	80	C/W
R _{th j-case}	Thermal Resistance Junction-pins	Max	20	C/W

ELECTRICAL CHARACTERISTICS (V_s = 6 V, T_{amb} = 25 °C, unless otherwise specified)
STEREO (test circuit of fig. 1)

Symbol	Parameter	Test Condition	Min.	Typ.	Max.	Unit
V _s	Supply Voltage		3		15	V
V _c	Quiescent Output Voltage	V _s = 9 V V _s = 6 V		4 2.7		V V
I _d	Quiescent Drain Current			6	12	mA
I _b	Input Bias Current			100		nA
P _o	Output Power (each channel)	d = 10 % f = 1 kHz V _s = 9 V R _L = 4 V _s = 6 V R _L = 4 V _s = 4.5 V R _L = 4	1.3 0.45	1.7 0.65 0.32		W W W
G _v	Closed Loop Voltage Gain	f = 1 kHz	36	39	41	dB
R _i	Input Resistance	f = 1 kHz	100			k
e _N	Total Input Noise	R _s = 10 k B = 22 Hz to 22 kHz Curve A		2.5 2		V V
SVR	Supply Voltage Rejection	f = 100 Hz	24	30		dB
CS	Channel Separation	R _g = 10 k f = 1 kHz		50		dB

BRIDGE (test circuit of fig. 2)

V _s	Supply Voltage		3		15	V
I _d	Quiescent Drain Current	R _L =		6	12	mA
V _{os}	Output Offset Voltage	R _L = 8		10	60	mV
I _b	Input Bias Current			100		nA
P _o	Output Power	d = 10 % f = 1 kHz V _s = 9 V R _L = 8 V _s = 6 V R _L = 8 V _s = 4.5 V R _L = 4	2.7 0.9	3.2 1.35 1		W W W
d	Distortion (f = 1 kHz)	R _L = 8 P _o = 0.5 W		0.2		%
G _v	Closed Loop Voltage Gain	f = 1 kHz		39		dB
R _i	Input Resistance	f = 1 kHz	100			k
e _N	Total Input Noise	R _s = 10 k B = 22 Hz to 22 kHz Curve A		3 2.5		V V
SVR	Supply Voltage Rejection	f = 100 Hz		40		dB

Figure 1 : Test Circuit (stereo).

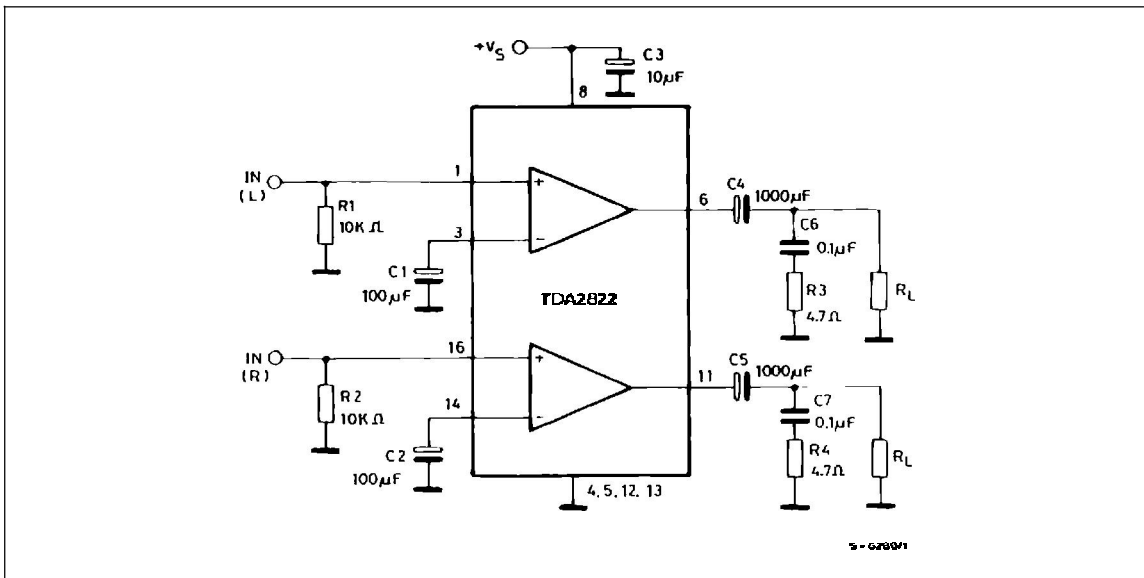


Figure 2 : P.C. Board and Components Layout of the Circuit of Figure 1 (1:1 scale).

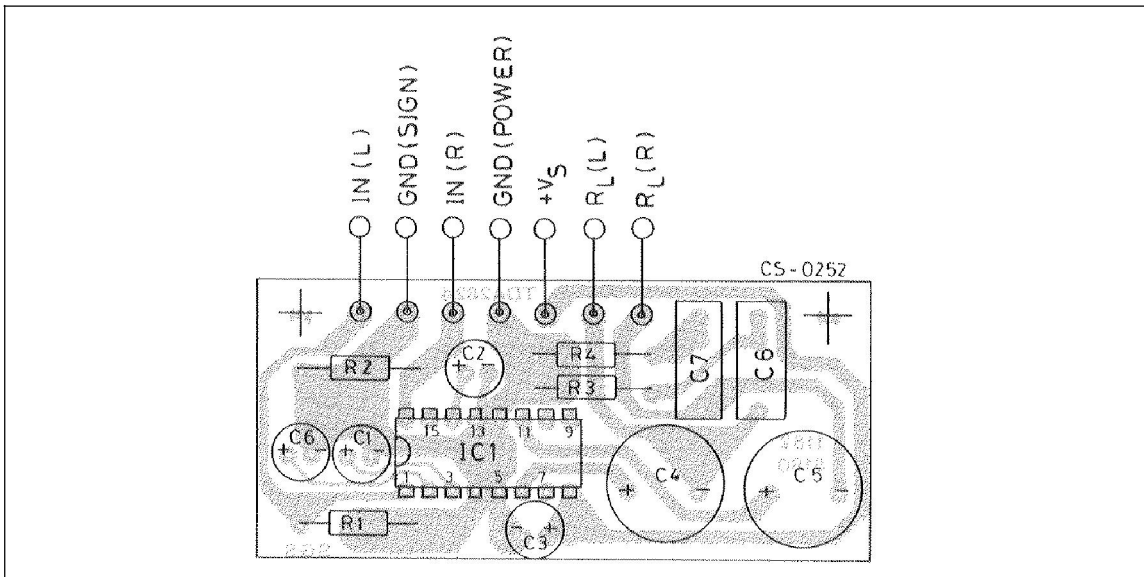


Figure 3 : Test Circuit (bridge).

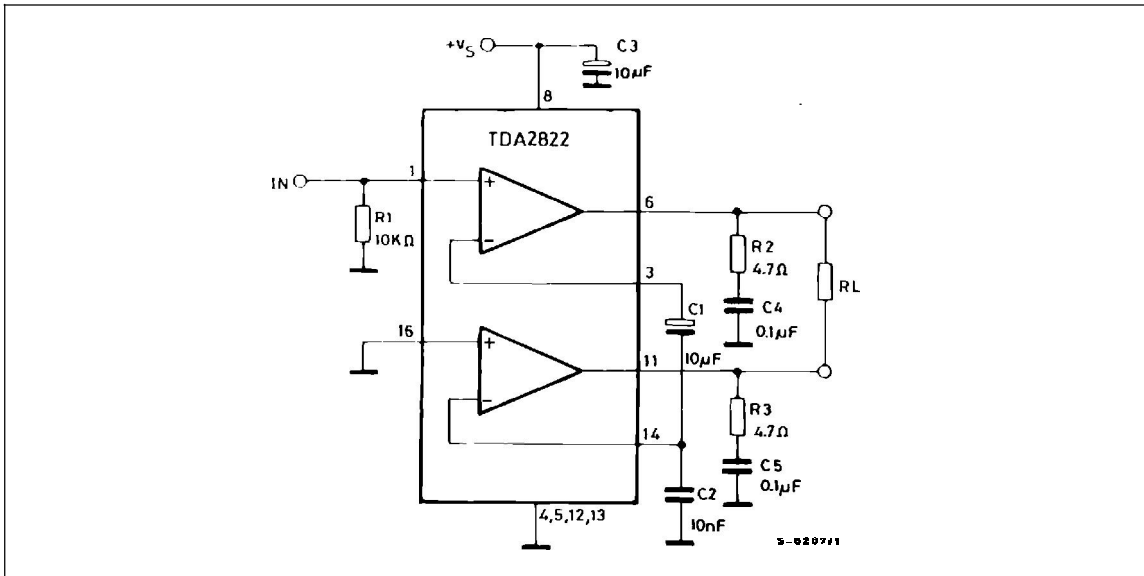


Figure 4 : P.C. Board and Components Layout of the Circuit of Figure 3 (1:1 scale).

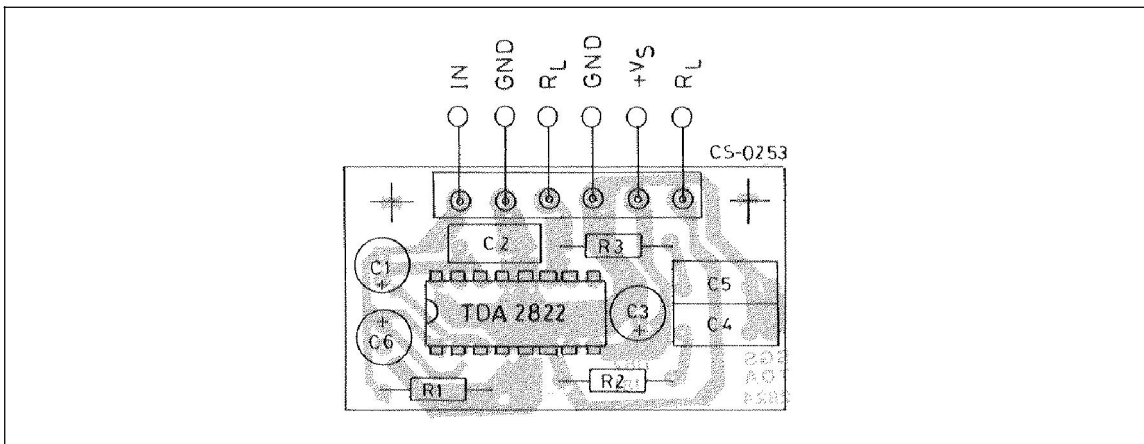


Figure 5 : Output Power vs. Supply Voltage (Stereo).

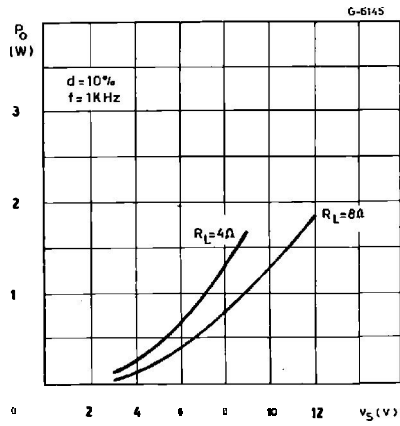


Figure 6 : Output Power vs. Supply Voltage (Bridge).

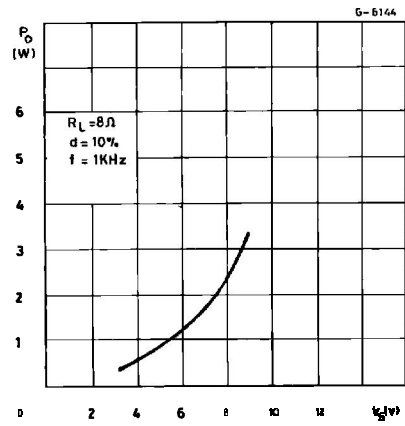


Figure 7 : Distorsion vs. Output Power (Bridge).

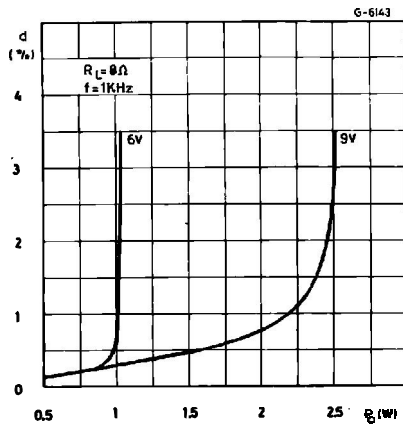


Figure 8 : Distorsion vs. Output Power (Bridge).

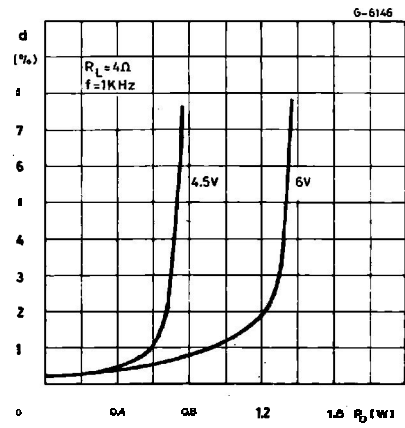


Figure 9 : Supply Voltage Rejection vs. Frequency.

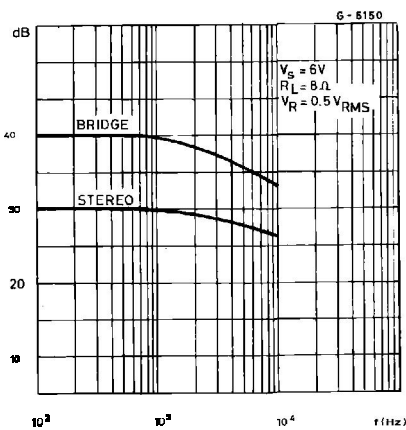


Figure 10 : Quiescent Current vs. Supply Voltage.

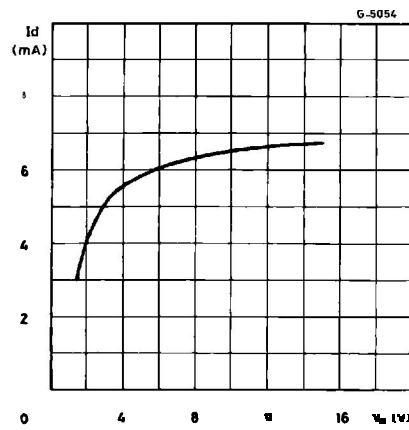


Figure 11 : Total Power Dissipation vs. Output Power (Stereo).

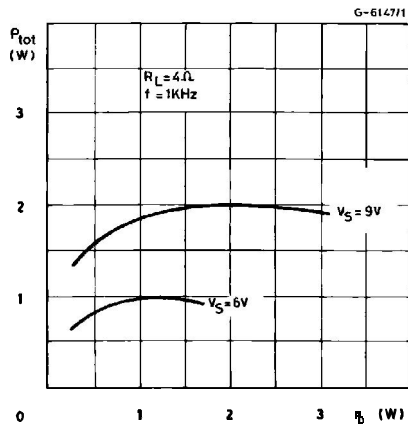


Figure 12 : Total Power Dissipation vs. Output Power (Bridge).

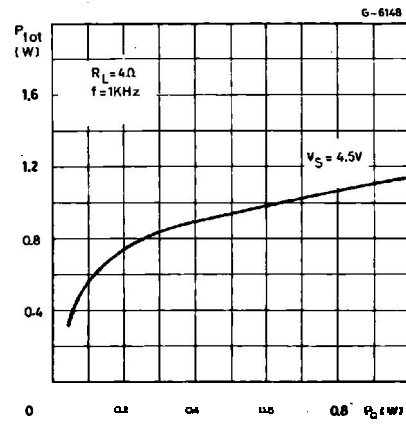


Figure 13 : Total Power Dissipation vs. Output Power (Bridge).

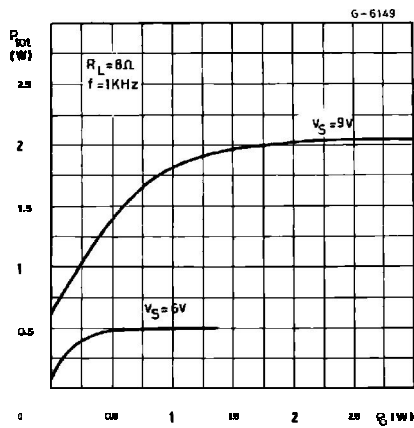
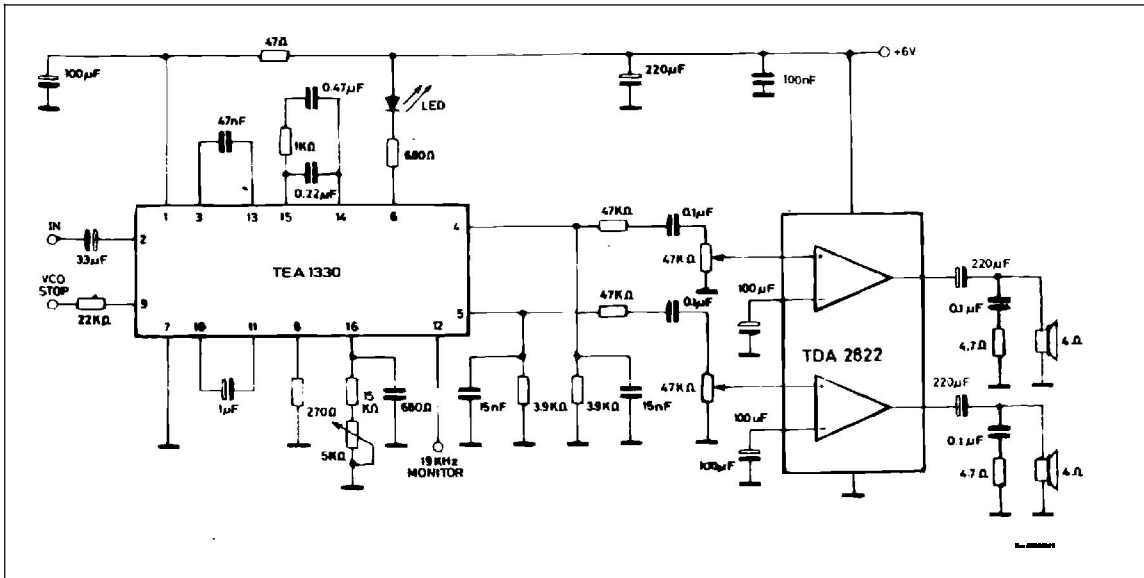


Figure 14 : Application Circuit for Portable Radios.



MOUNTING INSTRUCTION

The $R_{thj-amb}$ of the TDA2822 can be reduced by soldering the GND pins to a suitable copper area of the printed circuit board (Figure 15) or to an external heatsink (Figure 16).

The diagram of Figure 17 shows the maximum dissipable power P_{tot} and the $R_{thj-amb}$ as a function of the side " " of two equal square copper areas having a thickness of 35 (1.4 mils).

During soldering the pins temperature must not exceed 260 °C and the soldering time must not be longer than 12 seconds.

The external heatsink or printed circuit copper area must be connected to electrical ground.

Figure 15 : Example of P.C. Board Copper Area which is used as Heatsink.

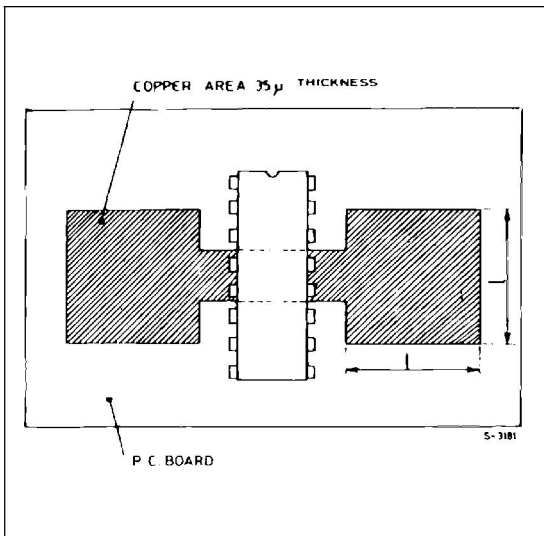


Figure 16 : External Heatsink Mounting Example.

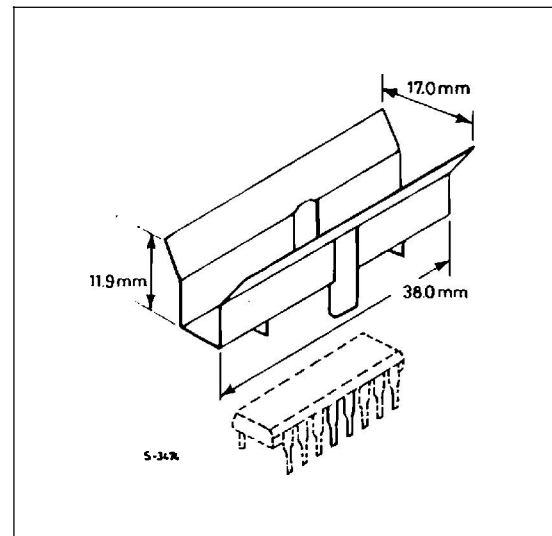


Figure 6 : Maximum Dissipable Power and Junction to Ambient Thermal Resistance vs. Side " ".

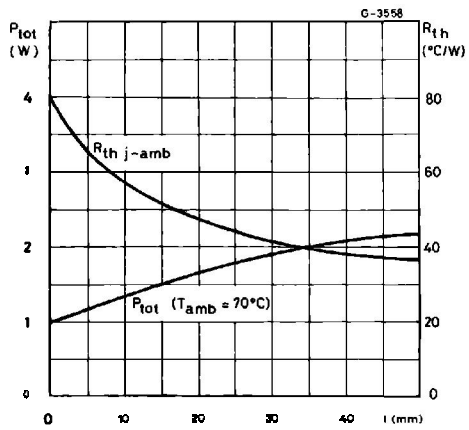
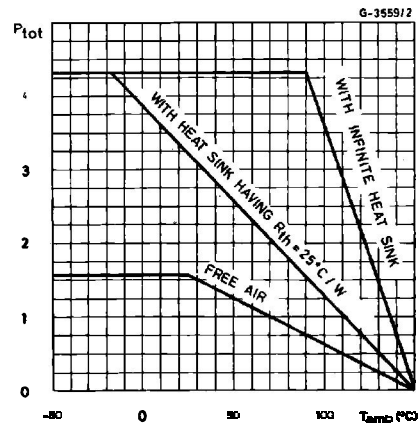
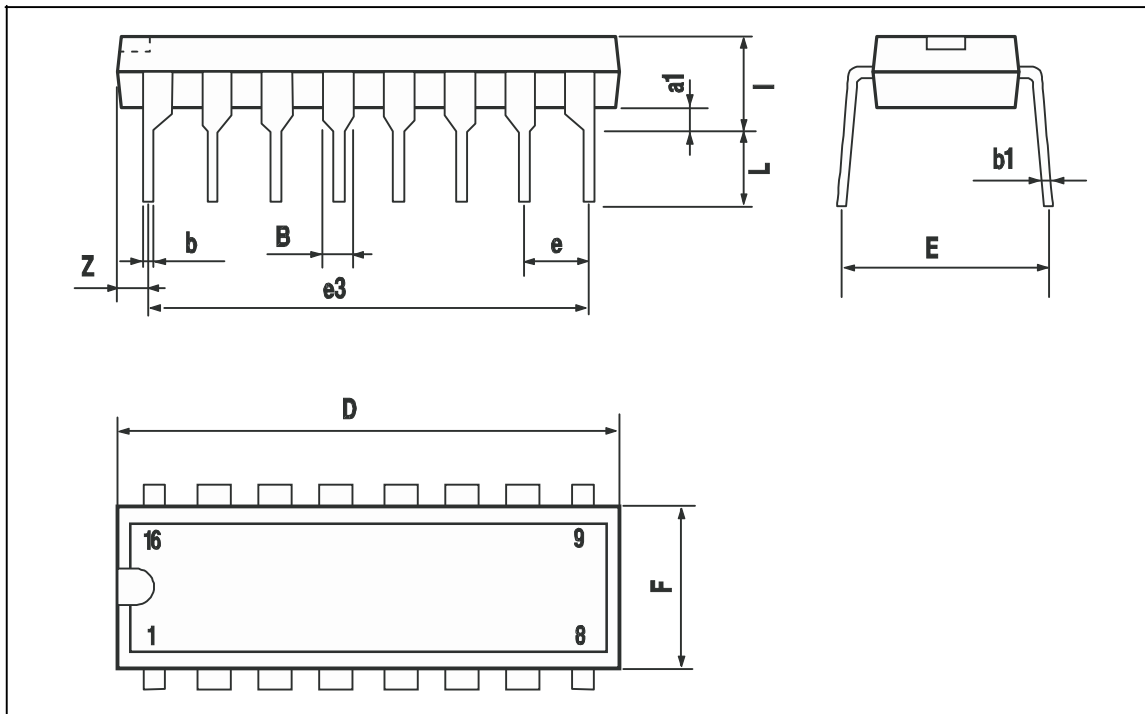


Figure 7 : Maximum Allowable Power Dissipation vs. Ambient Temperature.



POWERDIP 16 PACKAGE MECHANICAL DATA

DIM.	mm			inch		
	MIN.	TYP.	MAX.	MIN.	TYP.	MAX.
a1	0.51			0.020		
B	0.85		1.40	0.033		0.055
b		0.50			0.020	
b1	0.38		0.50	0.015		0.020
D			20.0			0.787
E		8.80			0.346	
e		2.54			0.100	
e3		17.78			0.700	
F			7.10			0.280
l			5.10			0.201
L		3.30			0.130	
Z			1.27			0.050



2. LM1117/LM1117I

800mA Low-Dropout Linear Regulator

General Description

The LM1117 is a series of low dropout voltage regulators with a dropout of 1.2V at 800mA of load current. It has the same pin-out as National Semiconductor's industry standard LM317.

The LM1117 is available in an adjustable version, which can set the output voltage from 1.25V to 13.8V with only two external resistors. In addition, it is also available in five fixed voltages, 1.8V, 2.5V, 2.85V, 3.3V, and 5V.

The LM1117 offers current limiting and thermal shutdown. Its circuit includes a zener trimmed bandgap reference to assure output voltage accuracy to within $\pm 1\%$.

The LM1117 series is available in SOT-223, TO-220, and TO-252 D-PAK packages. A minimum of 10 μ F tantalum capacitor is required at the output to improve the transient response and stability.

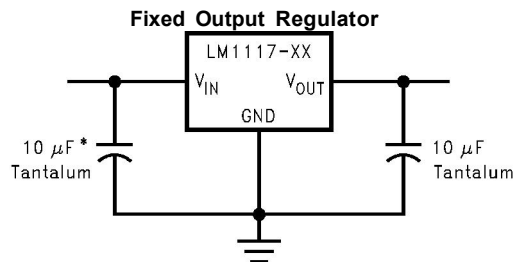
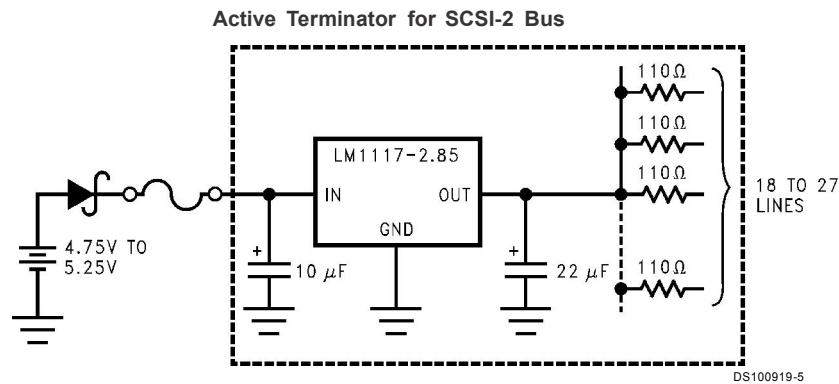
Features

- n Available in 1.8V, 2.5V, 2.85V, 3.3V, 5V, and Adjustable Versions
- n Space Saving SOT-223 Package
- n Current Limiting and Thermal Protection
- n Output Current 800mA
- n Line Regulation 0.2% (Max)
- n Load Regulation 0.4% (Max)
- n Temperature Range
 - LM1117 0°C to 125°C
 - LM1117I -40°C to 125°C

Applications

- n 2.85V Model for SCSI-2 Active Termination
- n Post Regulator for Switching DC/DC Converter
- n High Efficiency Linear Regulators
- n Battery Charger
- n Battery Powered Instrumentation

Typical Application

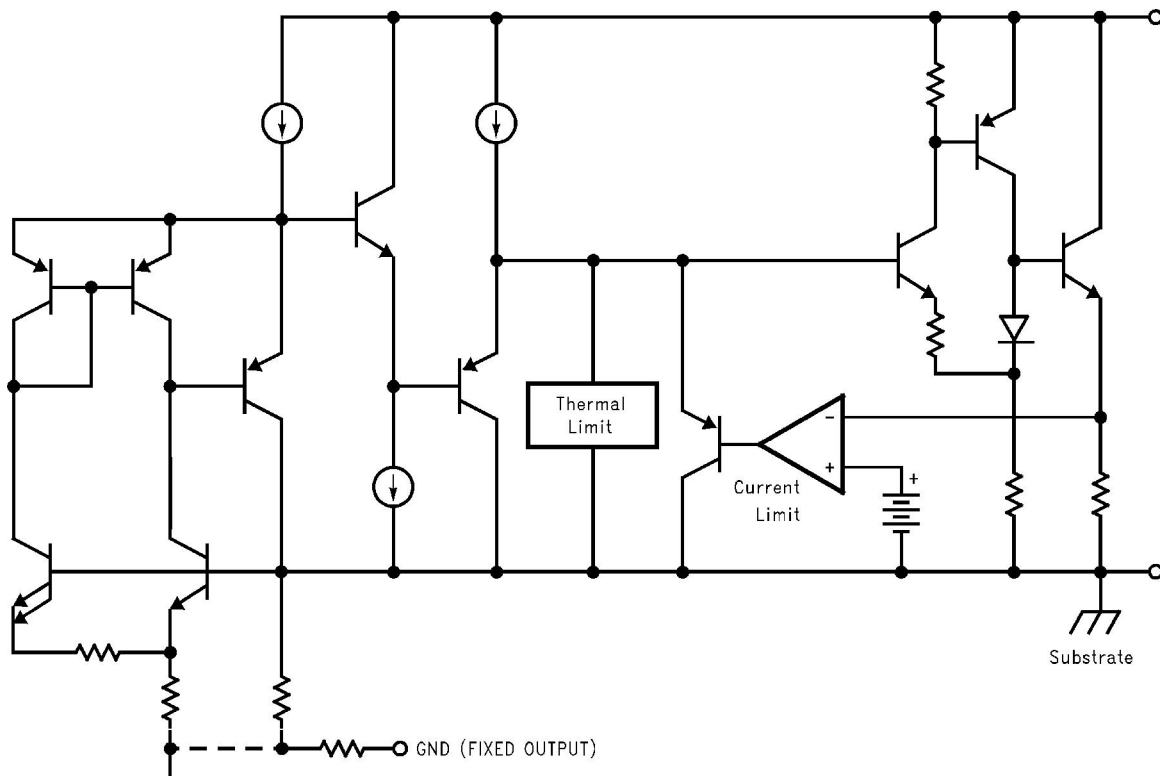


* Required if the regulator is located far from the power supply filter

DS100919-28

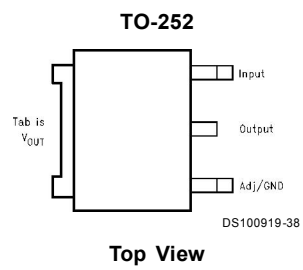
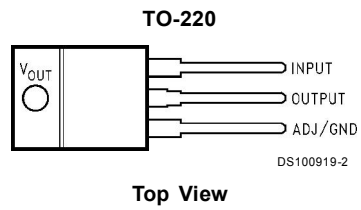
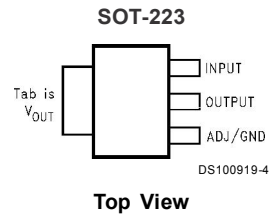
Package	Temperature Range	Part Number	Packaging Marking	Transport Media	NSC Drawing
3-lead SOT-223	0°C to +125°C	LM1117MPX-ADJ	N03A	Tape and Reel	MA04A
		LM1117MPX-1.8	N12A	Tape and Reel	
		LM1117MPX-2.5	N13A	Tape and Reel	
		LM1117MPX-2.85	N04A	Tape and Reel	
		LM1117MPX-3.3	N05A	Tape and Reel	
		LM1117MPX-5.0	N06A	Tape and Reel	
	-40°C to +125°C	LM1117IMPX-ADJ	N03B	Tape and Reel	
		LM1117IMPX-3.3	N05B	Tape and Reel	
3-lead TO-220	0°C to +125°C	LM1117T-ADJ	LM1117T-ADJ	Rails	T03B
		LM1117T-2.85	LM1117T-2.85	Rails	
		LM1117T-3.3	LM1117T-3.3	Rails	
		LM1117T-5.0	LM1117T-5.0	Rails	
3-lead TO-252	0°C to +125°C	LM1117DTX-ADJ	LM1117DT-ADJ	Tape and Reel	TD03B
		LM1117DTX-1.8	LM1117DT-1.8	Tape and Reel	
		LM1117DTX-2.5	LM1117DT-2.5	Tape and Reel	
		LM1117DTX-2.85	LM1117DT-2.85	Tape and Reel	
		LM1117DTX-3.3	LM1117DT-3.3	Tape and Reel	
		LM1117DTX-5.0	LM1117DT-5.0	Tape and Reel	
	-40°C to +125°C	LM1117IDTX-ADJ	LM1117IDT-ADJ	Tape and Reel	
		LM1117IDTX-3.3	LM1117IDT-3.3	Tape and Reel	
		LM1117IDTX-5.0	LM1117IDT-5.0	Tape and Reel	

Block Diagram



DS100919-1

Connection Diagrams



Absolute Maximum Ratings (Note 1)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Maximum Input Voltage (V _{IN} to GND)		
LM1117-ADJ, LM1117-1.8, LM1117-2.5, LM1117-3.3, LM1117-5.0, LM1117I-ADJ, LM1117I-3.3, LM1117I-5.0	20V	
Power Dissipation (Note 2)	Internally Limited	
Junction Temperature (T _J) (Note 2)	150°C	
Storage Temperature Range	-65°C to 150°C	
Lead Temperature		
TO-220 (T) Package	260°C, 10 sec	

SOT-223 (IMP) Package
ESD Tolerance (Note 3)

260°C, 4 sec
2000V

Operating Ratings (Note 1)

Input Voltage (V _{IN} to GND)		
LM1117-ADJ, LM1117-1.8, LM1117-2.5, LM1117-3.3, LM1117-5.0, LM1117I-ADJ, LM1117I-3.3, LM1117I-5.0		15V
LM1117-2.85		10V
Junction Temperature Range (T _J)(Note 2)		
LM1117		0°C to 125°C
LM1117I		-40°C to 125°C

LM1117 Electrical Characteristics

Typicals and limits appearing in normal type apply for T_J = 25°C. Limits appearing in **Boldface** type apply over the entire junction temperature range for operation, 0°C to 125°C.

Symbol	Parameter	Conditions	Min (Note 5)	Typ (Note 4)	Max (Note 5)	Units
V _{REF}	Reference Voltage	LM1117-ADJ I _{OUT} = 10mA, V _{IN} -V _{OUT} = 2V, T _J = 25°C	1.238	1.250	1.262	V
		10mA I _{OUT} 800mA, 1.4V V _{IN} -V _{OUT} 10V	1.225	1.250	1.270	V
V _{OUT}	Output Voltage	LM1117-1.8 I _{OUT} = 10mA, V _{IN} = 3.8V, T _J = 25°C	1.782	1.800	1.818	V
		0 I _{OUT} 800mA, 3.2V V _{IN} 10V	1.746	1.800	1.854	V
		LM1117-2.5 I _{OUT} = 10mA, V _{IN} = 4.5V, T _J = 25°C	2.475	2.500	2.525	V
		0 I _{OUT} 800mA, 3.9V V _{IN} 10V	2.450	2.500	2.550	V
		LM1117-2.85 I _{OUT} = 10mA, V _{IN} = 4.85V, T _J = 25°C	2.820	2.850	2.880	V
		0 I _{OUT} 800mA, 4.25V V _{IN} 10V	2.790	2.850	2.910	V
		0 I _{OUT} 500mA, V _{IN} = 4.10V	2.790	2.850	2.910	V
V _{OUT}	Line Regulation (Note 6)	LM1117-ADJ I _{OUT} = 10mA, 1.5V V _{IN} -V _{OUT} 13.75V		0.035	0.2	%
		LM1117-1.8 I _{OUT} = 0mA, 3.2V V _{IN} 10V		1	6	mV
		LM1117-2.5 I _{OUT} = 0mA, 3.9V V _{IN} 10V		1	6	mV
		LM1117-2.85 I _{OUT} = 0mA, 4.25V V _{IN} 10V		1	6	mV
		LM1117-3.3 I _{OUT} = 0mA, 4.75V V _{IN} 15V		1	6	mV
		LM1117-5.0 I _{OUT} = 0mA, 6.5V V _{IN} 15V		1	10	mV

Typicals and limits appearing in normal type apply for $T_J = 25^\circ\text{C}$. Limits appearing in **Boldface** type apply over the entire junction temperature range for operation, 0°C to 125°C .

Symbol	Parameter	Conditions	Min (Note 5)	Typ (Note 4)	Max (Note 5)	Units
V_{OUT}	Load Regulation (Note 6)	LM1117-ADJ $V_{IN}-V_{OUT} = 3\text{V}$, $10 I_{OUT} 800\text{mA}$		0.2	0.4	%
		LM1117-1.8 $V_{IN} = 3.2\text{V}$, $0 I_{OUT} 800\text{mA}$		1	10	mV
		LM1117-2.5 $V_{IN} = 3.9\text{V}$, $0 I_{OUT} 800\text{mA}$		1	10	mV
		LM1117-2.85 $V_{IN} = 4.25\text{V}$, $0 I_{OUT} 800\text{mA}$		1	10	mV
		LM1117-3.3 $V_{IN} = 4.75\text{V}$, $0 I_{OUT} 800\text{mA}$		1	10	mV
		LM1117-5.0 $V_{IN} = 6.5\text{V}$, $0 I_{OUT} 800\text{mA}$		1	15	mV
$V_{IN}-V_{OUT}$	Dropout Voltage (Note 7)	$I_{OUT} = 100\text{mA}$		1.10	1.20	V
		$I_{OUT} = 500\text{mA}$		1.15	1.25	V
		$I_{OUT} = 800\text{mA}$		1.20	1.30	V
I_{LIMIT}	Current Limit	$V_{IN}-V_{OUT} = 5\text{V}$, $T_J = 25^\circ\text{C}$	800	1200	1500	mA
	Minimum Load Current (Note 8)	LM1117-ADJ $V_{IN} = 15\text{V}$		1.7	5	mA
	Quiescent Current	LM1117-1.8 $V_{IN} 15\text{V}$		5	10	mA
		LM1117-2.5 $V_{IN} 15\text{V}$		5	10	mA
		LM1117-2.85 $V_{IN} 10\text{V}$		5	10	mA
		LM1117-3.3 $V_{IN} 15\text{V}$		5	10	mA
		LM1117-5.0 $V_{IN} 15\text{V}$		5	10	mA
	Thermal Regulation	$T_A = 25^\circ\text{C}$, 30ms Pulse		0.01	0.1	%/W
	Ripple Regulation	$f_{RIPPLE} = 1 20\text{Hz}$, $V_{IN}-V_{OUT} = 3\text{V}$ $V_{RIPPLE} = 1V_{PP}$	60	75		dB
	Adjust Pin Current			60	120	μA
	Adjust Pin Current Change	$10 I_{OUT} 800\text{mA}$, $1.4\text{V } V_{IN}-V_{OUT} 10\text{V}$		0.2	5	μA
	Temperature Stability			0.5		%
	Long Term Stability	$T_A = 125^\circ\text{C}$, 1000Hrs		0.3		%
	RMS Output Noise	(% of V_{OUT}), $10\text{Hz } f 10\text{kHz}$		0.003		%
	Thermal Resistance Junction-to-Case	3-Lead SOT-223		15.0		$^\circ\text{C/W}$
		3-Lead TO-220		3.0		$^\circ\text{C/W}$
		3-Lead TO-252		10		$^\circ\text{C/W}$
	Thermal Resistance Junction-to-Ambient (No heat sink; No air flow)	3-Lead SOT-223		136		$^\circ\text{C/W}$
		3-Lead TO-220		79		$^\circ\text{C/W}$
		3-Lead TO-252 (Note 9)		92		$^\circ\text{C/W}$

Typicals and limits appearing in normal type apply for $T_J = 25^\circ\text{C}$. Limits appearing in **Boldface** type apply over the entire junction temperature range for operation, -40°C to 125°C .

Symbol	Parameter	Conditions	Min (Note 5)	Typ (Note 4)	Max (Note 5)	Units
V_{REF}	Reference Voltage	LM1117I-ADJ $I_{OUT} = 10\text{mA}$, $V_{IN}-V_{OUT} = 2\text{V}$, $T_J = 25^\circ\text{C}$	1.238	1.250	1.262	V
		10mA I_{OUT} 800mA , 1.4V $V_{IN}-V_{OUT}$ 10V	1.200	1.250	1.290	V
V_{OUT}	Output Voltage	LM1117I-3.3 $I_{OUT} = 10\text{mA}$, $V_{IN} = 5\text{V}$, $T_J = 25^\circ\text{C}$	3.267	3.300	3.333	V
		0 I_{OUT} 800mA , 4.75V V_{IN} 10V	3.168	3.300	3.432	V
V_{OUT}	Output Voltage	LM1117I-5.0 $I_{OUT} = 10\text{mA}$, $V_{IN} = 7\text{V}$, $T_J = 25^\circ\text{C}$	4.950	5.000	5.050	V
		0 I_{OUT} 800mA , 6.5V V_{IN} 12V	4.800	5.000	5.200	V
V_{OUT}	Line Regulation (Note 6)	LM1117I-ADJ $I_{OUT} = 10\text{mA}$, 1.5V $V_{IN}-V_{OUT}$ 13.75V		0.035	0.3	%
		LM1117I-3.3 $I_{OUT} = 0\text{mA}$, 4.75V V_{IN} 15V		1	10	mV
		LM1117I-5.0 $I_{OUT} = 0\text{mA}$, 6.5V V_{IN} 15V		1	15	mV
V_{OUT}	Load Regulation (Note 6)	LM1117I-ADJ $V_{IN}-V_{OUT} = 3\text{V}$, 10 I_{OUT} 800mA		0.2	0.5	%
		LM1117I-3.3 $V_{IN} = 4.75\text{V}$, 0 I_{OUT} 800mA		1	15	mV
		LM1117I-5.0 $V_{IN} = 6.5\text{V}$, 0 I_{OUT} 800mA		1	20	mV
$V_{IN}-V_{OUT}$	Dropout Voltage (Note 7)	$I_{OUT} = 100\text{mA}$		1.10	1.30	V
		$I_{OUT} = 500\text{mA}$		1.15	1.35	V
		$I_{OUT} = 800\text{mA}$		1.20	1.40	V
I_{LIMIT}	Current Limit	$V_{IN}-V_{OUT} = 5\text{V}$, $T_J = 25^\circ\text{C}$	800	1200	1500	mA
	Minimum Load Current (Note 8)	LM1117I-ADJ $V_{IN} = 15\text{V}$		1.7	5	mA
	Quiescent Current	LM1117I-3.3 V_{IN} 15V		5	15	mA
		LM1117I-5.0 V_{IN} 15V		5	15	mA
	Thermal Regulation	$T_A = 25^\circ\text{C}$, 30ms Pulse		0.01	0.1	%/W
	Ripple Regulation	$f_{RIPPLE} = 1$ 20Hz, $V_{IN}-V_{OUT} = 3\text{V}$ $V_{RIPPLE} = 1V_{PP}$	60	75		dB
	Adjust Pin Current			60	120	μA
	Adjust Pin Current Change	10 I_{OUT} 800mA , 1.4V $V_{IN}-V_{OUT}$ 10V		0.2	10	μA
	Temperature Stability			0.5		%
	Long Term Stability	$T_A = 125^\circ\text{C}$, 1000Hrs		0.3		%
	RMS Output Noise	(% of V_{OUT}), 10Hz f 10kHz		0.003		%
	Thermal Resistance Junction-to-Case	3-Lead SOT-223		15.0		$^\circ\text{C/W}$
		-Lead TO-252		10		$^\circ\text{C/W}$
	Thermal Resistance Junction-to-Ambient (No heat sink; No air flow)	3-Lead SOT-223		136		$^\circ\text{C/W}$
		3-Lead TO-252 (Note 9)		92		$^\circ\text{C/W}$

Note 1: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is intended to be functional, but specific performance is not guaranteed. For guaranteed specifications and the test conditions, see the Electrical Characteristics.

Note 2: The maximum power dissipation is a function of $T_{J(max)}$, J_A , and T_A . The maximum allowable power dissipation at any ambient temperature is $P_D = (T_{J(max)} - T_A) / J_A$. All numbers apply for packages soldered directly into a PC board.

Note 3: For testing purposes, ESD was applied using human body model, 1.5k in series with 100pF.

Note 4: Typical Values represent the most likely parametric norm.

Note 5: All limits are guaranteed by testing or statistical analysis.

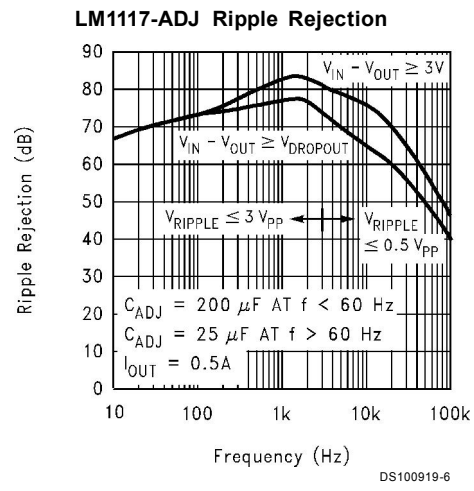
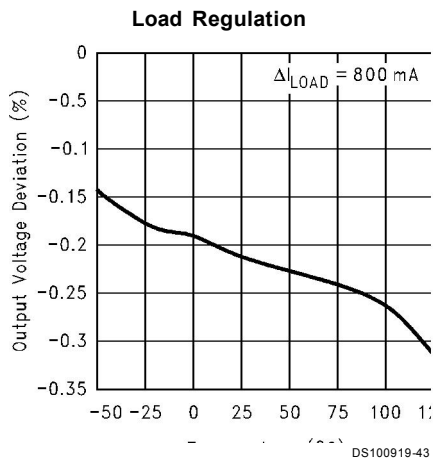
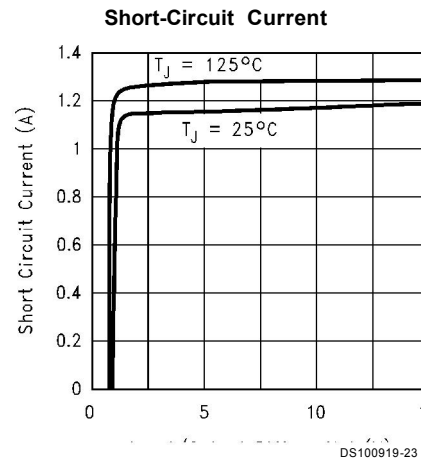
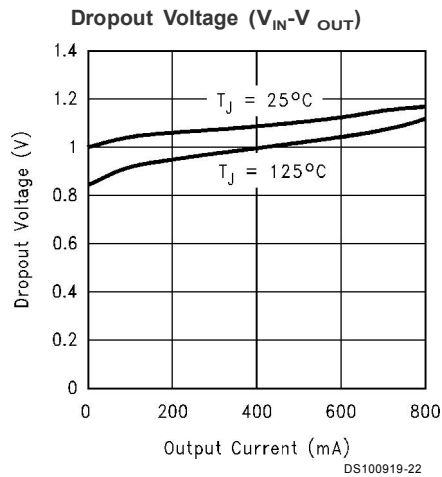
Note 6: Load and line regulation are measured at constant junction room temperature.

Note 7: The dropout voltage is the input/output differential at which the circuit ceases to regulate against further reduction in input voltage. It is measured when the output voltage has dropped 100mV from the nominal value obtained at $V_{IN} = V_{OUT} + 1.5V$.

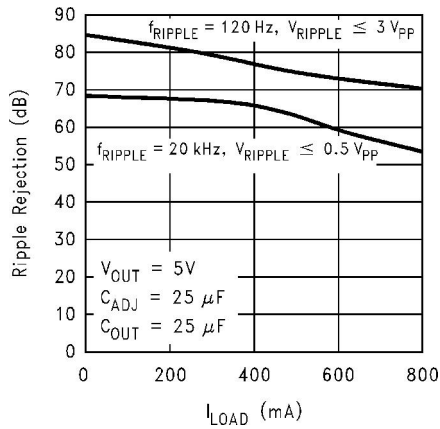
Note 8: The minimum output current required to maintain regulation.

Note 9: Minimum pad size of 0.038in²

Typical Performance Characteristics

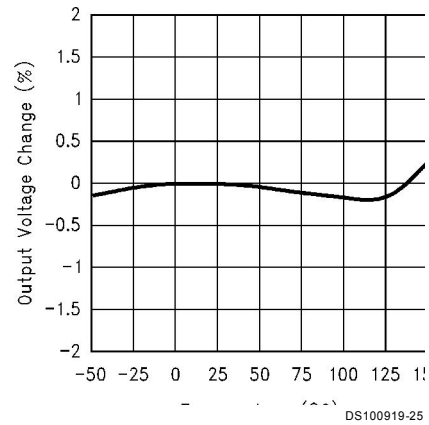


LM1117-ADJ Ripple Rejection vs. Current



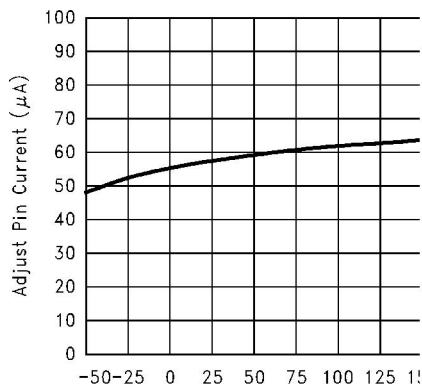
DS100919-7

Temperature Stability



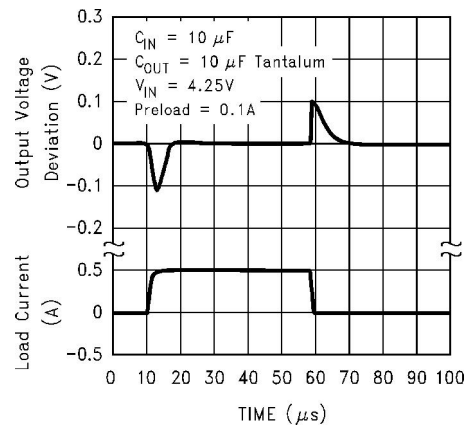
DS100919-25

Adjust Pin Current



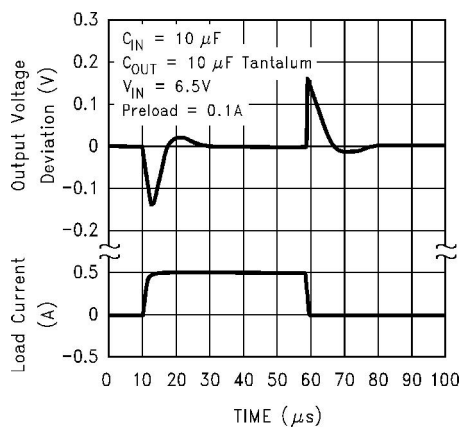
DS100919-26

LM1117-2.85 Load Transient Response



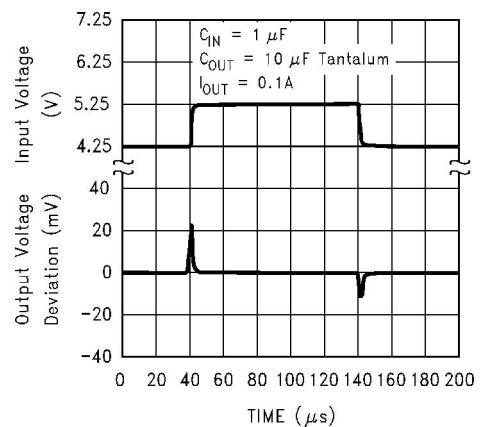
DS100919-8

LM1117-5.0 Load Transient Response

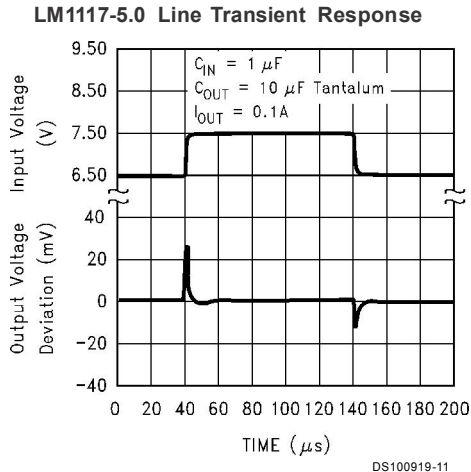


DS100919-9

LM1117-2.85 Line Transient Response



DS100919-10



APPLICATION NOTE

1.0 External Capacitors/Stability

1.1 Input Bypass Capacitor

An input capacitor is recommended. A 10 μF tantalum on the input is a suitable input bypassing for almost all applications.

1.2 Adjust Terminal Bypass Capacitor

The adjust terminal can be bypassed to ground with a bypass capacitor (C_{ADJ}) to improve ripple rejection. This bypass capacitor prevents ripple from being amplified as the output voltage is increased. At any ripple frequency, the impedance of the C_{ADJ} should be less than $R1$ to prevent the ripple from being amplified:

$$1/(2 * f_{RIPPLE} * C_{ADJ}) < R1$$

The $R1$ is the resistor between the output and the adjust pin. Its value is normally in the range of 100-200 Ω . For example, with $R1 = 124 \Omega$ and $f_{RIPPLE} = 120Hz$, the C_{ADJ} should be $> 11\mu F$.

1.3 Output Capacitor

The output capacitor is critical in maintaining regulator stability, and must meet the required conditions for both minimum amount of capacitance and ESR (Equivalent Series Resistance). The minimum output capacitance required by the LM1117 is 10 μF , if a tantalum capacitor is used. Any increase of the output capacitance will merely improve the loop stability and transient response. The ESR of the output capacitor should be less than 0.5 Ω . In the case of the adjustable regulator, when the C_{ADJ} is used, a larger output capacitance (22 μF tantalum) is required.

2.0 Output Voltage

The LM1117 adjustable version develops a 1.25V reference voltage, V_{REF} , between the output and the adjust terminal. As shown in Figure 1, this voltage is applied across resistor $R1$ to generate a constant current $I1$. The current I_{ADJ} from the adjust terminal could introduce error to the output. But since it is very small (60 μA) compared with the $I1$ and very constant with line and load changes, the error can be ignored. The constant current $I1$ then flows through the output set resistor $R2$ and sets the output voltage to the desired level.

For fixed voltage devices, $R1$ and $R2$ are integrated inside the devices.

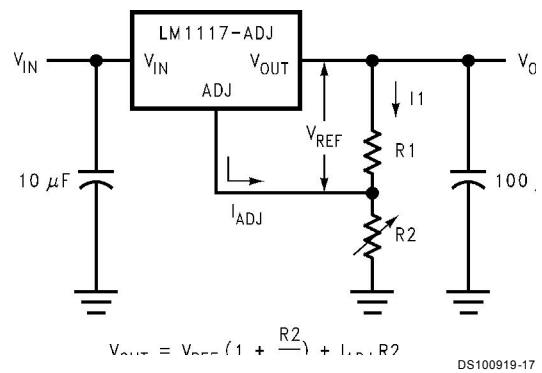


FIGURE 1. Basic Adjustable Regulator

3.0 Load Regulation

The LM1117 regulates the voltage that appears between its output and ground pins, or between its output and adjust pins. In some cases, line resistances can introduce errors to the voltage across the load. To obtain the best load regulation, a few precautions are needed.

Figure 2, shows a typical application using a fixed output regulator. The $Rt1$ and $Rt2$ are the line resistances. It is obvious that the V_{LOAD} is less than the V_{OUT} by the sum of the voltage drops along the line resistances. In this case, the load regulation seen at the R_{LOAD} would be degraded from the data sheet specification. To improve this, the load should be tied directly to the output terminal on the positive side and directly tied to the ground terminal on the negative side.

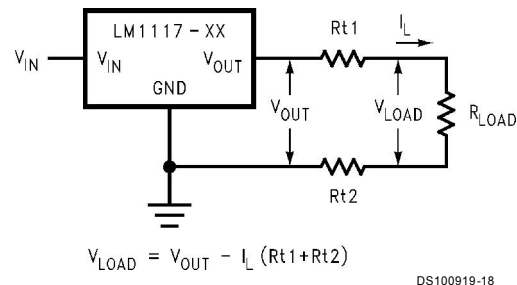


FIGURE 2. Typical Application using Fixed Output Regulator

APPLICATION NOTE

When the adjustable regulator is used (Figure 3), the best performance is obtained with the positive side of the resistor R1 tied directly to the output terminal of the regulator rather than near the load. This eliminates line drops from appearing effectively in series with the reference and degrading regulation. For example, a 5V regulator with 0.05 resistance between the regulator and load will have a load regulation due to line resistance of $0.05 \times I_L$. If R1 (=125) is connected near the load, the effective line resistance will be $0.05 (1+R2/R1)$ or in this case, it is 4 times worse. In addition, the ground side of the resistor R2 can be returned near the ground of the load to provide remote ground sensing and improve load regulation.

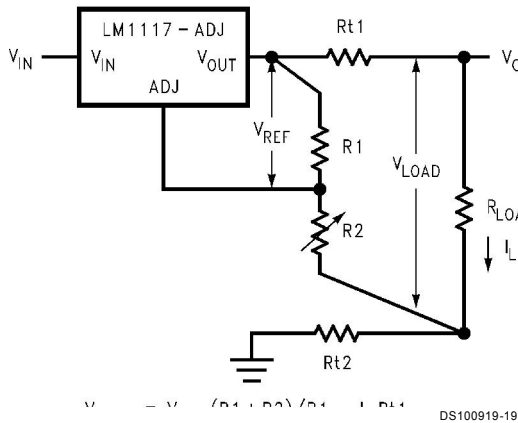


FIGURE 3. Best Load Regulation using Adjustable Output Regulator

4.0 Protection Diodes

Under normal operation, the LM1117 regulators do not need any protection diode. With the adjustable device, the internal resistance between the adjust and output terminals limits the current. No diode is needed to divert the current around the regulator even with capacitor on the adjust terminal. The adjust pin can take a transient signal of $\pm 25V$ with respect to the output voltage without damaging the device.

When a output capacitor is connected to a regulator and the input is shorted to ground, the output capacitor will discharge into the output of the regulator. The discharge current depends on the value of the capacitor, the output voltage of the regulator, and rate of decrease of V_{IN} . In the LM1117 regulators, the internal diode between the output and input pins can withstand microsecond surge currents of 10A to 20A. With an extremely large output capacitor (1000 μF), and with input instantaneously shorted to ground, the regulator could be damaged.

In this case, an external diode is recommended between the output and input pins to protect the regulator, as shown in Figure 4.

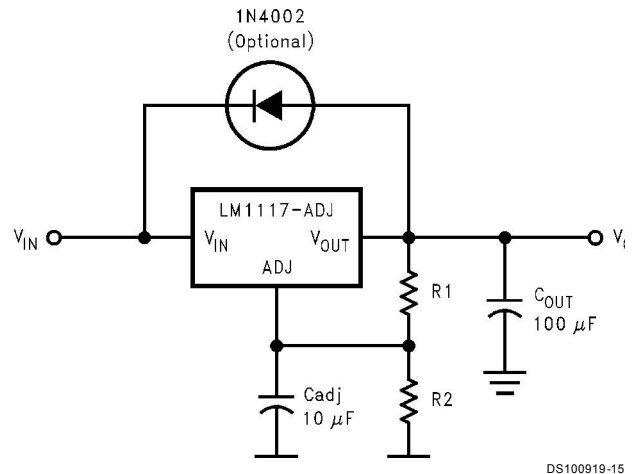


FIGURE 4. Regulator with Protection Diode

5.0 Heatsink Requirements

When an integrated circuit operates with an appreciable current, its junction temperature is elevated. It is important to quantify its thermal limits in order to achieve acceptable performance and reliability. This limit is determined by summing the individual parts consisting of a series of temperature rises from the semiconductor junction to the operating environment. A one-dimensional steady-state model of conduction heat transfer is demonstrated in Figure 5. The heat generated at the device junction flows through the die to the die attach pad, through the lead frame to the surrounding case material, to the printed circuit board, and eventually to the ambient environment. Below is a list of variables that may affect the thermal resistance and in turn the need for a heatsink.

R^{JC} (Component Variables)	R^{CA} (Application Variables)
Leadframe Size & Material	Mounting Pad Size, Material, & Location
No. of Conduction Pins	Placement of Mounting Pad
Die Size	PCB Size & Material
Die Attach Material	Traces Length & Width
Molding Compound Size and Material	Adjacent Heat Sources
	Volume of Air Ambient
	Temperature Shape of Mounting Pad

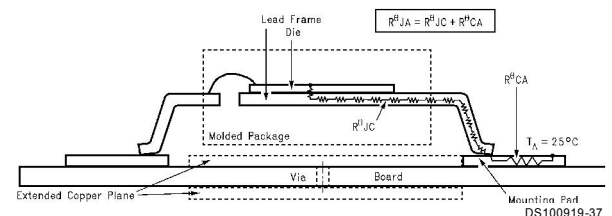


FIGURE 5. Cross-sectional view of Integrated Circuit Mounted on a printed circuit board. Note that the case temperature is measured at the point where the leads contact with the mounting pad surface

APPLICATION NOTE (Continued)

The LM1117 regulators have internal thermal shutdown to protect the device from over-heating. Under all possible operating conditions, the junction temperature of the LM1117 must be within the range of 0°C to 125°C. A heatsink may be required depending on the maximum power dissipation and maximum ambient temperature of the application. To determine if a heatsink is needed, the power dissipated by the regulator, P_D , must be calculated:

$$I_{IN} = I_L + I_G$$

$$P_D = (V_{IN} - V_{OUT})I_L + V_{IN}I_G$$

Figure 6 shows the voltages and currents which are present in the circuit.

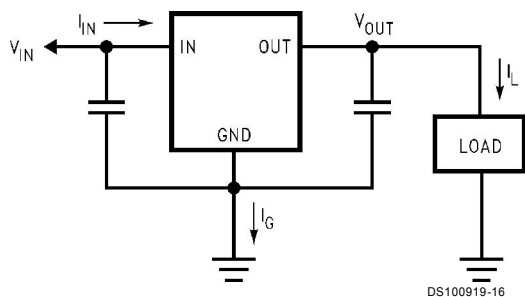


FIGURE 6. Power Dissipation Diagram

The next parameter which must be calculated is the maximum allowable temperature rise, $T_R(max)$:

$$T_R(max) = T_J(max) - T_A(max)$$

where $T_J(max)$ is the maximum allowable junction temperature (125°C), and $T_A(max)$ is the maximum ambient temperature which will be encountered in the application.

Using the calculated values for $T_R(max)$ and P_D , the maximum allowable value for the junction-to-ambient thermal resistance (θ_{JA}) can be calculated:

$$\theta_{JA} = T_R(max) / P_D$$

If the maximum allowable value for θ_{JA} is found to be 136°C/W for SOT-223 package or 79°C/W for TO-220 package or 92°C/W for TO-252 package, no heatsink is needed since the package alone will dissipate enough heat to satisfy these requirements. If the calculated value for θ_{JA} falls below these limits, a heatsink is required.

As a design aid, Table 1 shows the value of the θ_{JA} of SOT-223 and TO-252 for different heatsink area. The copper patterns that we used to measure these θ_{JA} s are shown at the end of the Application Notes Section. Figure 7 and Figure 8 reflects the same test results as what are in the Table 1

Figure 9 and Figure 10 shows the maximum allowable power dissipation vs. ambient temperature for the SOT-223 and TO-252 device. Figures Figure 11 and Figure 12 shows the maximum allowable power dissipation vs. copper area (in²) for the SOT-223 and TO-252 devices. Please see AN1028 for power enhancement techniques to be used with SOT-223 and TO-252 packages.

TABLE 1. θ_{JA} Different Heatsink Area

Layout	Copper Area		Thermal Resistance	
	Top Side (in ²)*	Bottom Side (in ²)	(θ_{JA} , °C/W) SOT-223	(θ_{JA} , °C/W) TO-252
1	0.0123	0	136	103
2	0.066	0	123	87
3	0.3	0	84	60
4	0.53	0	75	54
5	0.76	0	69	52
6	1	0	66	47
7	0	0.2	115	84
8	0	0.4	98	70
9	0	0.6	89	63
10	0	0.8	82	57
11	0	1	79	57
12	0.066	0.066	125	89
13	0.175	0.175	93	72
14	0.284	0.284	83	61
15	0.392	0.392	75	55
16	0.5	0.5	70	53

*Tab of device attached to topside copper

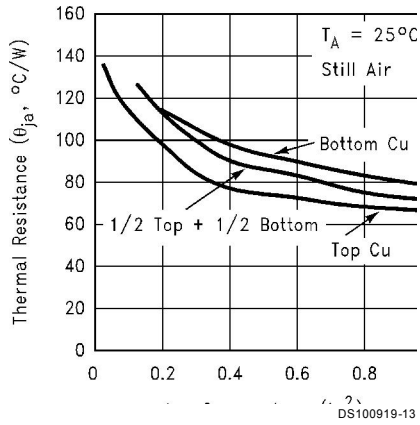


FIGURE 7. θ_{JA} vs. 1oz Copper Area for SOT-223

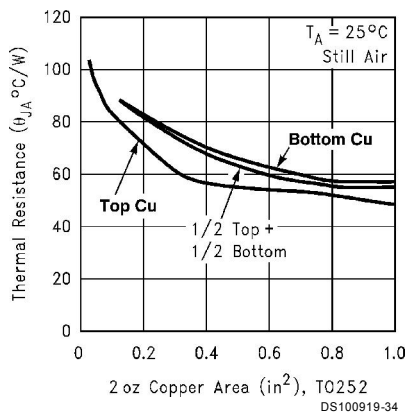


FIGURE 8. θ_{JA} vs. 2oz Copper Area for TO-252

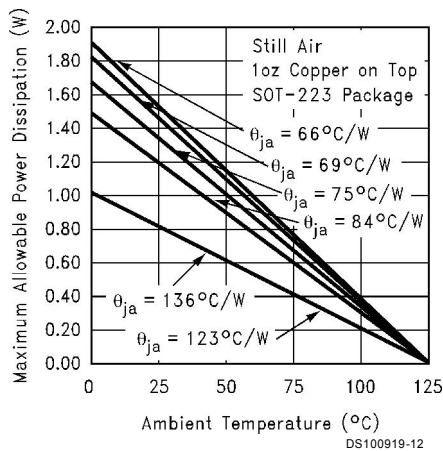


FIGURE 9. Maximum Allowable Power Dissipation vs. Ambient Temperature for SOT-223

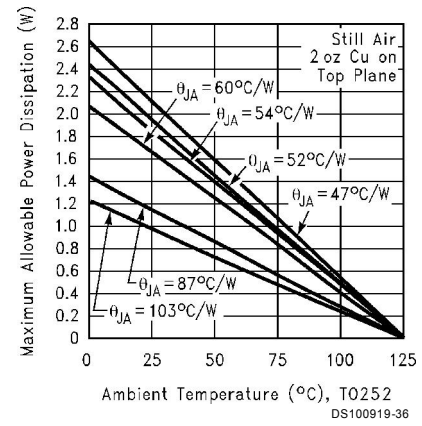


FIGURE 10. Maximum Allowable Power Dissipation vs. Ambient Temperature for TO-252

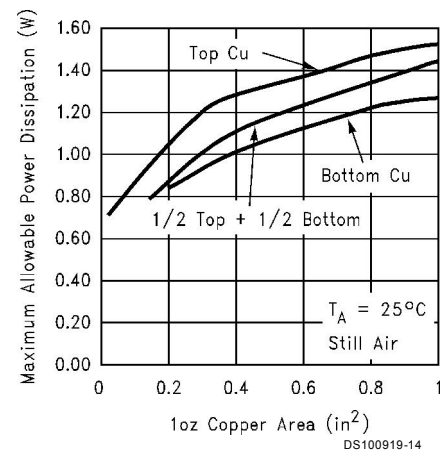


FIGURE 11. Maximum Allowable Power Dissipation vs. 1oz Copper Area for SOT-223

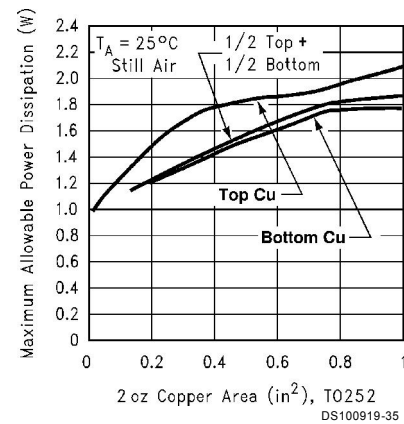
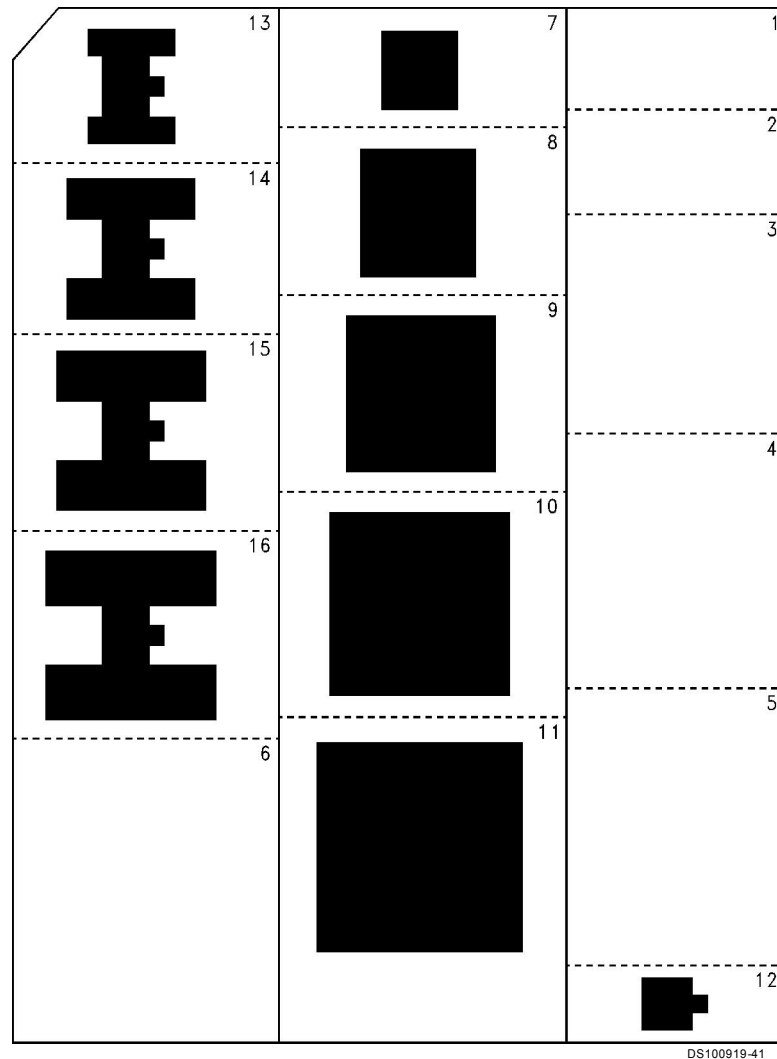
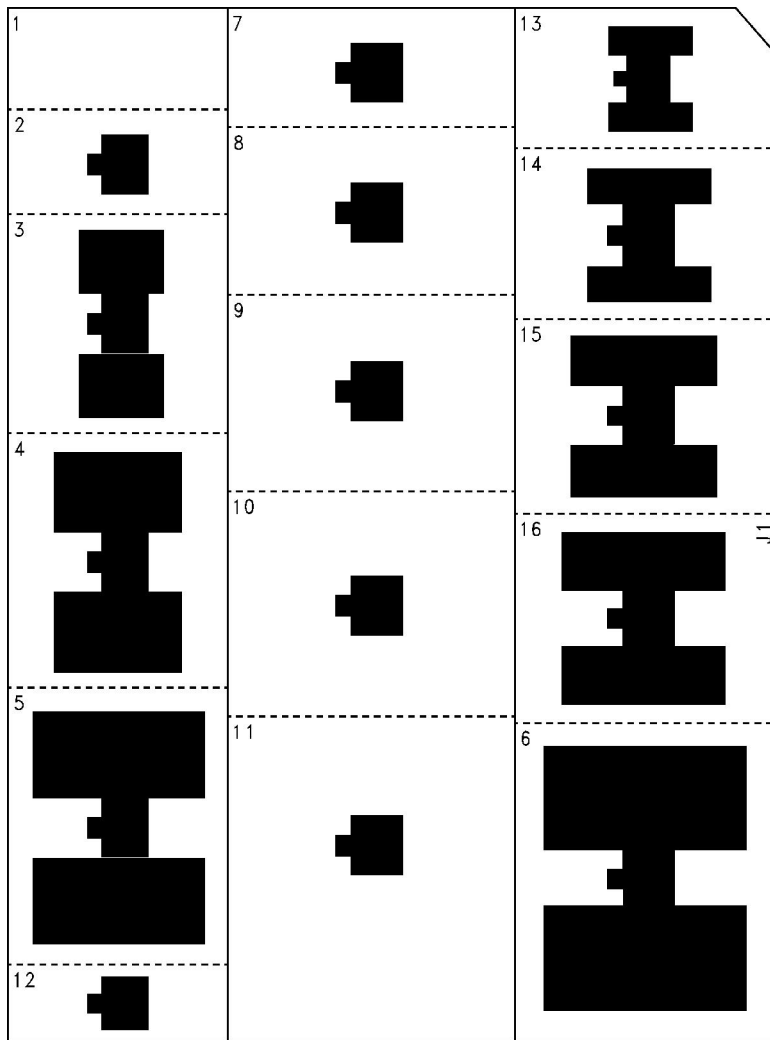


FIGURE 12. Maximum Allowable Power Dissipation vs. 2oz Copper Area for TO-252



DS100919-41

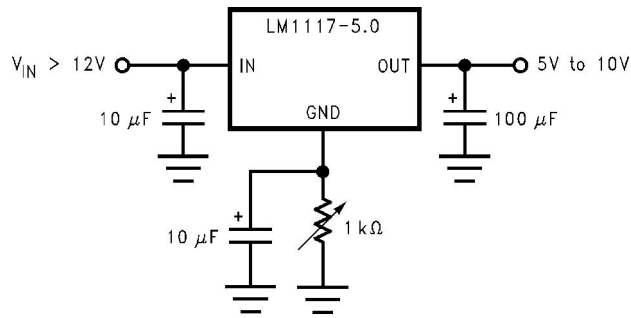
FIGURE 13. Top View of the Thermal Test Pattern in Actual Scale



DS100919-42

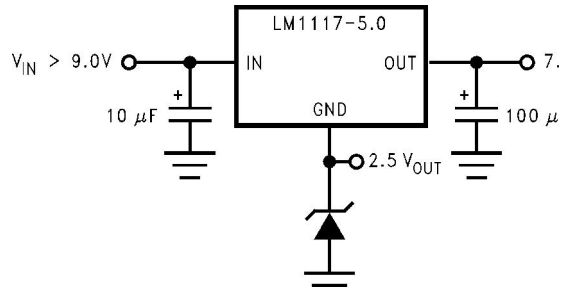
FIGURE 14. Bottom View of the Thermal Test Pattern in Actual Scale

Typical Application Circuits



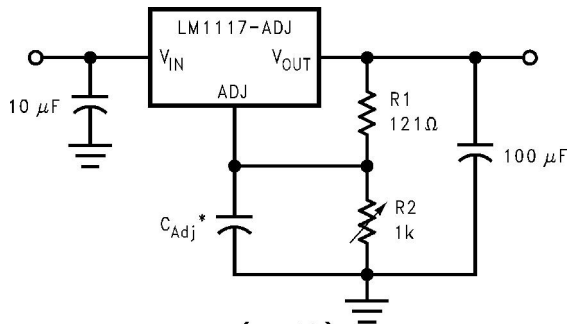
DS100919-30

Adjusting Output of Fixed Regulators



DS100919-31

Regulator with Reference

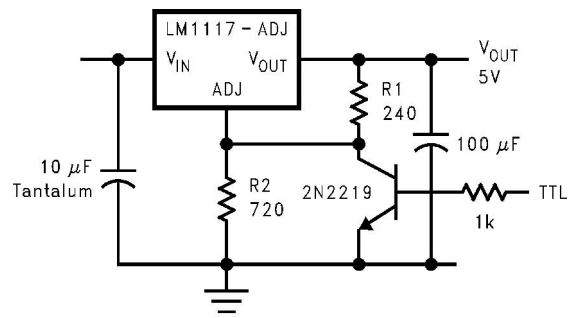


$$V_{OUT} = 1.25 \left(1 + \frac{R2}{R1} \right)$$

* C_{Adj} is optional, however it will improve ripple rejection.

DS100919-29

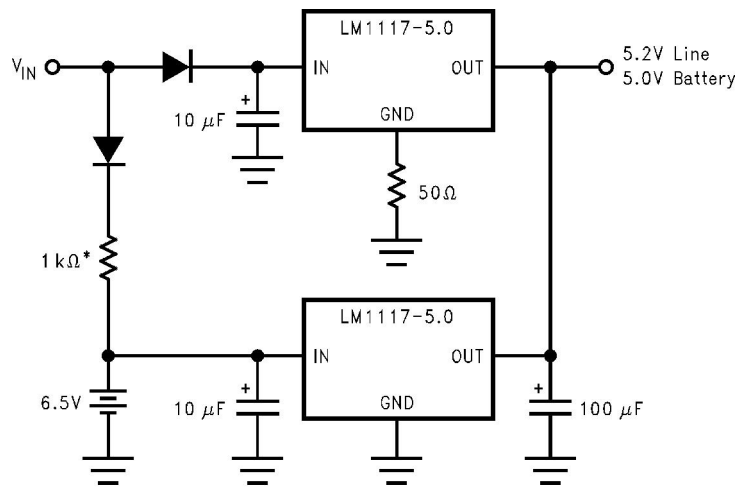
1.25V to 10V Adjustable Regulator with Improved Ripple Rejection



* Min. output ≈ 1.25V

DS100919-27

5V Logic Regulator with Electronic Shutdown*



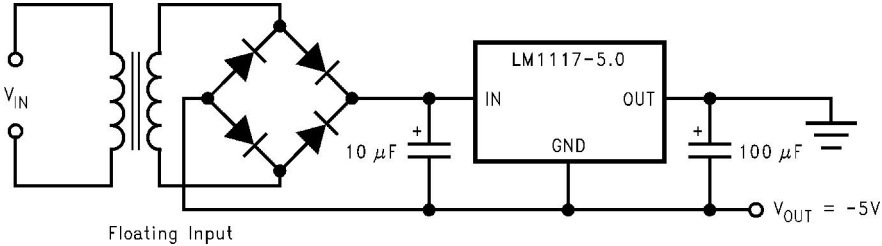
* Select for charge rate.

attery Backed-Up Regulated Supply

DS100919-32

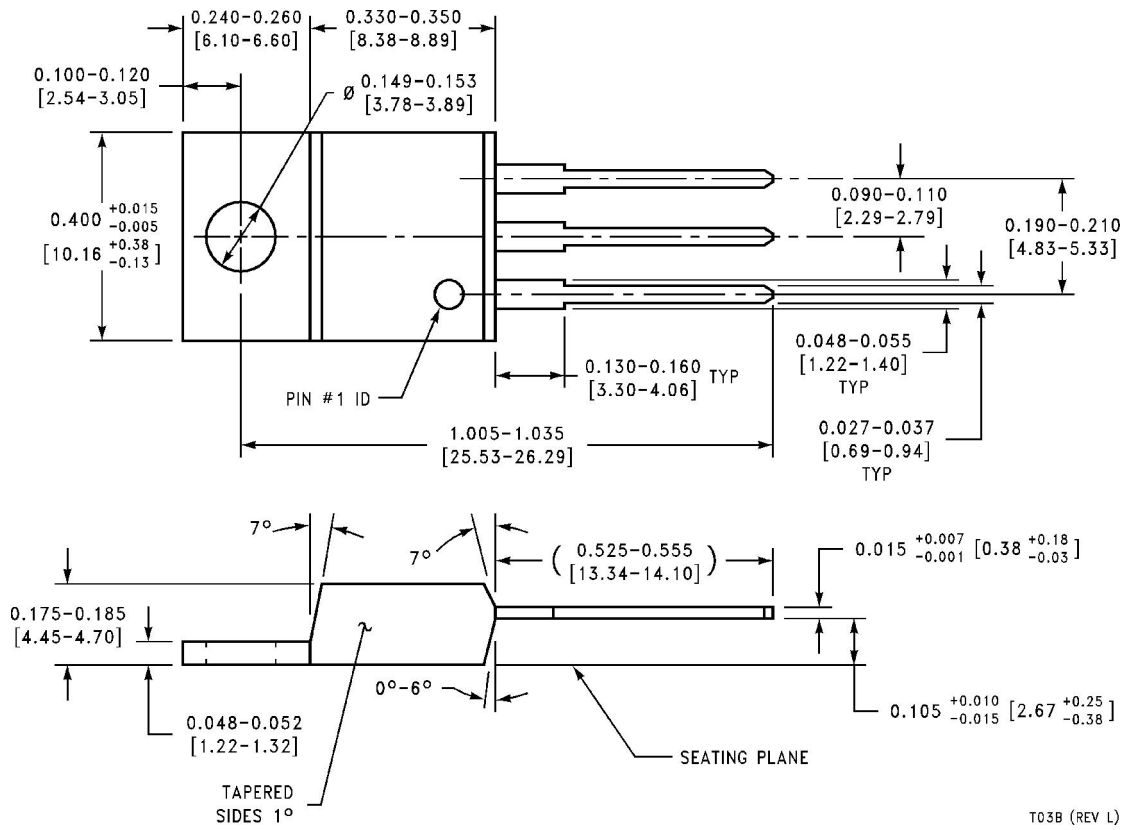
SVTH: PHẠM VĂN VANG

Typical Application Circuits (Continued)



Low Dropout Negative Supply

Physical Dimensions inches (millimeters) unless otherwise noted (Continued)



**3-Lead TO-220
NS Package Number T03B**

T03B (REV L)

